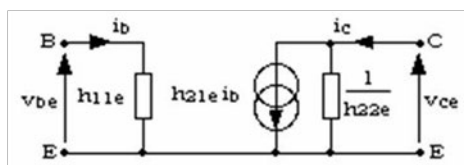
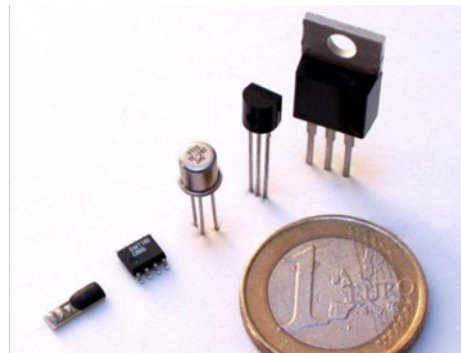
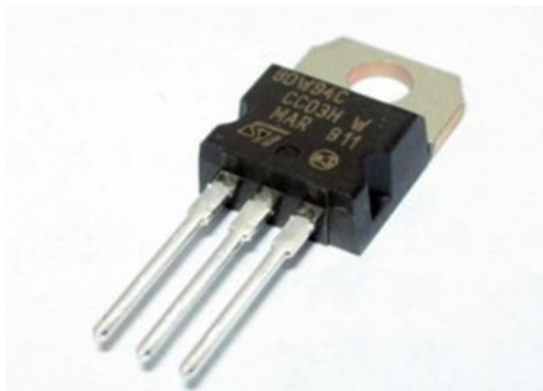


PREPA ESEO-COURS LUMIERE
Technologie & International

Semestre 3&4
Électronique analogique
Analogue Electronics

Année 2025-2026



Dr. Akpé Komi AGBOSSOU
Maître Assistant
au département Génie Electrique
Ecole Polytechnique de Lomé / Université de Lomé.
Septembre 2026

Sommaire

Ce support de cours traite des sujets suivants :

- les cristaux semi-conducteurs,
- la diode,
- le transistor BJT,
- les transistors à effet de champ,
- les circuits de polarisation d'un transistor BJT,
- les composants optoélectroniques
- les amplificateurs,
- l'amplification de tension,
- les fonctions mathématiques,
- les fonctions en commutation,
- la génération de signaux carrés,
- la conversion numérique - analogique CNA,
- la conversion analogique - numérique CAN.

Le lecteur trouvera en annexe une bibliographie pour approfondir les connaissances et une série d'exercices et de problèmes pour s'entraîner aux examens.

“L’enseignant est celui qui ouvre la porte de la connaissance ; c’est à l’étudiant de se lever, de la passer pour y accéder”.

Proverbe chinois traduit par AGBOSSOU.

Prefix	Symbol	Vlaue
tera	T	10^{12}
giga	G	10^9
mega	M	10^6
kilo	k	10^3
centi	c	10^{-2}
milli	m	10^{-3}
micro	u	10^{-6}
nano	n	10^{-9}
pico	p	10^{-12}

Tables des matières

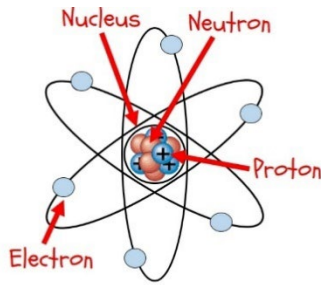
1 LES CRISTAUX SEMI-CONDUCTEURS, LA JONCTION PN	7
1.1 Les cristaux semi-conducteurs	7
1.1.1 Généralités	7
1.1.2 Les conducteurs, les semi-conducteurs et les isolants	8
1.1.3 Semi-conducteurs Intrinsèques	8
1.1.4 Semi-conducteurs extrinsèques ou dopés	8
1.1.5 Les applications des semi-conducteurs purs	10
1.2 La jonction PN	7
1.2.1 Réalisation	11
1.2.2 Polarisation de la jonction PN	13
1.2.2.1 Polarisation directe	13
1.2.2.3 Polarisation inverse	14
2 LA DIODE	15
2.1 Sens passant	15
2.2 Sens inverse ou bloqué	16
2.3 Courbes caractéristiques	16
2.4 Caractéristiques des diodes	16
2.5 Régime transitoire	16
2.6 Les modèles de diodes	18
Deux modèles statiques	18
Les modèles dynamiques	20
2.7 Montages à diodes	23
2.7.1 Redressement	24
Redressement monoalternance (half-wave rectifier)	24
Redressement double alternance	24
Filtrage par condensateur	25
2.7.2 Circuits limiteurs ou écrêteurs (Clipper Circuits)	26
2.7.3 Circuit à diode fixation de la tension continue	27
2.7.4 Multiplieur de tension	27
Annexe Diode	29
3 Le Thyristor (Silicon Controlled Rectifier SCR)	31
3.1 Fonctionnement et Caractéristique	31
3.2 Méthodes d'amorçage	32
3.3 Méthodes de blocage	32
4 LE TRANSISTOR BIPOLAIRE (BJT)	33
4.1 Introduction	33
4.2 Réalisation	33
4.3 Fonctionnement normal du BJT	34
4.3.1 Effet transistor	34
4.3.2 Les Courants dans le Transistor	36
4.4 Caractéristiques Générales du BJT	37
4.4.1 Caractéristiques d'entrée I_B (V_{BE}) : Base curve	37
4.4.2 Caractéristiques de sortie I_C (V_{CE}), à I_B constant (Collector curves)	37
4.4.3 Caractéristiques du gain β_S (dc Beta)	38
4.4.4 Valeurs Limites du Transistor BJT	38
4.5 Notion de droite de charge (Load line)	39
Practice your English	43
5 LES CIRCUITS DE POLARISATION D'UN TRANSISTOR BJT	46
5.1 Polarisation de Base (Base bias)	47
5.2 Polarisation par Réaction d'émetteur (Emitter feedback bias)	47
5.3 Polarisation par la réaction de collecteur (Collector-Feedback Bias)	48
5.4 Polarisation par diviseur de tension (VDB Voltage Divider Bias)	49
5.5 Polarisation d'Emetteur (Two -supply Emitter Bias)	49
5.6 Circuit à Transistor PNP	50
Practice your English	50
6 LES TRANSISTORS A EFFET DE CHAMP	52
6.1 Le Transistor à Effet de Champ JFET (Junction Field Effect Transistor)	52

6.1.1 Principe	52
6.1.2 Caractéristiques	53
6.1.2.2 Caractéristique de sortie	53
6.1.2.1 Caractéristique de transfert.....	54
6.1.2 Limites d'emploi	55
6.1.2.1 Avantages.....	55
6.1.2.2 Inconvénients	55
6.2 Le Transistor MOS (Metal Oxide Semiconductor) ou MOSFET	55
6.2.1 Structure	55
6.2.2 MOSFET à canal diffusé (D-MOSFET)	56
6.2.2.1 Caractéristique de transfert.....	56
6.2.3 MOSFET à canal induit (E-MOSFET)	57
Annexe FET	59
6.3 Polarisation d'un transistor à effet de champ	60
6.3.1 Rappel du fonctionnement d'un JFET (canal N).....	61
6.3.2 Paramètres statiques du transistor JFET.....	61
6.3.3 Le transistor à effet de champ JFET en régime dynamique.	64
6. 4 Graphes et analyse d'un amplificateur à FET	65
7 L'optoélectronique	67
7.1 Photo-diode.....	67
7.2 Le photo – transistor.....	67
7.3 Le photocoupleur ou isolateur.....	68
7.4 Applications	68
8 LES AMPLIFICATEURS.....	69
8.1 Généralités	69
8.1.1 Objectif.....	69
8.1.2 Classification des amplificateurs.....	70
Classification suivant la fonction	70
Classification suivant la fréquence.....	70
Classification selon le point moyen de fonctionnement.....	70
8.2 Bilan de puissance.....	71
8.3 Configurations de base des amplificateurs.....	71
8.3.1 Condensateurs de couplage (Coupling capacitor)	72
8.3.2 Condensateurs de découplage (bypass capacitor)	72
8.4 Méthode d'étude	73
8.5 Amplificateurs à Transistor bipolaire.....	73
8.5.1 Modèle d'Ebers et Moll du BJT.....	73
8.5.2 Amplificateurs à émetteur commun (EC).....	74
8.5.3 Amplificateurs à collecteur commun (CC).....	77
8.5.4 Amplificateur à base commune (BC).....	77
Paramètres hybrides (h) du transistor.....	78
8.5.5 Puissance fournie à l'amplificateur et rendement de l'amplificateur	80
9 AMPLIFICATION DE TENSION	88
9.1 Généralités	88
9.1.2 Modèle de l'amplificateur de tension idéal	88
9.1.3 Caractéristiques des amplificateurs de tensions réels.....	88
9.1.3.1 Modèle linéaire.....	88
9.1.3.2 Non-linéarités et décalage	89
9.1.3.3 Limitation de la rapidité.	89
9.2 Principe des amplificateurs à circuit intégré	90
9.2.1 Modèle idéal.....	90
9.2.2 Amplificateur sans inversion.....	91
9.2.3 Amplificateur avec inversion	91
10 FONCTIONS MATHÉMATIQUES	99
10.1 Introduction.....	99
10.2 Addition	99
10.3 Soustraction.....	99
10.4 Multiplication.....	100
10.5 Dérivation.....	100
10.6 Intégration	100

11 FONCTIONS EN COMMUTATION	101
11.1 Comparaison	101
11.1.1 Compérateur à amplificateur opérationnel	103
11.1.2 Compérateur à hystérésis ou trigger de Schmitt.....	103
12 GENERATION DE SIGNAUX CARRÉS	105
12.1 Exemple de circuits astables à amplificateur opérationnel.....	105
12.2 Le Temporisateur(Timer).....	106
12.2.1 Présentation	106
Exemple de circuit intégré : NE 555	107
Fonctionnement.....	107
12.2.2 Applications	108
Monostable.....	108
12.2.3 Astable	111
Régime transitoire	111
Régime permanent	112
12.2.4 Générateur de rampes.....	113
13 CONVERSION NUMERIQUE–ANALOGIQUE CNA	114
13.1 Conversion	114
13.1.1 Représentation d’une grandeur physique	114
13.1.2 Représentation analogique	114
13.1.3 Représentation numérique.....	114
13.1.4 Systèmes.....	115
13.1.4.1 Systèmes analogiques.....	115
13.1.4.2 Systèmes numériques	115
13.1.4.3 Systèmes hybrides.....	115
13.2 Conversion numérique-analogique (CNA)	116
13.2.1 Convertisseur numérique-analogique CNA.	116
13.2.1.1 Exemples de réalisation.....	118
14 CONVERSION ANALOGIQUE NUMERIQUE CAN	121
14.1 Exemple de réalisation	123
Représentation temporelle et représentation fréquentielle	126
Série de Fourier.....	126
Représentation fréquentielle – Spectres	126
Bibliographie	127
Exercices et Problèmes	128
Exercice 2BJT	134
Exercice 3BJT	134
Exercice 4BJT	135
Exercice 5BJT	135
Exercice 6BJT	135
Problème 1BJT.....	136
Problème 2BJT :.....	137
Problème 3BJT:	138
Problème 4BJT	140
Problème 5BJT.....	140
Problème 6BJT.....	142
Exercice 1JFET	143
Exercice 2JFET	143
Exercice 3JFET	144
Exercice 1MOSFET	145
Exercice 2MOSFET	145
Exercice 1 OpAmp).....	146
Exercice 2 OpAmp	146
Exercice 3 OpAmp	146
Exercice 4 OpAmp	147
Exercice 5 OpAmp	147
Problème 6 OpAmp	148
Problème 7 OpAmp	152
Exercice 8 OpAmp	152
Exercice 9 OpAmp	153

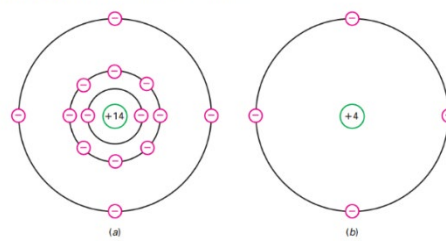
1 LES CRISTAUX SEMI-CONDUCTEURS, LA JONCTION PN

1.1 Les cristaux semi-conducteurs



The SI unit of electric charge is Coulomb (C) and it is the charge possessed by 6.24×10^{18} electrons.

Figure 2-3 (a) Silicon atom; (b) core diagram.



1.1.1 Généralités

L'électronique moderne utilise essentiellement les propriétés physiques des cristaux semi-conducteurs

(le silicium Si ou le germanium Ge éléments de la 4^{ème} colonne de la classification périodique).

Tableau 1.1 Classification périodique de Mendeleiev

	III	IV	V	
	5 B (Bore)	6 C (Carbone)	7 N (Azote)	
	13 Al (Aluminium)	14 Si (Silicium)	15 P (Phosphore)	16 S (Soufre)
30 Zn (Zinc)	31 Ga (Gallium)	32 Ge (Germanium)	33 As (Arsenic)	34 Se (Sélénium)
48 Cd (Cadmium)	49 In (Indium)	50 Sn (Etain)	51 Sb (Antimoine)	

Classification périodique :

Un atome est formé d'un noyau de charge $+Z$ et de Z électrons parmi lesquels on distingue :

- les électrons internes, fortement liés au noyau de l'atome,
- les électrons périphériques, relativement peu liés au noyau et intervenant dans les propriétés physiques et chimiques (électrons de valences)

Dans un cristal semi-conducteur les atomes sont régulièrement empilés et sa résistivité (variables en fonction de certains paramètres) est comprise entre celle d'un bon conducteur et celle d'un parfait isolant. Le cristal de silicium se présente comme suit :

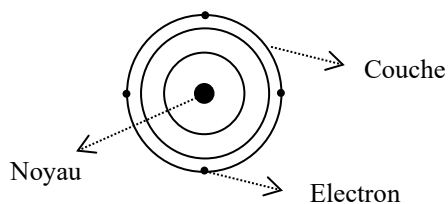


Figure 1.1

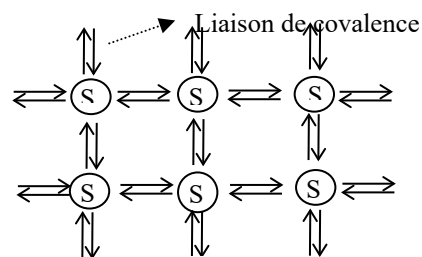
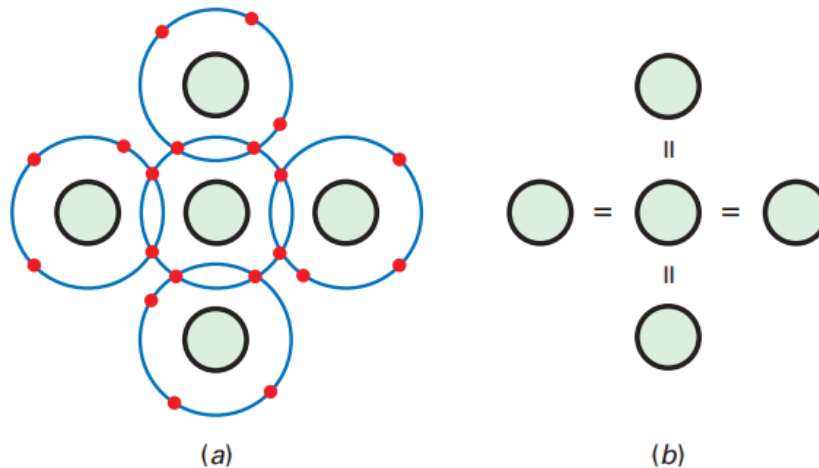


Figure 1.1



Cristal de silicium (a) ; représentation des liaisons de covalence entre atomes

1.1.2 Les conducteurs, les semi-conducteurs et les isolants

- **Les conducteurs** : ce sont des métaux tels que l'aluminium, le cuivre. Ils conduisent très bien l'électricité grâce à la présence d'électrons mobiles (concentration $n \approx 10^{28} / \text{m}^3$) non liés aux atomes (électrons libres). Leur résistivité est très faible et croît avec la température.
- **Les isolants** : à zéro degré Kelvin ils ne possèdent pas d'électrons libres. A la température ambiante, la concentration en électrons libres est extrêmement faible. (concentration $n \approx 10^7 / \text{m}^3$). Leur résistivité est très grande et décroît avec la température. Les électrons sont liés aux atomes (liaisons covalentes). L'énergie pour libérer un électron (ou énergie d'ionisation d'un atome dans le cristal isolant) est celle qui est nécessaire pour rompre une liaison covalente, soit environ 6 eV, ce qui est considérable si on la compare à l'énergie d'agitation thermique moyenne (à 300 °K, $kT = 5 \cdot 10^{-21}$ Joule = $3 \cdot 10^{-2}$ eV avec k la constant de Boltzmann).
- **Les semi-conducteurs** : C'est un cas intermédiaire. L'énergie d'ionisation W_i est beaucoup plus faible : à 300°K, $W_i = 0,7$ eV pour le Germanium, et 1,1 eV pour le silicium. A température ambiante, l'agitation thermique arrache un nombre beaucoup plus grand d'électrons ($n \approx 10^{16} / \text{m}^3$). Il y a donc une ionisation thermique qui crée des électrons libres (certains électrons périphériques arrachés) et des ions positifs (les atomes de silicium ayant perdu un électron). Si un électron quitte le cristal il laisse une place vacante qui pourrait être occupée par un autre électron qui se trouverait à proximité (on parle alors de recombinaison ou annihilation de la paire électron-trou). Cette place vacante se comporte comme une charge positive appelée trou. Au même titre que les électrons les trous participent à la conduction dans le cristal.

1.1.3 Semi-conducteurs Intrinsèques

Un semi-conducteur intrinsèque est un cristal dans lequel il y a autant d'électrons libres que de trous.

1.1.4 Semi-conducteurs extrinsèques ou dopés

Si on introduit une impureté trivalente (gallium Ga, indium In) ou pentavalente (phosphore P, antimoine Sb, arsenic As) dans le cristal de silicium ou de germanium, on obtient un cristal dopé. Dans le cristal dopé, les concentrations en électrons libres et en trous sont différentes.

- **Cristal dopé N**

Dans ce type de cristal certains atomes de Si ou de Ge sont remplacés par un atome ayant 5 électrons de valence (P ou Sb). Quatre de ces électrons périphériques participent à des liaisons covalentes normales. Le 5^{ème} est très peu

lié. Une énergie très faible ($\approx 0,05$ eV) suffit pour le transformer en électrons libres, pour ioniser l'impureté pentavalente.

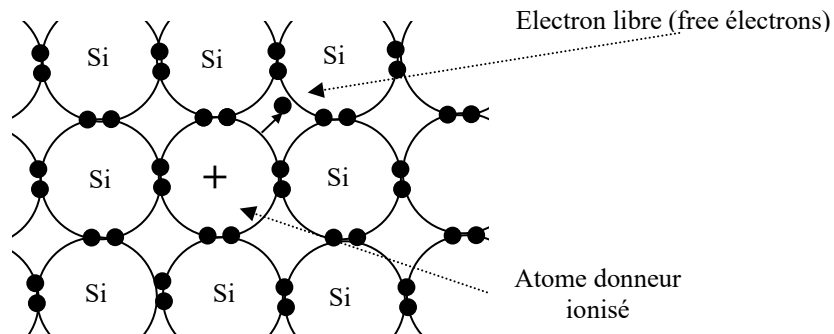
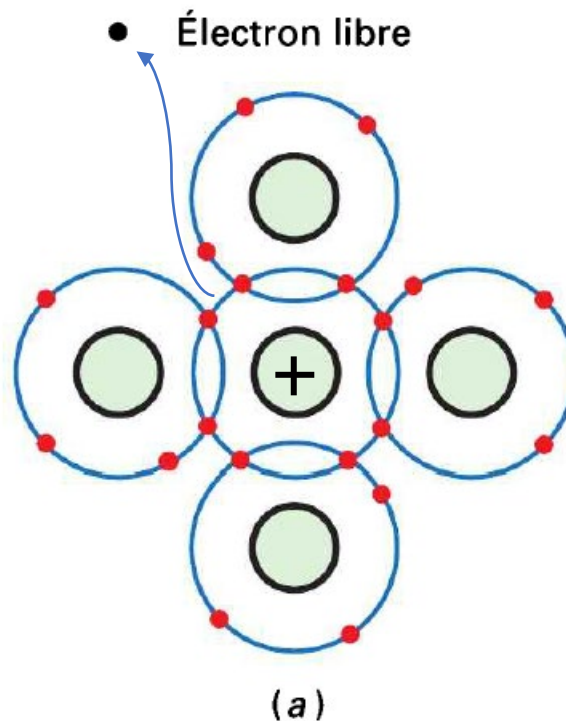


Figure 1. 2 : atome d'impureté (donneur ionisé) entouré de 4 atomes de Si



A la température ordinaire tous les électrons sont libérés par agitation thermique et tous les atomes donneurs (P) sont ionisés. On a donc :

- des électrons libres (free électrons),
- des ions positifs fixes (atomes P à 4 électrons) qui ne se libèrent pas de trous. (Toute recombinaison est éphémère par suite de la faible valeur de l'énergie d'ionisation).

On obtient ainsi un cristal de type N.

Les atomes donneurs ne libèrent que des électrons libres. Les atomes du cristal pur libèrent aussi quelques trous, beaucoup moins que dans un cristal sans impuretés car ils ont beaucoup plus de chances d'être comblés par des électrons libres dont la concentration est plus grande que dans le cristal pur. Dans un cristal dopé N, les électrons libres sont les plus nombreux et **sont appelés porteurs majoritaires (majority carriers)** ; les trous sont alors **les porteurs minoritaires (minority carriers)**.

- **Cristal dopé P**

On introduit en quantité infime dans le cristal pur de silicium ou de germanium des atomes de types aluminium Al, indium In, gallium Ga à 3 électrons de valence. Il n'y a plus assez d'électrons pour former les 4 liaisons de covalence. L'atome d'impureté va capter un électron supplémentaire venu d'un atome de silicium : il se crée un centre chargé négativement (l'atome accepteur est devenu un ion négatif fixe) et un trou (**hole**) sur un atome de silicium.

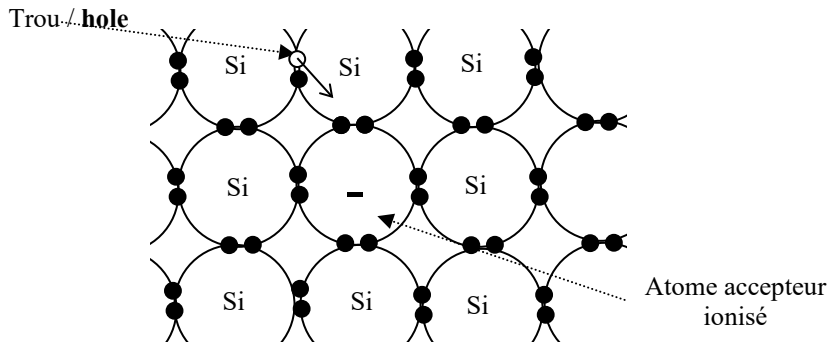
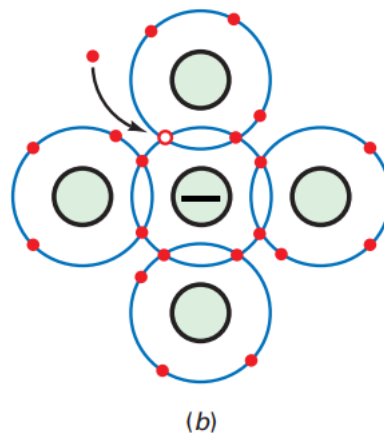


Figure 1.3 : Atome d'impureté (accepteur ionisé) entouré de 4 atomes de Si



On a donc obtenu un cristal conducteur de type P, dans lequel **les trous sont les porteurs majoritaires et les électrons sont minoritaires**.

1.1.5 Les applications des semi-conducteurs purs

Par modifications des propriétés électriques du semiconducteur pur par dopage on obtient des composants avec différentes sortes de résistivités pour des applications diverses :

- **Thermistances** : La résistivité de certains de ces éléments décroît avec la température : d'où le nom de résistances CTN (Coefficient de Température Négatif)
- **Varistances** : Ce sont des résistances variables avec la tension (Voltage Dependant Resistors VDR).
- **Photorésistances** : Lorsqu'un photon est absorbé par le cristal, il peut libérer un électron de valence, créant une paire électron-trou donc augmentant la conductivité du semi-conducteur.
- **Détecteurs de particules ou de rayonnement électromagnétique** : Une particule d'énergie élevée (physique nucléaire) ou un rayonnement électromagnétique (rayon X ou γ) traversant un semi-conducteur créent, par

interaction avec le semi-conducteur, des paires électrons – trous augmentant de façon transitoire le courant dans un circuit.

Exercice

Un silicium est dopé a 10 milliards d'atomes de Si et 15 millions d'atomes pentavalents. De quel type de semiconducteur s'agit-il ? Si la température ambiante est 25°C, combien y a-t-il d'électrons libres et de trous ?.

1.2 La jonction PN

1.2.1 Réalisation

Réunissons deux matériaux semi-conducteurs, l'un de type P, l'autre de type N. On dit que l'on a réalisé une jonction PN. Pour avoir un bon contact électrique, il ne suffit pas seulement de placer côte à côte ces deux matériaux. On réalise en fait cette jonction à partir d'un cristal de type N, par diffusion d'impuretés de type P placée à sa surface : On chauffe à très haute température et l'impureté diffuse dans le cristal.

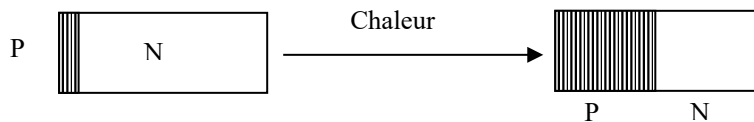


Figure 1.4 : réalisation pratique d'une jonction PN

La surface de séparation des deux zones n'est pas nette. La technique est suffisamment au point pour que le domaine frontière ait une épaisseur inférieure à 1µm.

Dans cette jonction on trouve (Figure 1.6) :

- A gauche : des porteurs majoritaires P (trous) et des ions négatifs fixes (Ga^-) $\ominus$
- A droite : des porteurs majoritaires N (électrons) et des ions positifs fixes (P^+ , As^+ ,...) $\oplus$

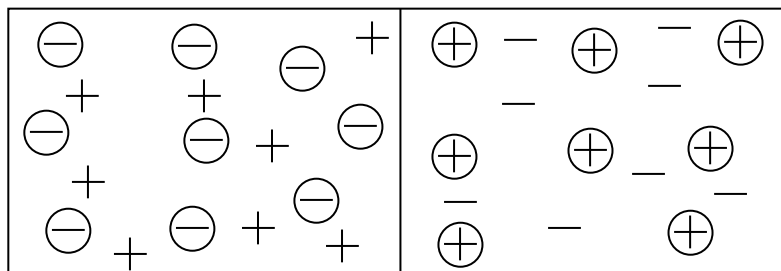


Figure 1.5 : Jonction PN avant l'établissement de la barrière de potentielle

• Phénomène de diffusion :

De part et d'autre de la zone frontière encore appelée zone de transition ZT, les porteurs diffusent de la région où ils sont majoritaires vers la région où ils sont minoritaires. Les électrons et les trous se recombinent. Il apparaît donc de part et d'autre de la frontière une zone de déplétion dépourvue de charges mobiles. D'autre part, pendant l'opération de diffusion, le cristal N se charge positivement (son potentiel croît) et le cristal P se charge

négativement (son potentiel décroît). Il apparaît donc dans la zone de déplétion un champ électrique E , dirigé de N vers P, qui s'oppose à une diffusion et à une recombinaison totale des porteurs. **Il existe une barrière de potentiel V_0 voisine de 0,6 V pour une jonction au silicium et 0,3 V pour une jonction au germanium.** La zone de déplétion dépourvue de charges lorsque l'état d'équilibre est atteint, est isolante.

Sous l'agitation thermique seuls les porteurs majoritaires ayant une énergie suffisante au moins eV_0 arrivent à vaincre la force de répulsion et à passer de l'autre côté de la barrière. Ces déplacements de porteurs majoritaires dans la zone de transition donnent naissance à un courant I_D de diffusion (de P vers N). Les porteurs minoritaires qui abordent la zone de transition sont précipités de l'autre côté de celle-ci. Il en résulte un courant I_S dit de saturation (de N vers P). En l'absence de toute polarisation extérieure, le courant extérieur au cristal étant nul, on a : $I_S = I_D$ de sorte que le courant à l'extérieur $I_{ext} = 0$.

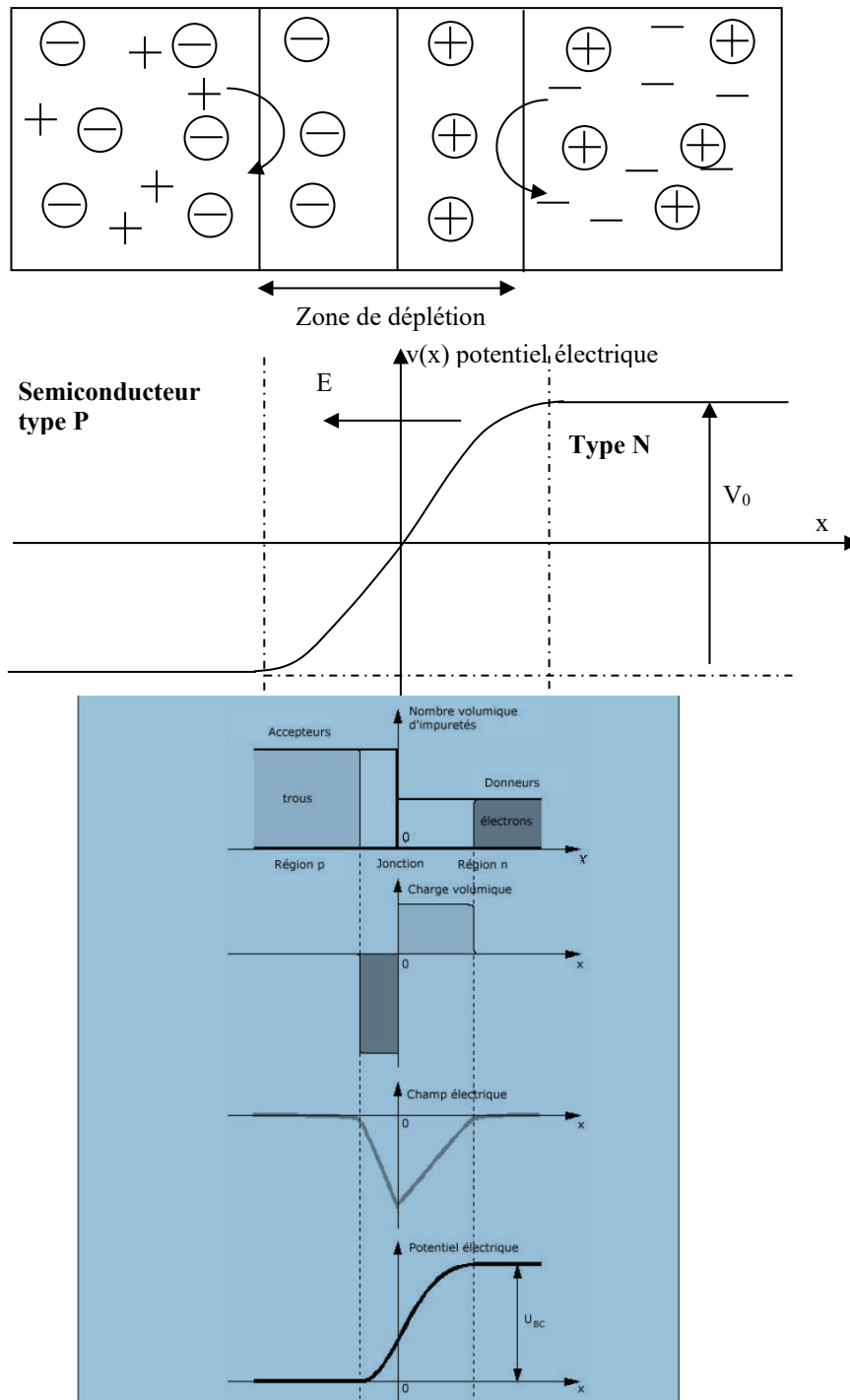
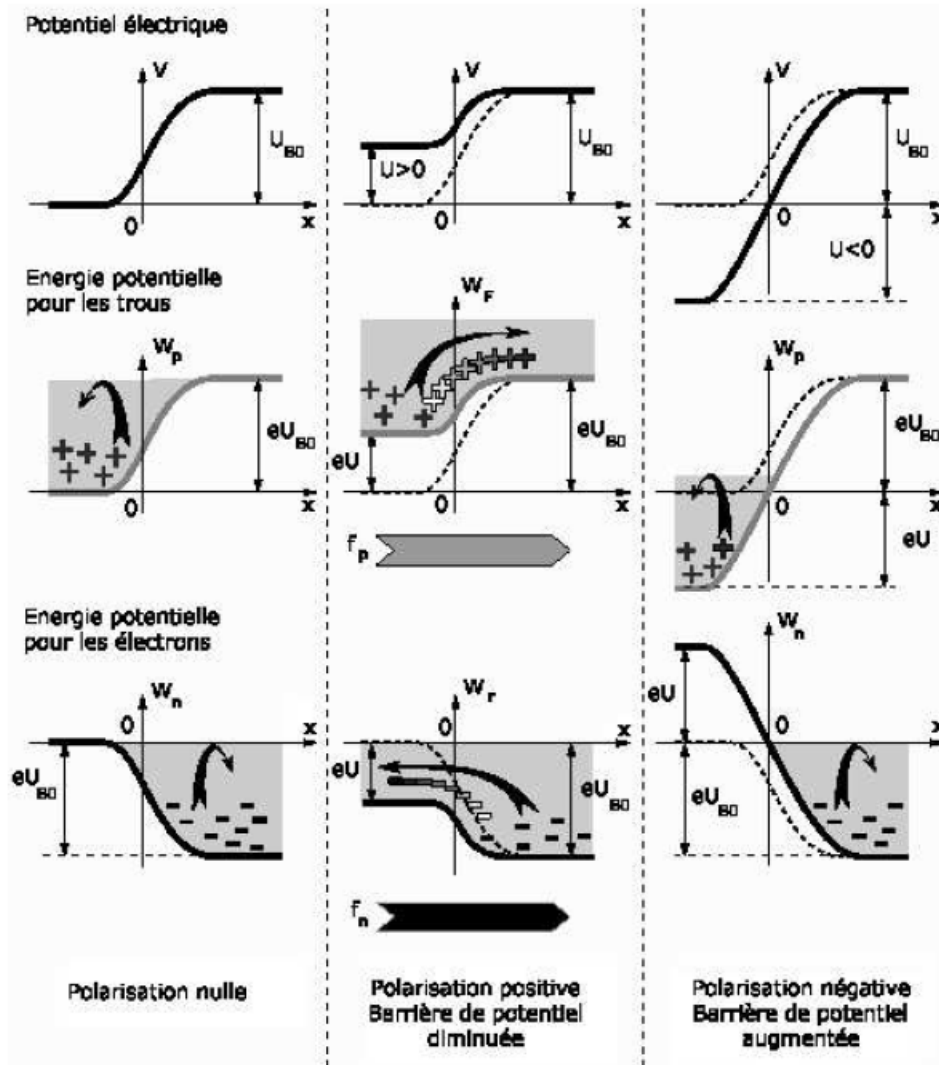


Figure 1.6. : Variation de la tension le long de la zone de déplétion **sans polarisation**.

1.2.2 Polarisation de la jonction PN



1.2.2.1 Polarisation directe

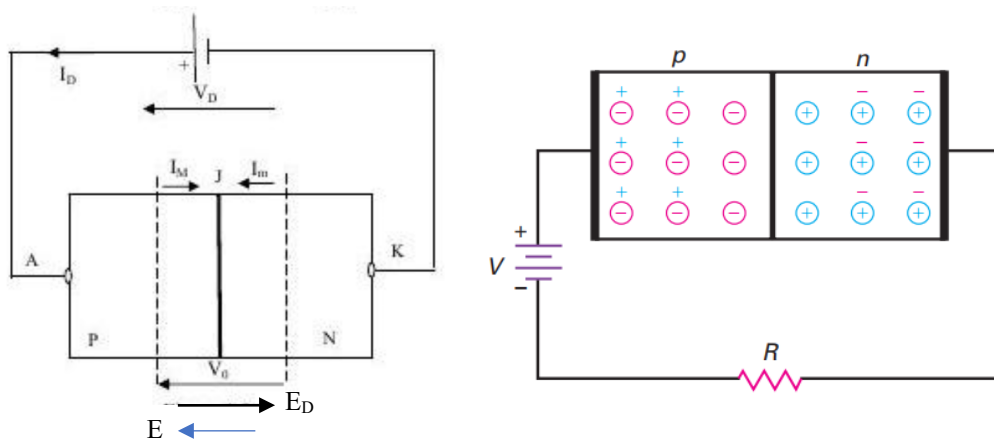
Supposons que le potentiel du semiconducteur du type N restant constant, on relève, à l'aide d'une source d'énergie externe, le potentiel du semiconducteur de type P, la barrière de potentiel passe de V_0 à $V_0 - V_D$.

Le courant dû aux porteurs majoritaires devient :

e désigne la charge de l'électron.

En tenant compte du courant inverse (courant des porteurs minoritaires), il circule dans la diode (de P vers N) un courant appelé courant direct :

$$I_D = I_S \left[\exp\left(\frac{eV_D}{kT}\right) - 1 \right] \approx I_S \exp\left(\frac{eV_D}{kT}\right). \quad (\text{Équation 1})$$



Le champ résultant est alors E

Appliquons une différence de potentiel V_D entre les bornes extrêmes à l'aide d'un générateur dont la borne positive est reliée à P. V_D crée un champ qui s'oppose à celui qui est né du phénomène de diffusion. La barrière de potentiel V_0 se trouve abaissée et devient $V_0 - V_D$. Dès que V_D devient supérieur à V_0 , on obtient un courant I_D qui croît très vite avec V_D .

Les porteurs majoritaires n'ont plus besoins que de l'énergie $e(V_0 - V_D)$ pour franchir la zone ZT. Très vite I_D devient très grand et le courant dans le circuit extérieur $I_{ext} = I_D - I_S \approx I_D$.

Le courant I_D dans la diode peut se calculer par la formule suivante (**Shockley equation**):

$$I_d = I_S \left(e^{\frac{V_D}{\eta V_t}} - 1 \right)$$

avec $V_t = \frac{kT}{q}$ (équation : 2)

Notez bien que cette équation n'est qu'une autre écriture de l'équation 1

I_S : courant de saturation inverse (A)

k : constante de Boltzmann $1,38 \cdot 10^{-23} \text{ J.K}^{-1}$

q : charge d'un électron $1,6 \cdot 10^{-19} \text{ C}$

T : température (K)

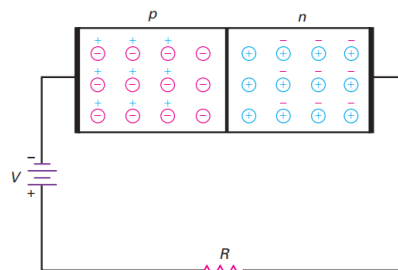
V_D : la tension directe (V) appliquée à la jonction

η : coefficient de matériau $1 < \eta < 2$

NB : à température ambiante $V_t \approx 26 \text{ mV}$

1.2.2.3 Polarisation inverse

La barrière de potentiel préexistante V_0 est renforcée par la tension extérieure V_D . Le passage du courant est bloqué. En réalité, en polarisation inverse il existe toujours un très faible courant inverse I_i de l'ordre du nA dû à la présence de quelques porteurs minoritaires, qui eux, peuvent traverser la jonction facilement.



Remarques : Il y a des limites de courant et de tension à ne pas dépasser :

- Le potentiel inverse ne doit pas être trop grand pour éviter le risque d'un claquage de la diode.
- Le courant direct ne doit pas dépasser une valeur maximale I_{max} .

2 LA DIODE

Elle est réalisée par une jonction PN dont le symbole est à la figure 2.1. C'est l'élément unidirectionnel le plus simple caractérisé par un état passant et un état bloqué. Selon l'utilisation on distingue : les diodes de redressement, les diodes de roue libre et les diodes des circuits d'aide à la commutation (CALC). Elle est utilisée dans toutes les gammes de puissance et est encore susceptible d'évolution.

At this point, we give a thumbnail sketch of the internal physics of the diode. The diodes that we consider consist of a junction between two types of semiconducting material (usually, silicon with carefully selected impurities). On one side of the junction, the impurities create n-type material, in which large numbers of electrons move freely. On the other side of the junction, different impurities are employed to create (in effect) positively charged particles known as holes. Semiconductor material in which holes predominate is called p-type material. Most diodes consist of a junction between n-type material and p-type material, as shown in Figure below. Even with no external applied voltage, an electric-field barrier appears naturally at the pn junction. This barrier holds the free electrons on the n-side and the holes on the p-side of the junction. If an external voltage is applied with positive polarity on the n-side, the barrier is enhanced and the charge carriers cannot cross the junction. Thus, virtually no current flows. On the other hand, if a voltage is applied with positive polarity on the p-side, the barrier is reduced and large currents cross the junction. Thus, the diode conducts very little current for one polarity and large current for the other polarity of applied voltage. The anode corresponds to the p-type material and the cathode is the n-side.

2.1 Sens passant

La diode est parfaitement conductrice et présente une faible chute de tension V_F . Elle est comparable à un interrupteur fermé.

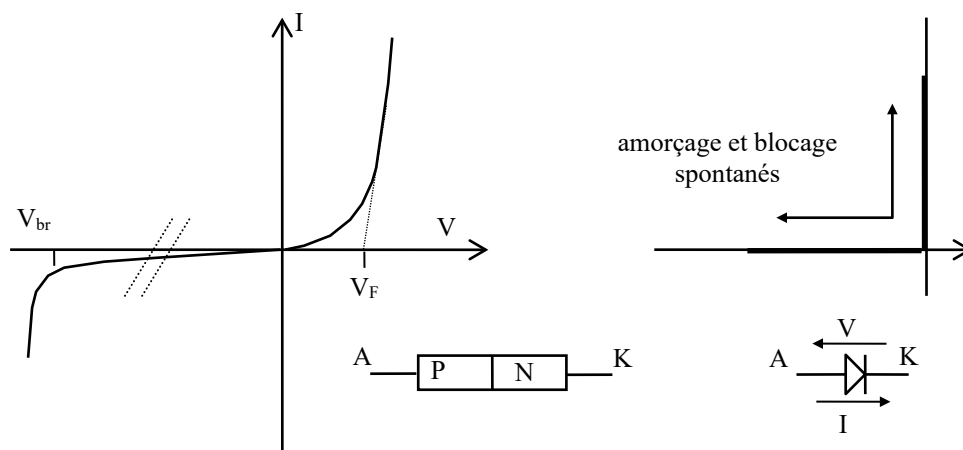
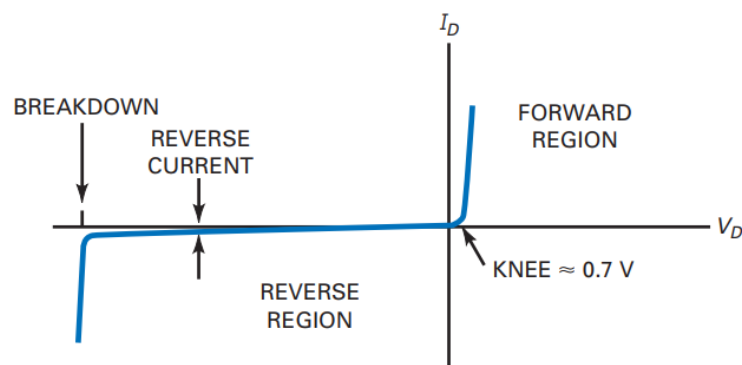


Figure 2. 1: Représentation de la diode, caractéristiques statique et idéalisée.



2.2 Sens inverse ou bloqué

La diode est parfaitement isolante, un faible courant résiduel la traverse (quelques nA), elle est analogue à un interrupteur ouvert.

2.3 Courbes caractéristiques.

Les caractéristiques inverse et directe sont données sur le même graphique (les échelles sont très différentes : figure 2.1).

2.4 Caractéristiques des diodes

Deux caractéristiques essentielles :

- le courant moyen direct à l'état passant,
- la tension inverse.

Les fabricants de composants de puissance donnent souvent les paramètres suivants :

- **Courants**

I_F : Forward current (courant direct continu)

I_{FAV} : Maximum average forward current, (courant direct moyen maximal I_{FAV} est voisin de I_F).

I_{FRM} : Maximum Peak repetitive forward current (Courant direct de pointe de surcharge accidentelle)

I_R : Continuous reverse current (Courant inverse continu)

- **Tensions**

V_F : Continuous forward voltage (Tension directe continue)

V_{RRM} : Repetitive peak reverse voltage, (tension inverse de pointe répétitive).

V_{BR} : Voltage breakdown (tension de claquage)

V_{RM} : voltage reverse maximum (tension inverse maximale)

2.5 Régime transitoire

- **Mise en conduction**

A la mise en conduction de la diode il y a une croissance du courant qui s'accompagne d'une surtension directe de valeur maximale V_{FP} pendant un temps t_{fr} appelé temps de recouvrement direct. V_{FP} et t_{fr} sont deux paramètres qui

caractérisent la rapidité de la mise en conduction. On estime la perte d'énergie lors de la mise en conduction en idéalisant les courbes réelles de commutation (figure 2.2).

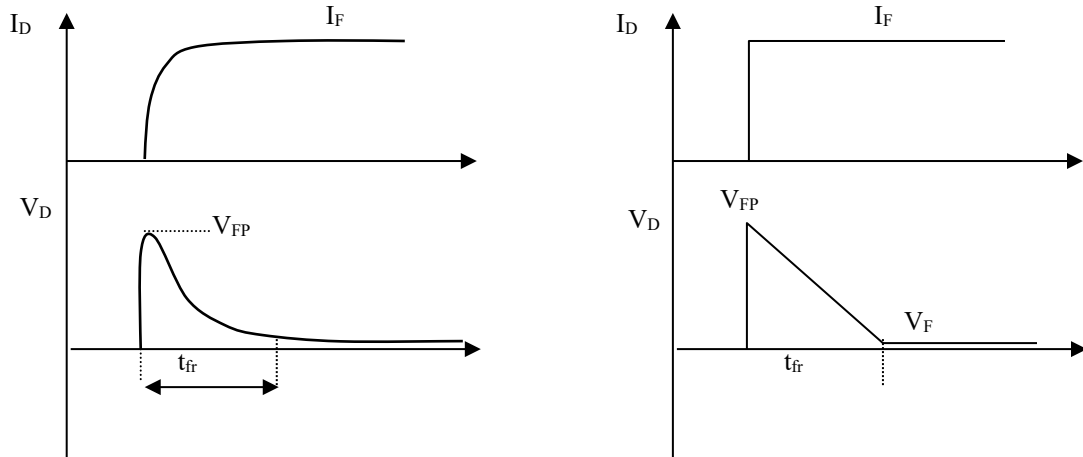
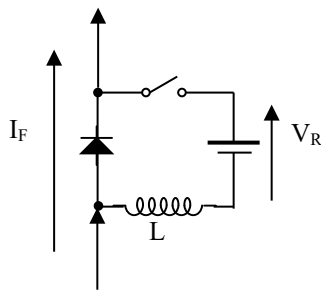


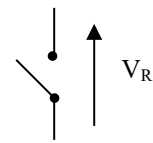
Figure 2.2 : Mise en conduction

- **Blocage**

Le blocage peut être produit par l'application d'une tension inverse telle que le montre la Figure 2.3.



Avant le blocage de la diode



Après blocage de la diode

Figure 2.3

Le courant I_F et la tension V_F ont l'allure indiquée de la Figure 2.4. L représente l'inductance du circuit de commutation.

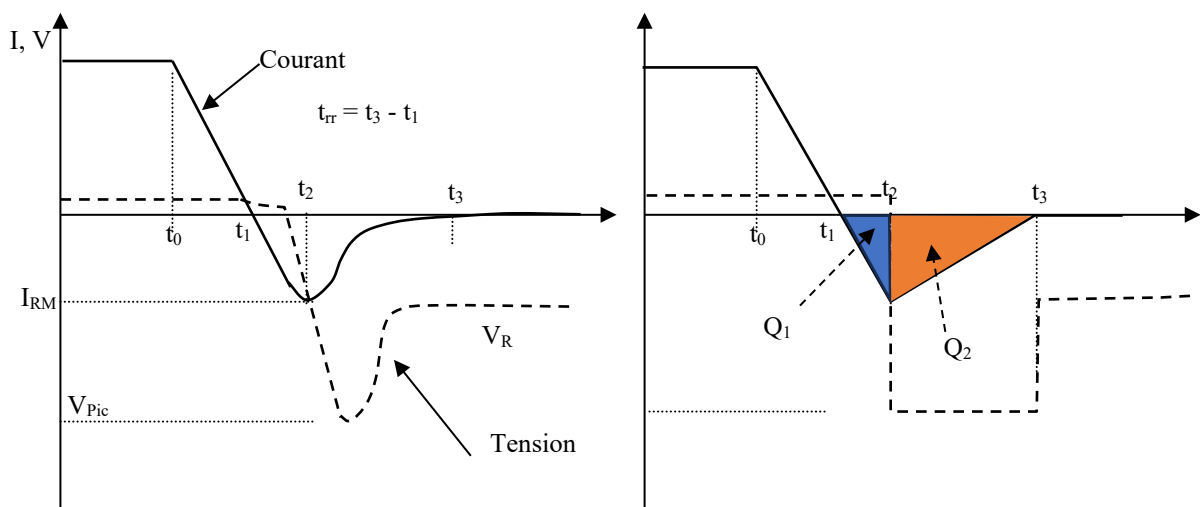


Figure 2.4

t_0 : Instant de fermeture de K. On observe une décroissance du courant à partir de la valeur I_F . On peut écrire $V_R = -L \frac{dI_F}{dt}$. La vitesse de commutation dépend ici de l'inductance L (de câblage) extérieure à la diode.

t_1 : le courant s'inverse de sens donne lieu à une pointe de courant I_{RR} dite courant de recouvrement inverse. Le courant s'annule pratiquement en t_3 . Pendant l'intervalle t_1, t_2 , la tension V_F reste positive puis à partir de t_2 donne lieu à une surtension inverse dont la pointe coïncide avec le point de remontée du courant.

t_2 : $\frac{dI_R}{dt} = 0$, à partir de cet instant la diode doit supporter la tension V_R , puis la surtension et enfin la tension V_R , lorsque le courant revient à zéro à l'instant t_3 . Entre t_2 et t_3 ce n'est plus le circuit extérieur à la diode qui impose la vitesse de commutation ou de remontée du courant I_R mais la diode elle-même.

$t_{tr} = t_3 - t_1$ (quelques ns) désigne le temps de recouvrement inverse, un paramètre que les fabricants donnent dans les datasheet du composant en même temps que Q_R (quelques μc) et I_{RM} .

Interprétation du phénomène de recouvrement.

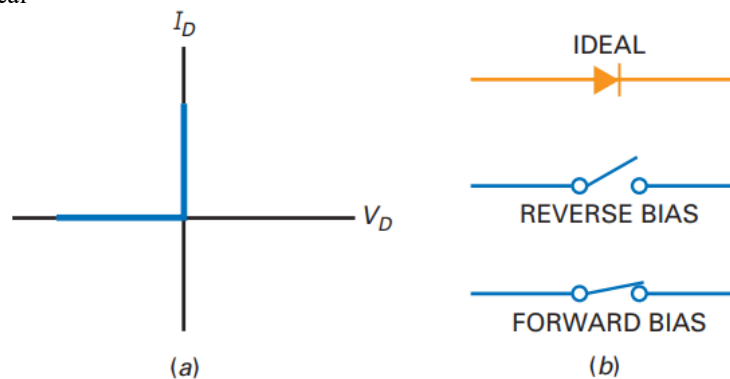
Pendant la conduction la diode avait emmagasiné une quantité de charge $Q_0 = \tau \cdot I_F$ dite charge stockée. τ représente la durée de vie des porteurs minoritaires. Pour que la diode soit bloquée il faut que toute cette charge soit éliminée. Pendant le blocage une partie de cette charge disparaît spontanément par recombinaison à l'intérieur du semi-conducteur et l'autre partie Q_R dite charge recouvrée est évacuée par le courant inverse. $Q_R = Q_1 + Q_2$ avec Q_1 la charge recouvrée entre t_1 et t_2 et Q_2 la charge recouvrée entre t_2 et t_3 . Si la vitesse de variation du courant pendant le recouvrement inverse est très grande la recombinaison interne est négligeable et la charge recouvrée est très voisine de la charge stockée. La pente de la remontée du courant à partir de t_2 est déterminante pour la valeur limite de la surtension. Les diodes à une remontée de courant très rapide doivent supporter de fortes surtensions.

La réalisation d'une diode est souvent un compromis. Il ne sera pas possible de réaliser une diode ayant une grande rapidité, une bonne tenue en tension inverse et une faible chute de tension. Les différentes technologies de fabrications permettent de faire des compromis acceptables selon les applications (redressement, diode de roue libre, snubber ou CALC).

2.6 Les modèles de diodes

Deux modèles statiques

- Le modèle idéal



$V_d = V_0$ (pouvant être nul).

Remarques : $V_0 \approx 0,7$ V pour une diode au Silicium et $V_0 \approx 0,3$ V pour une diode au Germanium lorsque la température de jonction est à $25^\circ C$.

Pour des diodes au silicium il est couramment admis une variation de la tension de seuil en fonction de la température. $\frac{\Delta V_0}{\Delta T} = -2 \text{ mV}/^\circ C$ soit $\Delta V_0 = (-2 \text{ mV}/^\circ C) \Delta T$.

Exemple :

Assuming a barrier potential of 0.7 V at an ambient temperature of 25°C, what is the barrier potential of a silicon diode when the junction temperature is 100°C?

When the junction temperature is 100°C, the change in barrier potential is:

$$\Delta V_o = (-2 \text{ mV/}^\circ\text{C}) \Delta T = (-2 \text{ mV/}^\circ\text{C})(100^\circ\text{C} - 25^\circ\text{C}) = -150 \text{ mV}.$$

This tells us that the barrier potential decreases 150 mV from its room temperature value, so it equals:

$$V_o = 0.7 \text{ V} - 0.15 \text{ V} = 0.55 \text{ V}$$

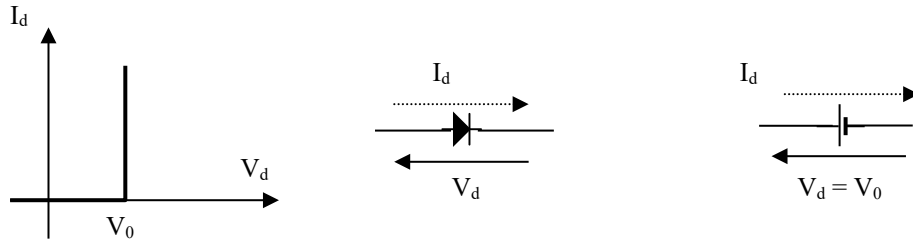
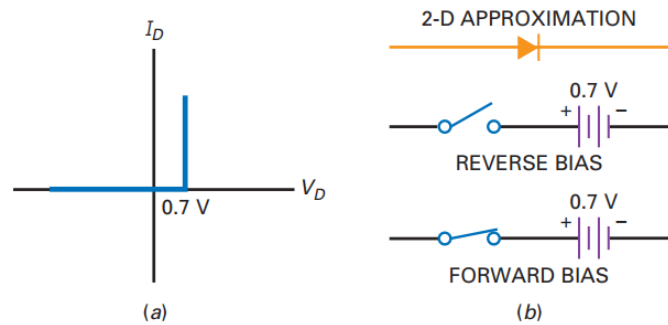


Figure 2.5



Approximation de deuxième ordre

- Le modèle réel simplifié

$$V_d = V_o + r_d I_d$$

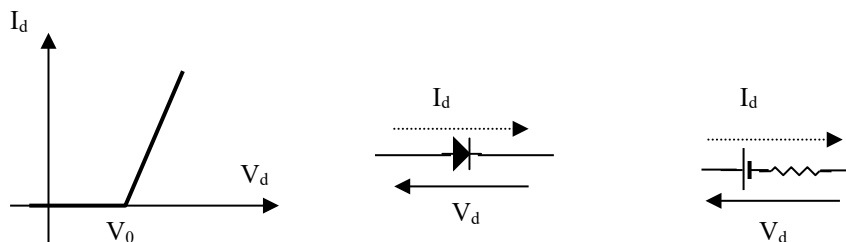
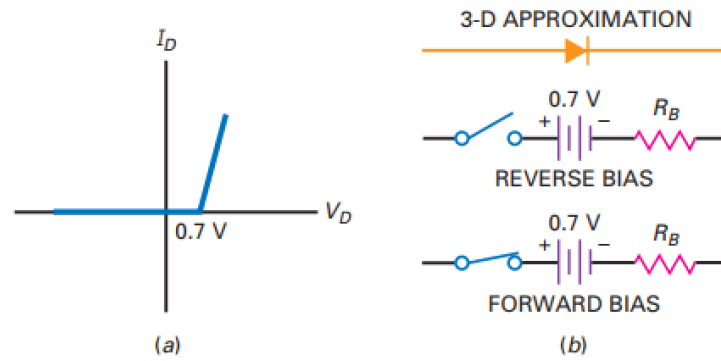


Figure 2.6

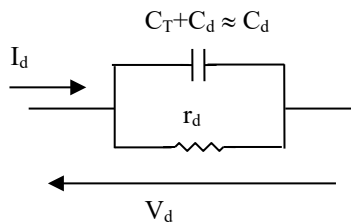


En électronique lorsqu'on étudie les faibles signaux variables (autour d'un point de fonctionnement Q) le modèle de la diode en conduction est une résistance r_d . On écrira $v_d(t) = r_d i_d(t)$ avec :

$$r_d = \frac{\Delta V_d}{\Delta I_d} = \frac{kT}{q} \frac{1}{I_d} \text{ la résistance dynamique (bulk resistance).}$$

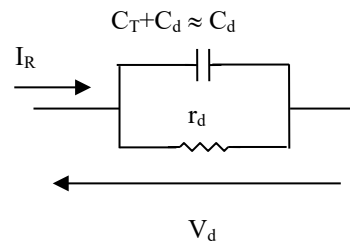
Les modèles dynamiques (utilisés surtout pour les applications haute fréquence)

En polarisation directe



C_T : Capacité de transition

En polarisation inverse

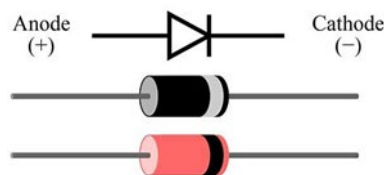


C_d : Capacité de diffusion.

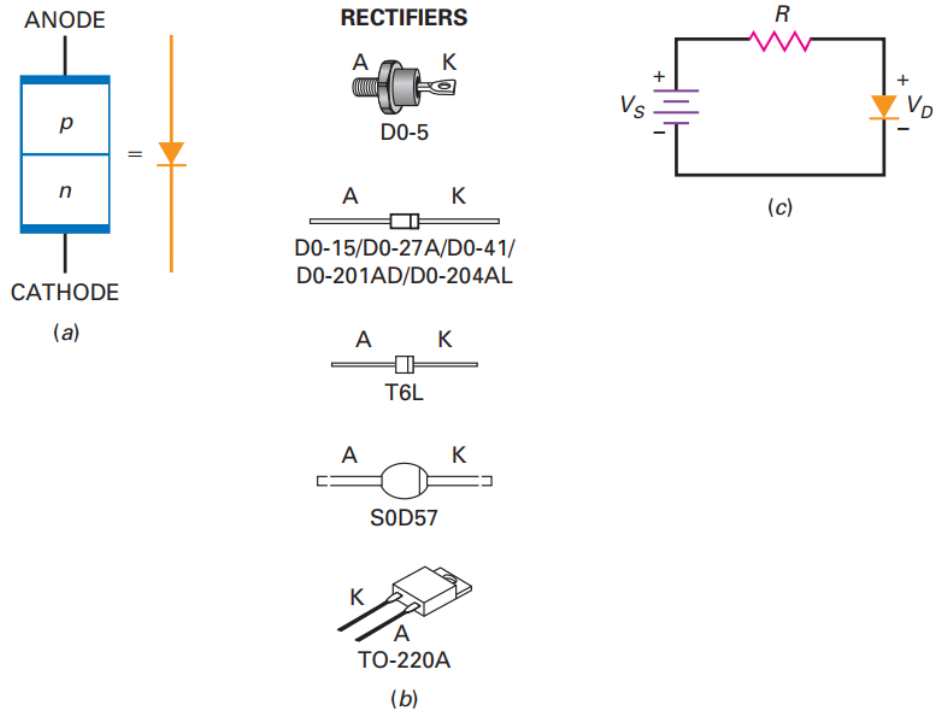
Figure 2.7

Remarques

Dans la pratique il existe plusieurs variétés de diodes selon les applications. On distingue :

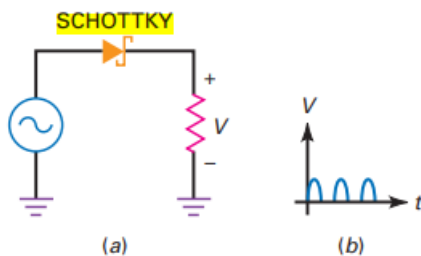
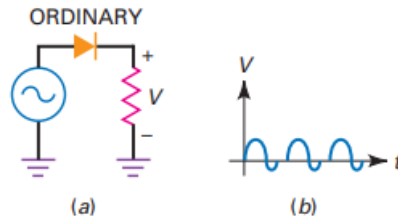


- **les diodes de redressement** utilisées souvent dans les convertisseurs AC/DC à diodes. En électronique ces convertisseurs sont associés à des condensateurs de filtrage pour réduire l'ondulation de la tension de sortie du convertisseur.



- **les diodes de signal et de commutation** utilisées en électronique comme accessoires pour réaliser des fonctions complexes. Mauvais résultat du redressement pour des signaux d'entrée de hautes fréquences.
- **les diodes Schottky** : une diode Schottky est une diode qui par sa construction particulière a une tension de seuil V_0 très faible de l'ordre de 0,15 à 0,45 V et des temps de commutation relativement courtes. La diode Schottky est surtout utilisée dans les applications très hautes fréquences (quelques dizaines de MHz).

Sur la figure ci-dessous on remarque que les charges stockées perturbent le redressement aux hautes fréquences. (a) Circuit de redressement avec une diode petit signal ordinaire, (b) une queue apparaît sur l'alternance négative aux hautes fréquences.

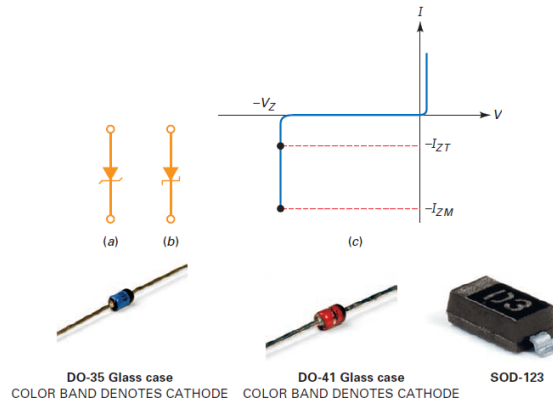


Une solution au problème précédent est l'utilisation d'une diode spéciale appelée Diode Schottky comme sur la figure ci-dessous. De par sa conception la diode Schottky ne présente plus de zone de déplétion et cette absence fait qu'il n'y a pas de charges stockées au niveau de la jonction (comme pour une diode ordinaire). Ce qui élimine les queues observées avec une diode ordinaire. .

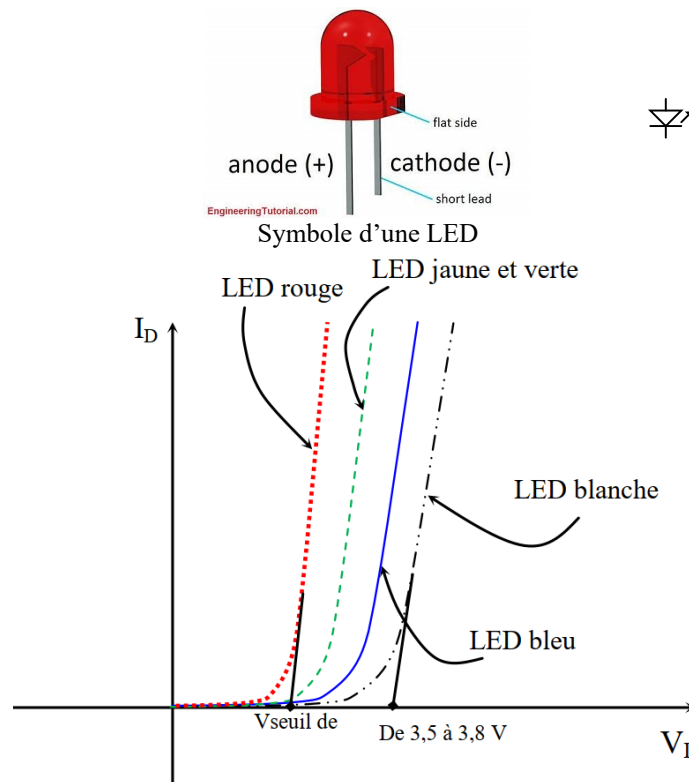
Comportement d'une diode de signal en hautes fréquences et solution avec une diode Schottky.

- **les diodes varicaps** : en polarisation inverse, une augmentation de la tension V_R élargit la zone de déplétion isolante, ce qui modifie la capacité de la jonction. Cette propriété est utilisée pour obtenir des capacités variables.

- **Les diodes Zener** : dans le sens direct cette diode conduit comme une diode de redressement, dans le sens inverse le courant reste nul jusqu'à la tension de Zener V_Z , puis cette tension reste pratiquement indépendante du courant sur une plage allant jusqu'à la limite $I_{ZM} = \frac{P_{ZM}}{V_Z}$. P_{ZM} étant la puissance limite de la zener.



- **Les diodes tunnel** qui sont des jonctions PN utilisant l'effet Tunnel pour obtenir **une résistance dynamique négative** (voir la vidéo : <https://www.youtube.com/watch?v=Eu5K1kCABT0>).
- **Les diodes électroluminescentes** (*Light Emitting Diode* : LED) : quand on les polarise dans le sens direct, la recombinaison électron - trou libère une énergie en quantité égale à l'énergie d'ionisation, qui est transformée en énergie lumineuse.



- **Les Photodiodes** : une diode étant polarisée en sens inverse, si des photons pénètrent dans la zone de déplétion ils y créent des paires électrons - trous qui augmentent considérablement le courant inverse.



Symbole d'une photo diode

2.7 Montages à diodes.

Summary Table 3-1 Diode Approximations			
	First or ideal	Second or practical	Third
When used	Troubleshooting or quick analysis	Analysis at technician level	High-level or engineering-level analysis
Diode curve			
Equivalent circuit	 Reverse bias Forward bias	 Reverse bias Forward bias	 Reverse bias Forward bias
Circuit example			

Dans ce qui suit, on suppose $v_2 = V_M \sin \theta$ avec $\theta = \omega t$. ; la diode présente une chute de tension à l'état passant $V_d = 0,7 \text{ V}$.

Assumed States for Analysis of Ideal-Diode Circuits

A step-by-step procedure for analyzing circuits that contain ideal diodes is to:

1. Assume a state for each diode, either on (i.e., a short circuit) or off (i.e., an open circuit). For n diodes there are 2^n possible combinations of diode states.
2. Analyze the circuit to determine the current through the diodes assumed to be on and the voltage across the diodes assumed to be off.

3. Check to see if the result is consistent with the assumed state for each diode. Current must flow in the forward direction for diodes assumed to be on. Furthermore, the voltage across the diodes assumed to be off must be positive at the cathode (i.e., reverse bias).

4. If the results are consistent with the assumed states, the analysis is finished. Otherwise, return to step 1 and choose a different combination of diode states.

2.7.1 Redressement

Redressement monoalternance (half-wave rectifier)

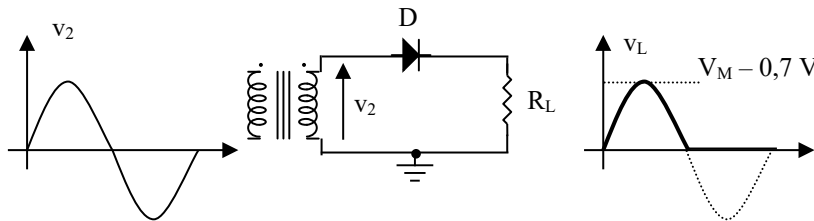


Figure 2.8

$v_2 = V_M \sin \omega t = V_M \sin \theta$ avec les relations $\theta = \omega t$ et $\omega = 2\pi f$. f étant la fréquence du signal d'entrée.

La valeur moyenne aux bornes de la charge est donnée par :

$$V_{2\text{moy}} = \frac{V_M}{\pi} = 0.318 V_M \quad (31.8\% \text{ de } V_M)$$

La fréquence du signal d'entrée au primaire du transformateur $f_{\text{in}} = f_{\text{out}}$ la fréquence du signal de sortie au secondaire.

Redressement double alternance

Avec transformateur à point milieu (Full-wave rectifier)

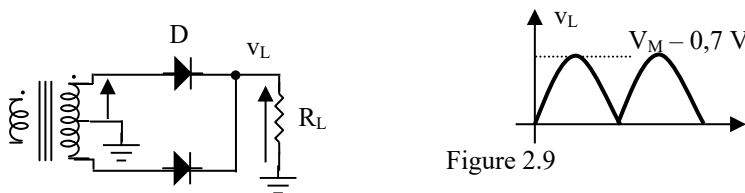


Figure 2.9

La valeur moyenne aux bornes de la charge est donnée par :

$$V_{2\text{moy}} = \frac{2V_M}{\pi} = 0.636 V_M \quad (63.6\% \text{ de } V_M)$$

$$f_{\text{out}} = 2f_{\text{in}}$$

Avec transformateur monophasé et pont de diodes (Bridge rectifier)

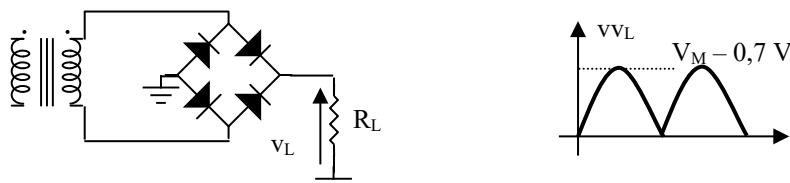
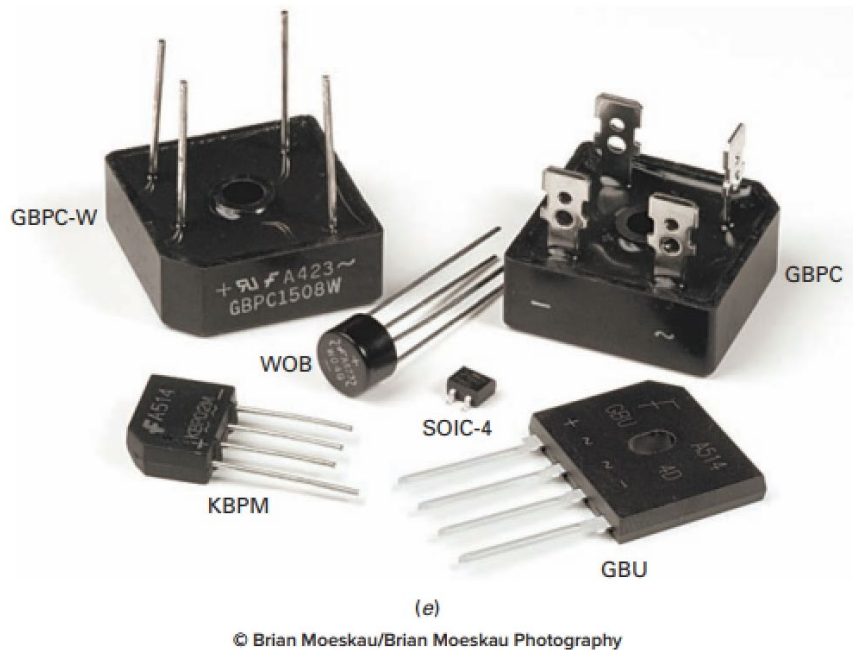


Figure 2.10 (même signal en sortie que précédemment)

La valeur moyenne aux bornes de la charge est donnée par :

$$V_{2\text{moy}} = \frac{2V_M}{\pi} = 0.636V_M \quad (63.6\% \text{ de } V_M)$$

$$f_{\text{out}} = 2f_{\text{in}}$$



Ponts de diodes (ici ensemble de 4 diodes connectées dans un module)

Filtrage par condensateur

La tension continue fournie à la charge par un montage redresseur présente des ondulations. Ce type de tension pulsée (ondulée) convient pour la charge de batterie, l'alimentation de moteurs à courant continu et à quelques autres applications. La plupart des circuits électroniques à composants semi-conducteurs nécessitent de nos jours des sources de tensions constantes. On obtient une source constante en filtrant par l'intermédiaire de condensateur la tension pulsée (ondulée) délivrée par un redresseur.

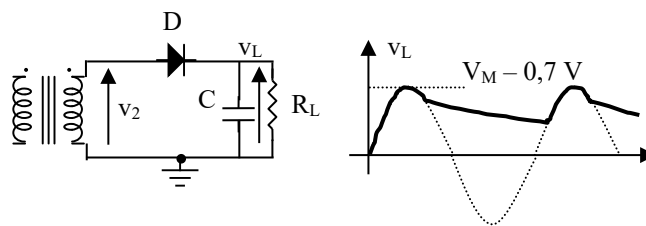


Figure 2.11

Quand la diode est passante $v_L = v_2$: le condensateur se charge

Quand la diode est bloquée le condensateur de capacité C se décharge dans la charge avec la constante de temps $R_L C$.

Calcul du condensateur de filtrage.

De la relation générale : $C = \frac{Q}{V}$ on déduit :

$$C = \frac{I_L}{f_{\text{ond}} V_{\text{ond}}}$$

I_L courant continu de la charge (*dc load current*)

f_{ond} fréquence de la tension ondulée (*ripple frequency*)

V_{ond} ondulation crête à crête de la tension aux bornes de la charge (*peak-to-peak ripple voltage*)

Règle pratique : D'après l'expression ci-dessus l'ondulation est d'autant plus petite que le condensateur C est grand avec pour conséquence un volume important et un prix élevé. **Un bon compromis est de prendre V_{ond} égale à 10% de la tension crête (ici V_M) et de se fixer le courant dans la charge I_L .**

Dans ces montages il est indispensable d'avoir une idée précise de la tension inverse maximale (**Peak inverse voltage**) que supporte chaque diode à l'état bloqué pour un choix convenable des composants. Sinon, dès la première mise sous tension, vous avez des chances de faire un feu d'artifice ! (les diodes risquent de claquer)

Attention à l'allumage !

Au démarrage le condensateur étant déchargé se comporte comme un court-circuit. Le courant dans la diode à cet instant peut être alors très grand si la diode n'est pas correctement choisie. On peut également utiliser une résistance en série avec la diode pour limiter ce courant.

2.7.2 Circuits limiteurs ou écrêteurs (Clipper Circuits)

Limiteur négatif

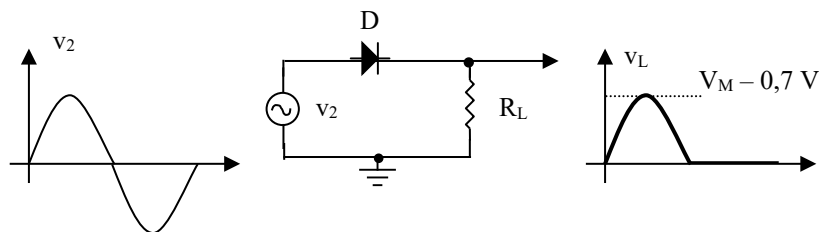


Figure 2.12

Limiteur positif

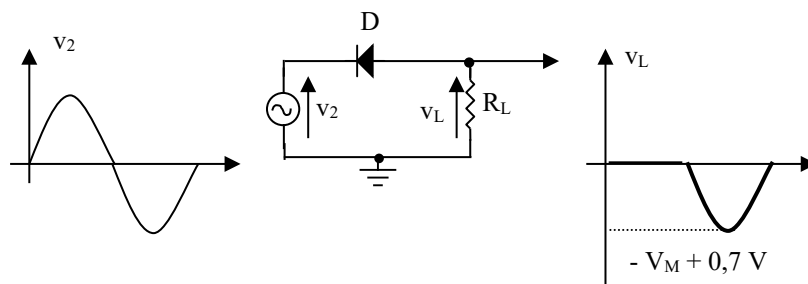


Figure 2.13

Limiteur positif parallèle

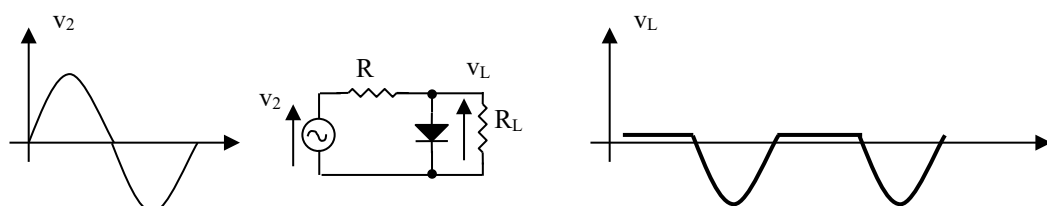


Figure 2.14

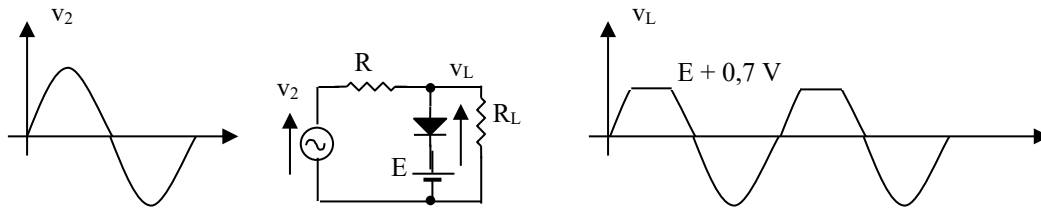
Limiteur polarisé

Figure 2.15

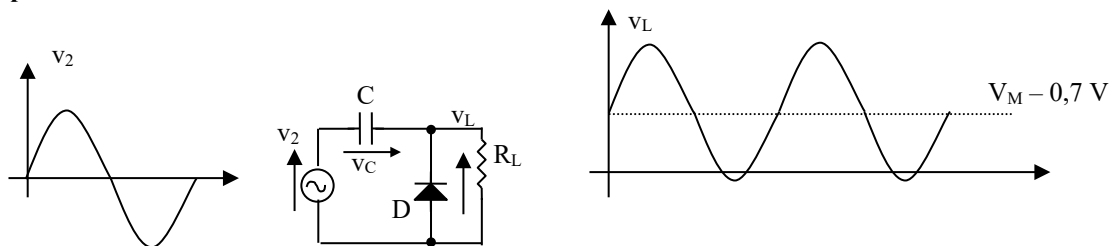
2.7.3 Circuit à diode fixation de la tension continue**Fixation positive**

Figure 2.16

La diode est passante pendant l'alternance négative. Le condensateur C se charge très rapidement à la valeur crête V_M . On choisit une constante de temps $R_L C$ très grande devant la période T du signal d'entrée de sorte que la tension aux bornes du condensateur soit quasiment constante ($v_C = V_M - 0,7 \text{ V}$).

2.7.4 Multiplieur de tension

Le multiplieur de tension comporte plusieurs redresseurs de crête qui produisent une tension continue égale à un multiple de la tension de crête d'entrée ($2V_M, 3V_M, \dots$). On utilise ces alimentations pour les dispositifs Haute Tension à faible débit de courant tels que les tubes à rayons cathodiques (téléviseurs, oscilloscopes, moniteurs d'ordinateurs).

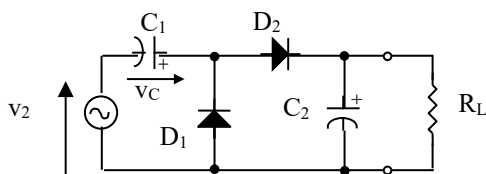
Doubleur de tension

Figure 2.17

(Figure 2.17) A la valeur maximale de l'alternance négative la diode D_1 est passante et D_2 est bloquée. Le condensateur C_1 se charge à la valeur V_M . Pendant l'alternance positive D_1 est bloquée et D_2 passante. Le condensateur C_2 se charge alors à la valeur $2V_M$.

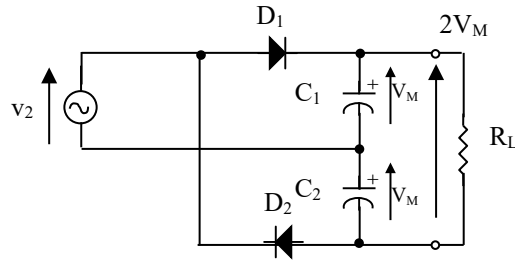
Autre variante : Doubleur de tension pleine onde.

Figure 2.18

Tripleur de tension

On ajoute une cellule au doubleur de tension comme l'indique la figure 2.19.

A l'alternance négative, la diode D_3 est passante et C_3 se charge à $2V_M$. La sortie du tripleur est prise entre les bornes des condensateurs C_1 et C_3 . Si la résistance de la charge est telle que la constante de temps est grande la tension de sortie vaut $3V_M$.

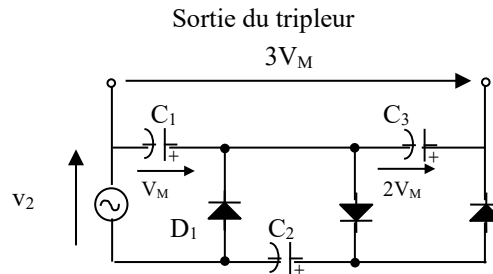
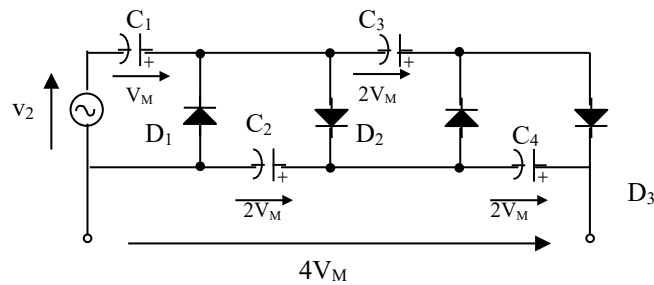


Figure 2.19

Quadrupleur de tension

Sortie du quadrupleur

Figure 2.20

Annexe Diode

Annexe Diode

Chapitre 2 : La diode

MOTOROLA
SEMICONDUCTOR
TECHNICAL DATA

Order this data sheet
by 1N4001/D

Axial-Lead
Standard Recovery Rectifiers

This data sheet provides information on subminiature size, axial lead mounted rectifiers for general-purpose low-power applications.

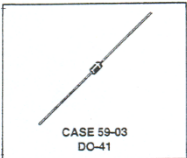
Mechanical Characteristics

Case: Void free, Transfer Molded
Maximum Lead Temperature For Soldering Purposes: 350°C, 3/8" from case for 10 seconds at 5 lbs. tension
Finish: All external surfaces are corrosion-resistant, leads are readily solderable
Polarity: Cathode indicated by color band
Weight: 0.33 Grams (approximately)

1N4001
thru
1N4007

1N4004 and 1N4007 are Motorola
Preferred Devices

LEAD MOUNTED
RECTIFIERS
50-1000 VOLTS
DIFFUSED JUNCTION



MAXIMUM RATINGS

Rating	Symbol	1N4001	1N4002	1N4003	1N4004	1N4005	1N4006	1N4007	Unit
*Peak Repetitive Reverse Voltage Working Peak Reverse Voltage DC Blocking Voltage	V_{RRM} V_{RWM} V_R	50	100	200	400	600	800	1000	Volts
*Non-Repetitive Peak Reverse Voltage (halfwave, single phase, 60 Hz)	V_{RSM}	60	120	240	480	720	1000	1200	Volts
*RMS Reverse Voltage	$V_R(RMS)$	35	70	140	280	420	560	700	Volts
*Average Rectified Forward Current (single phase, resistive load, 60 Hz, see Figure 8, $T_A = 75^\circ\text{C}$)	I_O	1.0							Amp
*Non-Repetitive Peak Surge Current (surge applied at rated load conditions, see Figure 2)	I_{FSM}	30 (for 1 cycle)							Amp
Operating and Storage Junction Temperature Range	T_J T_{stg}	- 55 to +125 - 55 to +150							°C

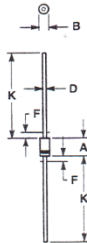
ELECTRICAL CHARACTERISTICS*

Rating	Symbol	Typ	Max	Unit
Maximum Instantaneous Forward Voltage Drop ($I_F = 1.0$ Amp, $T_J = 25^\circ\text{C}$) Figure 1	V_F	0.93	1.1	Volts
Maximum Full-Cycle Average Forward Voltage Drop ($I_O = 1.0$ Amp, $T_L = 75^\circ\text{C}$, 1 inch leads)	$V_F(AV)$	—	0.8	Volts
Maximum Reverse Current (rated dc voltage) ($T_J = 25^\circ\text{C}$) ($T_J = 100^\circ\text{C}$)	I_R	0.05 1.0	10 50	μA
Maximum Full-Cycle Average Reverse Current ($I_O = 1.0$ Amp, $T_L = 75^\circ\text{C}$, 1 inch leads)	$I_R(AV)$	—	30	μA

*Indicates JEDEC Registered Data

Preferred devices are Motorola recommended choices for future use and best overall value.

OUTLINE DIMENSIONS



NOTES:
1. ALL RULES AND NOTES ASSOCIATED WITH
JEDEC DO-41 OUTLINE SHALL APPLY.
2. POLARITY DENOTED BY CATHODE BAND.
3. LEAD DIAMETER NOT CONTROLLED WITHIN "F"
DIMENSION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	4.07	5.20	0.160	0.205
B	2.54	2.71	0.100	0.107
D	0.71	0.86	0.028	0.034
F	—	1.27	—	0.050
K	27.94	—	1.100	—



Chapitre 2 : La diode

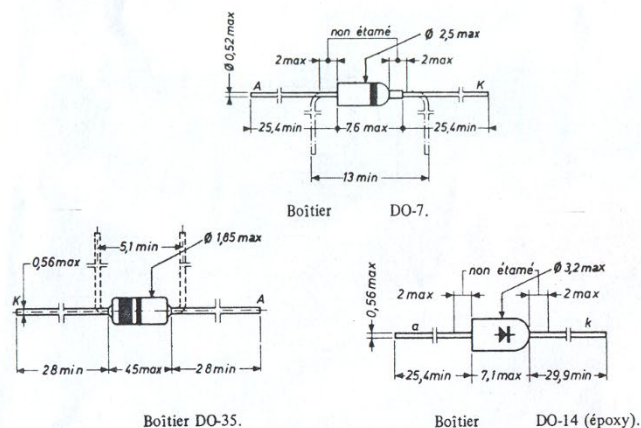


Fig. 10-19 à 10-21 — Boîtiers pour diodes

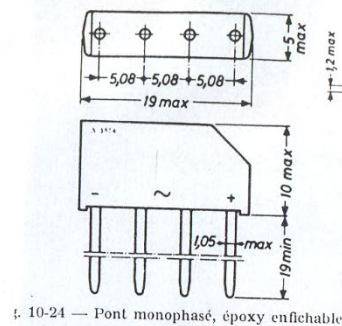


Fig. 10-24 — Pont monophasé, époxy enflechable

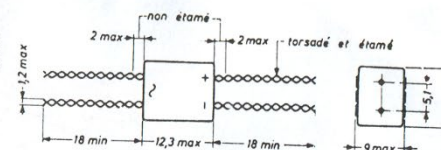


Fig. 10-25 — Pont monophasé sous boîtier plastique

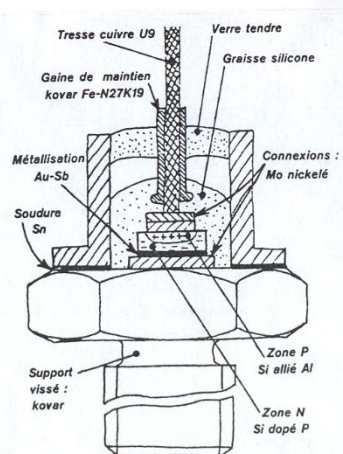


Fig. 10-22 — Fabrication d'un redresseur au silicium

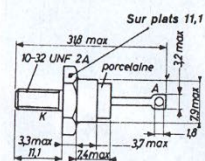


Fig. 10-26 — Boîtier DO-4

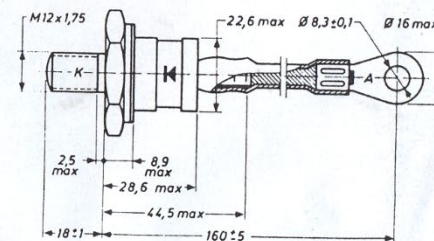
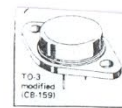
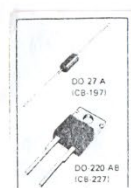


Fig. 10-27 — Redresseur de grande puissance



Dr Akpé Komi AGBOSSOU

3 Le Thyristor (Silicon Controlled Rectifier SCR)

Il est constitué de deux jonctions PN accolées comme l'indique la figure 3.1 avec trois électrodes, l'anode (A), la cathode (K), et la gâchette (G) qui est l'électrode de commande. Le symbole du thyristor, analogue à celui d'une diode avec une commande supplémentaire, est représenté en figure 3.2.

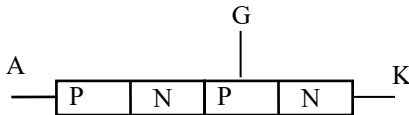


Figure 3. 1

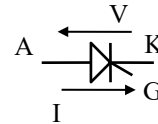


Figure 3. 2

3.1 Fonctionnement et Caractéristique

Une diode conduit dans le sens direct pas mais dans le sens inverse. Elle conduit lorsque son anode est positive par rapport à sa cathode. Le thyristor ne conduit pas non plus en sens inverse et en cela, le thyristor est similaire à une diode. D'autre part, il ne conduit dans le sens direct que si un courant minimum est fourni à sa gâchette. Autrement dit, il est possible de contrôler le moment où ce composant conduit. C'est pourquoi dans la littérature anglophone, le thyristor est considéré redresseur commandé au silicium (Silicon Controlled Rectifier).

La caractéristique type est donnée à la figure 3.3. En inverse, elle est identique à celle d'une diode. En direct, on peut faire croître la tension appliquée jusqu'à une valeur V_{DRM} appelée tension de retournement, pour laquelle le thyristor se met à conduire et possède alors une caractéristique semblable à celle d'une diode, sauf pour la chute de tension (1 V au lieu de 0,7 V). Le courant au point V_{DRM} s'appelle courant de retournement. Si l'on dépasse ce courant, il y a une diminution de la tension directe aux bornes du composant jusqu'à retrouver une caractéristique de diode (si toutefois le courant est suffisant). Dès qu'il conduit, le thyristor se maintient seul en conduction et l'on peut supprimer le courant de gâchette.

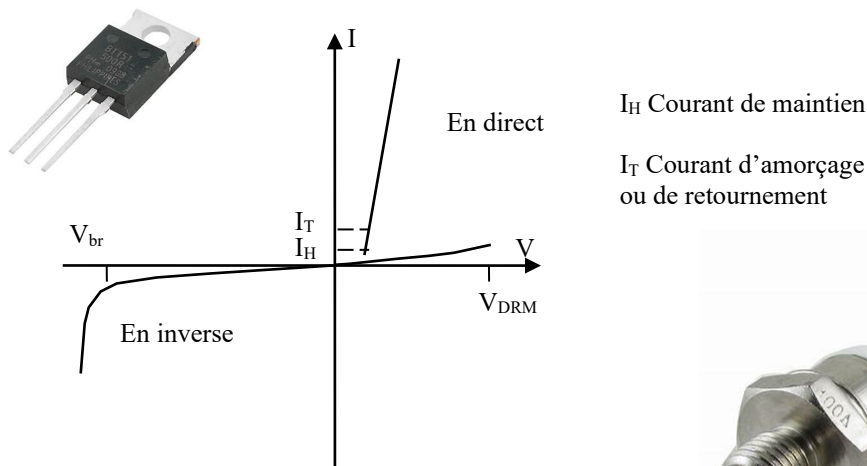


Figure 3. 3



3.2 Méthodes d'amorçage

Plusieurs méthodes existent, que l'on va considérer successivement :

- Augmentation de la tension au-delà de V_{DRM} : méthode indésirable donc non employée.
- Augmentation de la tension directe avec vitesse de croissance dV/dt très élevée : méthode indésirable donc non utilisée en pratique.
- Fourniture d'un courant de gâchette
C'est le résultat de l'application d'une tension de polarité adéquate (positive, pour injecter un courant dans la gâchette) et de niveau suffisant, pendant un temps supérieur au minimum requis.
Les valeurs des paramètres correspondants se trouvent dans les documentations techniques de constructeurs. Ces valeurs permettent de déterminer l'amplitude et la durée de l'impulsion de courant à appliquer pour amorcer le thyristor. Il y a deux manières d'obtenir ce courant de gâchette :
 - directement par une résistance à partir de l'alimentation positive. C'est possible mais superflu car le courant est totalement inutile après l'amorçage du thyristor.
 - par un condensateur chargé. Il faut alors s'assurer une recharge du condensateur pour le déclenchement suivant.

3.3 Méthodes de blocage

- Réduction du courant direct en dessous de la valeur de maintien I_H

C'est une méthode générale. Le courant de maintien est inférieur au courant de retournement. Si l'on peut faire descendre le courant direct I_F en dessous de cette valeur, le thyristor va retourner à son état bloqué. Il est évidemment possible de débrancher l'alimentation, mais alors le thyristor est utilisé en interrupteur qui a besoin d'un autre interrupteur pour le commander au blocage !

- Application d'une tension inverse aux bornes du thyristor

Ceci peut aisément être accompli par branchement d'un condensateur chargé dit «capacité d'aide à la commutation» aux bornes du thyristor, comme l'indique la figure 3.4. En fait, deux choses se passent simultanément : une tension inverse est appliquée sur le thyristor et l'appel de courant nécessaire à la décharge du condensateur est permis. Ce courant est dérivé du circuit principal du thyristor qui voit son courant direct descendre en dessous de la valeur de maintien. Le thyristor se bloque et le condensateur se charge à la tension d'alimentation. Le condensateur, de capacité élevée, doit pouvoir supporter de forts courants.

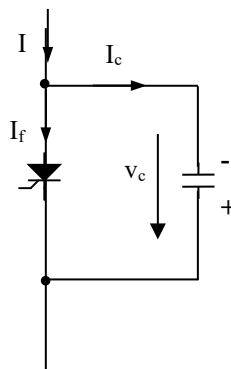


Figure 3. 4 Blocage d'un thyristor par un condensateur chargé

4 LE TRANSISTOR BIPOLAIRE (BJT)

4.1 Introduction

L'invention du BJT (Bipolar Junction Transistor) est l'œuvre de Shockley en 1951. Les premiers transistors à jonction ont été fabriqués vers 1955. Ce fut dès lors un composant révolutionnaire qui généra l'industrie des semi-conducteurs et qui permit d'inventer toutes sortes de dispositifs tout aussi révolutionnaires que les circuits intégrés, les composants optoélectroniques et les microprocesseurs. A ce titre les ordinateurs de nos jours doivent beaucoup à ce petit composant.

4.2 Réalisation

Un transistor à jonction comprend trois électrodes :

- l'émetteur fortement dopé, dont le rôle est d'injecter des porteurs,
- la base très mince et très peu dopée.
- le collecteur moyennement dopé recueille les porteurs émis par l'émetteur.

Il existe deux types de transistors BJT (figure 4.1) ;

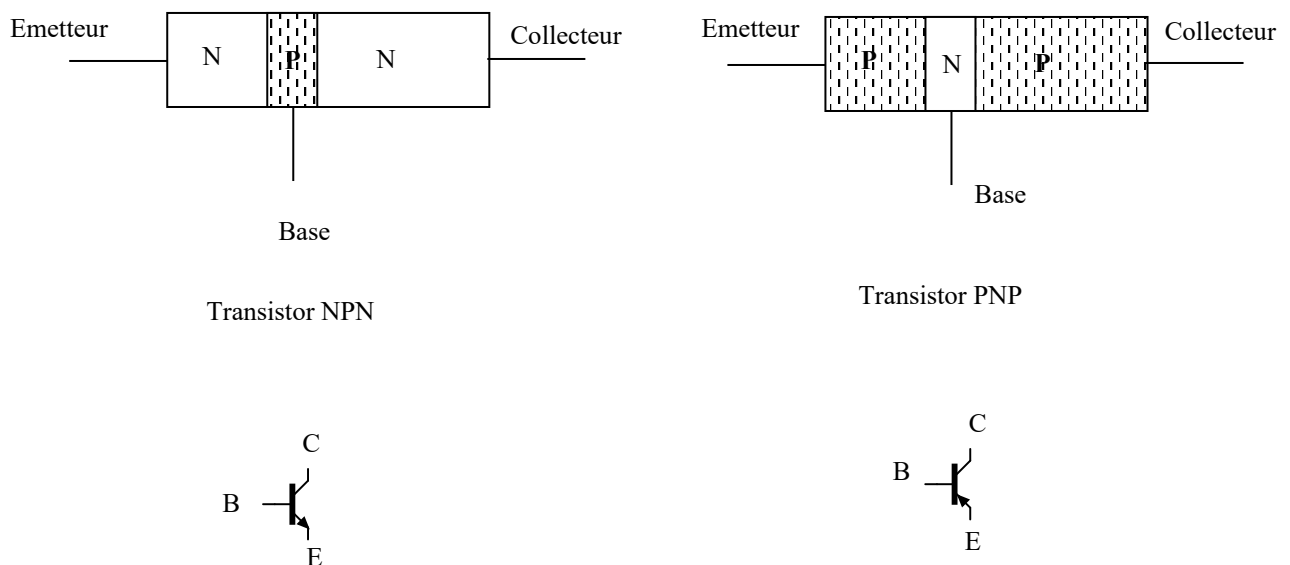
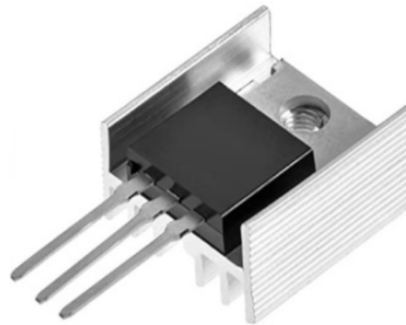
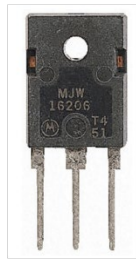


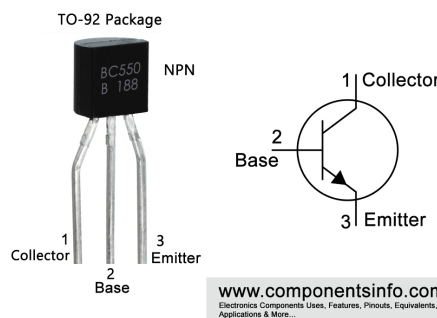
Figure 4. 1 : symbole de représentation des transistors BJT



TO220 Heat Sink

Remarque : Sur le symbole, l'émetteur est repéré par une flèche allant vers la base (PNP) ou sortant (NPN). Elle indique le sens de passage du courant réel dans la jonction émetteur - base.

BC550 Transistor Pinout



4.3 Fonctionnement normal du BJT

4.3.1 Effet transistor

Nous étudions un transistor de type NPN qui est le plus souvent utilisé dans les applications courantes. La structure du transistor fait apparaître deux diodes : la diode **Emetteur - Base** de jonction J_E et la diode Base-Collecteur de jonction J_C (figure 4.2).

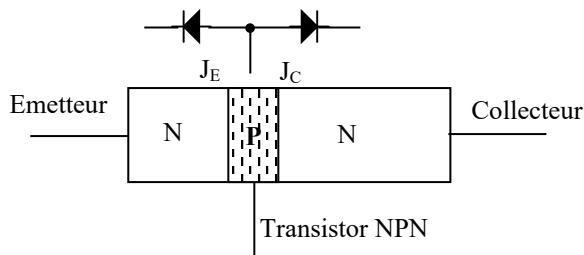


Figure 4. 2

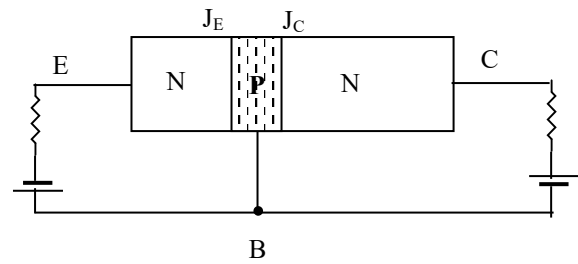


Figure 4. 3

En fonctionnement normal la jonction J_E est polarisée **en direct** et la jonction J_C est polarisée **en inverse** (figure 4.3).

Il y a un double mécanisme de diffusion (figure 4.4).

- les électrons majoritaires de l'émetteur (type N) diffusent dans la base,
- les trous majoritaires de la base (type P) diffusent dans l'émetteur.

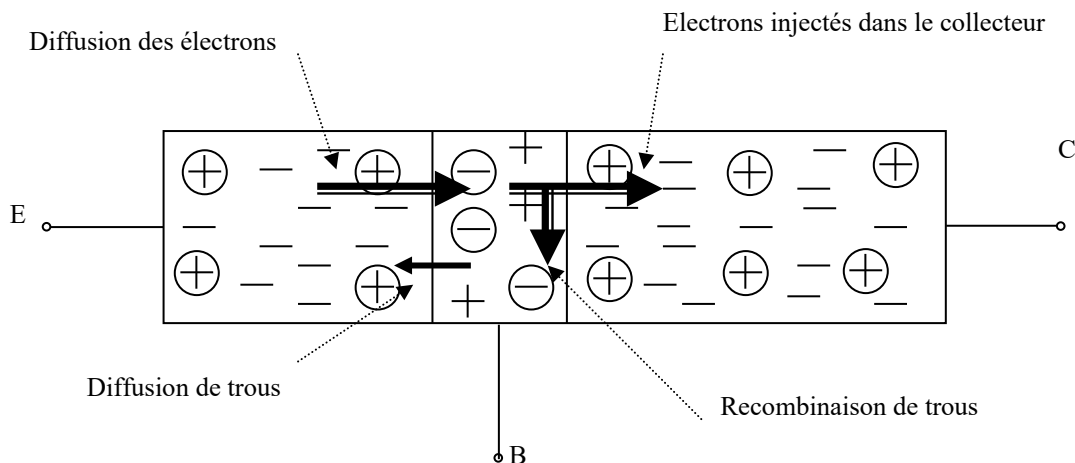


Figure 4. 4

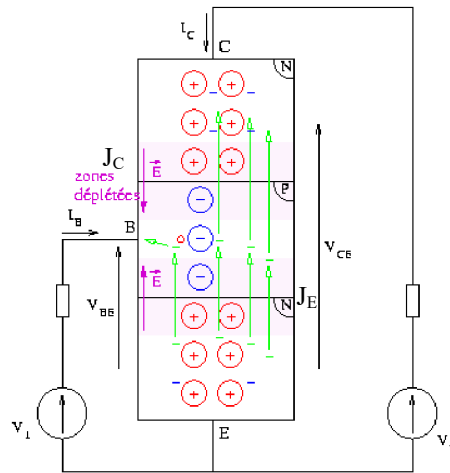
Dans la base les mouvements des porteurs de charges (électrons libres minoritaires et trous majoritaires), s'effectuent au hasard en tous sens sous l'effet de l'agitation thermique. Certains électrons libres se recombinent avec les trous majoritaires de la base. Le nombre de recombinaison sera d'autant plus faible que la base présentera une épaisseur très faible (trajet des électrons dans la base très court) et qu'elle sera peu dopée (concentration de la base en trous très faible).

En pratique la proportion d'électrons qui se recombinent est inférieure **le plus souvent à 1%**.

Les électrons libres qui arrivent au bord de la zone de transition de la diode base - collecteur sont alors propulsés par la force $q\vec{E}_i$ dans le collecteur. Ils créent un courant inverse important, bien que la diode base - collecteur soit polarisée en inverse.

La jonction émetteur base étant polarisée **en sens direct**, les trous porteurs majoritaires dans la base diffusent dans l'émetteur. La base très peu dopée et l'émetteur fortement dopé, le courant de diffusion des trous est très faible par rapport au courant de diffusion des électrons de l'émetteur vers la base.

On appelle effet transistor l'injection d'électrons (ou de trous) d'une région N (ou P) vers une autre région N (ou P) faiblement dopée au moyen d'une diode polarisée en inverse (ici la jonction J_C) : il apparaît dans cette diode un courant inverse très important.



4.3.2 Les Courants dans le Transistor

L'étude des courants dans les transistors permet de préciser l'origine des courants externes. Nous avons représenté sur la figure 4.5 les courants internes et externes au transistor. Les conventions de signes choisies sont celles indiquées sur la figure 4.5. Elles correspondent au sens réel des courants. (I_E , I_C et $I_B > 0$,).

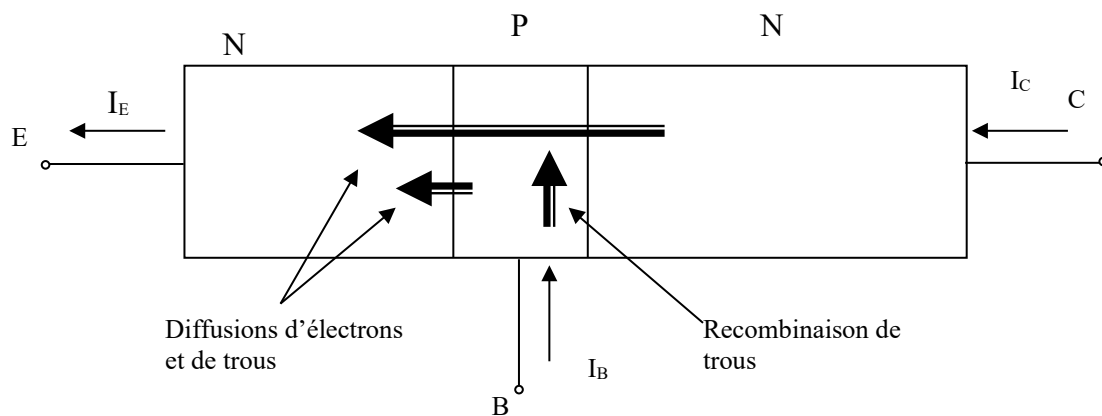


Figure 4. 5

- I_E est la somme des courants dus à la diffusion des électrons de l'émetteur vers la base et de celle des trous de la base vers l'émetteur.
- I_C est dû aux électrons de la base injectés dans le collecteur. On définit en première approximation le coefficient α tel que $I_C = \alpha I_E$. Pour les bons transistors ce coefficient α est très voisin de 1 (0.99).
- I_B est la somme du courant dû à la diffusion des trous de la base vers l'émetteur et du courant dû à la recombinaison des électrons dans la base.

Les charges ne pouvant s'accumuler dans le transistor, on doit avoir égalité entre le nombre de charges entrantes et le nombres de charges sortantes : $I_E = I_B + I_C$.

On définit à la température ordinaire, le coefficient β_S d'amplification statique en courant du transistor par la relation :

$$\beta_S = \frac{I_C}{I_B} \text{ . (dc current gain)}$$

Cette valeur dépend très peu de la différence de potentiel V_{CE} . Le courant collecteur est en première approximation proportionnel au courant de base.

Nous dirons qu'en injectant un courant I_B faible dans la base d'un transistor en fonctionnement normal, on contrôle un courant de collecteur I_C beaucoup plus intense.

Selon les transistors, β_s peut varier entre 50 et 500. Il est très sensible à la température.

On montrera aisément que $\beta_s = \frac{\alpha}{1-\alpha}$. On fera souvent l'approximation $I_E \approx I_C$.

4.4 Caractéristiques Générales du BJT

4.4.1 Caractéristiques d'entrée $I_B(V_{BE})$: Base curve

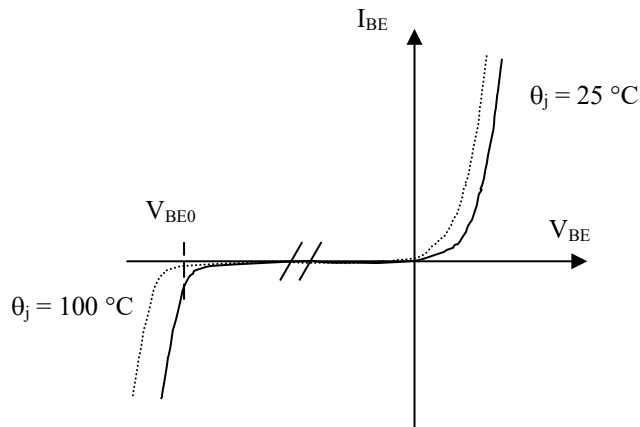


Figure 4. 6

La caractéristique d'entrée $I_B(V_{BE})$, est donnée à V_{CE} constant, hors saturation.

V_{BE0} : tension de claquage émetteur - base pour $I_C = 0$

V_{CB0} : tension de claquage collecteur - base pour $I_E = 0$
(utilisation possible en diode Zener).

Lorsque la température augmente, la tension de seuil diminue de 2 mV / °C pour le silicium.

4.4.2 Caractéristiques de sortie $I_C(V_{CE})$, à I_B constant (Collector curves)

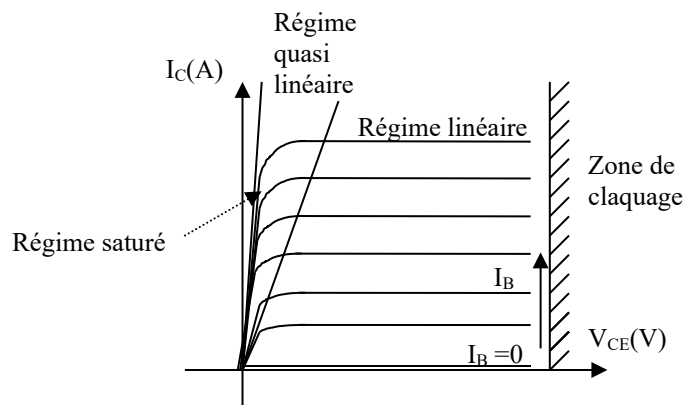
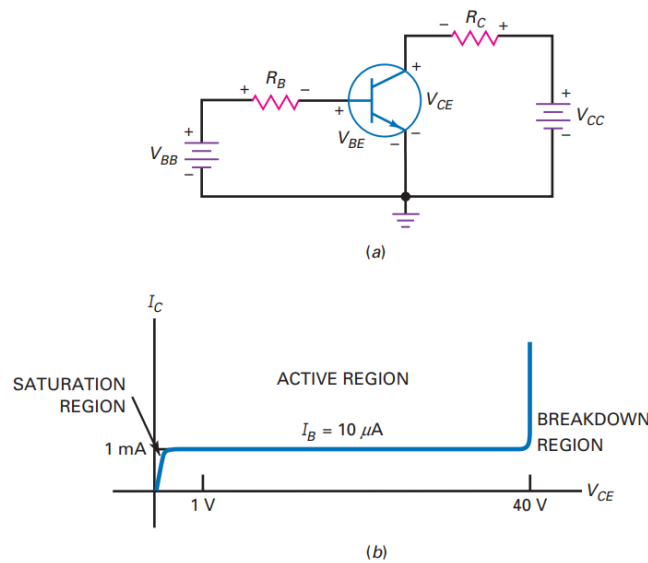
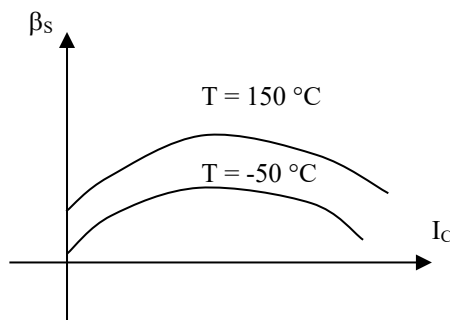


Figure 4. 7 : Caractéristique de sortie du transistor BJT

Figure 6-9 (a) Basic transistor circuit; (b) collector curve.

4.4.3 Caractéristiques du gain β_s (dc Beta)



Le gain β_s d'un transistor BJT aussi appelé gain en courant varie fortement. il est sensible aux variations du courant I_C et à celles de la température T (figure 4.8).

Dans les réalisations de circuit il faut utiliser des dispositifs qui ne dépendent pas exagérément de la valeur exacte de β_s .

The current gain is a major advantage of a transistor and has led to all kinds of applications. For low-power transistors (under 1 W), the current gain is typically 100 to 300. High-power transistors (over 1 W) usually have current gains of 20 to 100.

Figure 4. 8

4.4.4 Valeurs Limites du Transistor BJT

Un bon fonctionnement du transistor lui assurant une grande durée de vie est garantie par le respect des valeurs limites :

- V_{CEO} tension collecteur émetteur à base ouverte (*collector to emitter with open base*),
- V_{CBO} tension collecteur base à émetteur ouvert (*collector to base with open emitter*),
- V_{EBO} tension émetteur base à collecteur ouvert (*emitter to base with open collector*).

Toutes ces tensions sont des tensions inverse de claquage (*Breakdown voltage*).

- I_{CM} courant continu maximal.

Soit P_D la puissance maximale dissipée dans le transistor. Dans la pratique il faut se donner une marge de sécurité suffisante. On conseille de prendre un coefficient de sécurité de 2. C'est - à - dire si $P_D = 500 \text{ mW}$, on s'arrange

pour qu'en fonctionnement normal le produit $I_{CM} V_{CE}$ ne dépasse pas 250 mW. Il y a, des fois, nécessités d'associer un radiateur au transistor pour lui éviter un échauffement excessif.

A titre d'exemple les valeurs limites d'un transistor de référence **2N3904** sont :

- $V_{CEO} = 40 \text{ V}$
- $V_{CBO} = 60 \text{ V}$
- $V_{EBO} = 6 \text{ V}$
- $I_{CM} = 200 \text{ mA}$ en continu
- $P_D = 310 \text{ mW}$.

4.5 Notion de droite de charge (Load line)

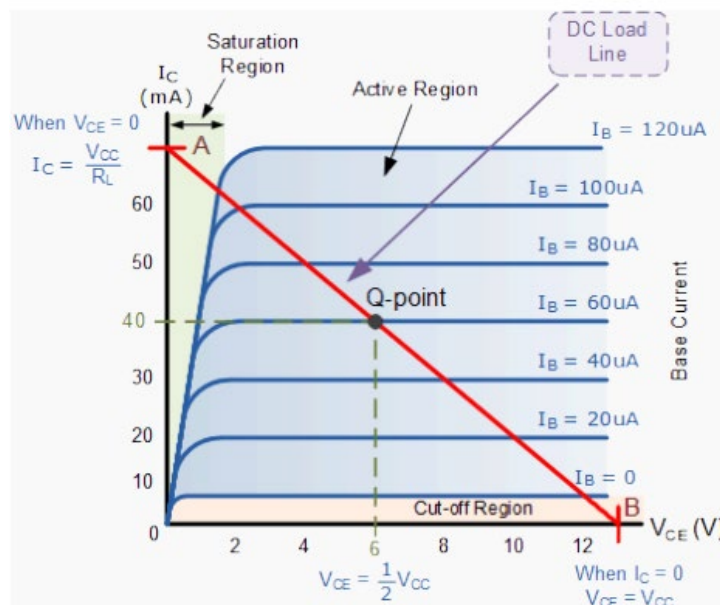
- On connaît la caractéristique $I_C(V_{CE})$ du transistor (figure 4.9),
- Les relations avec les éléments extérieurs au transistor (figure 4.10) permettent d'écrire une équation $I_C = f(V_{CE})$ qui se trouve être une droite appelée droite de charge.

Exemple.

On écrit en parcourant la maille de sortie : $V_{CE} = -R_C I_C + V_{CC}$ d'où l'équation $I_C = \frac{V_{CC} - V_{CE}}{R_C}$ qui représente la droite de charge. L'intersection de cette droite avec la caractéristique à I_B fixé donne **le point de fonctionnement Q** dans le plan (I_C, V_{CE}) .

On distingue sur cette droite trois points particuliers :

- Le point de coordonnées $(V_{CE} = 0, I_C = \frac{V_{CC}}{R_C})$: le transistor se comporte comme **un interrupteur parfait à l'état passant**.
- Le point de coordonnées (V_{CESAT}, I_{CSAT}) : le transistor est saturé, Ce point de fonctionnement est très voisin du précédent et on admet souvent que $I_{CSAT} = \frac{V_{CC}}{R_C}$



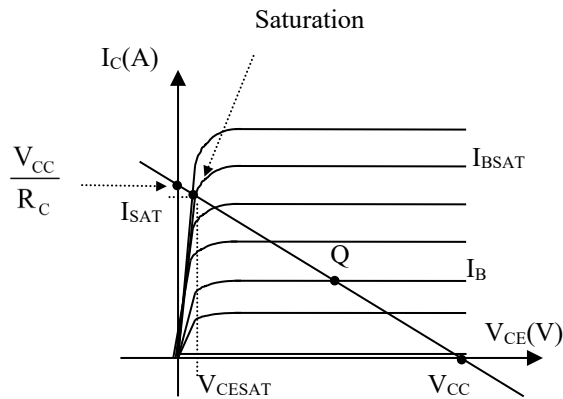


Figure 4. 9

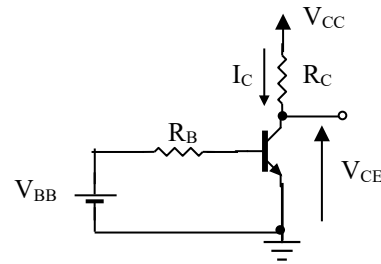


Figure 4. 10

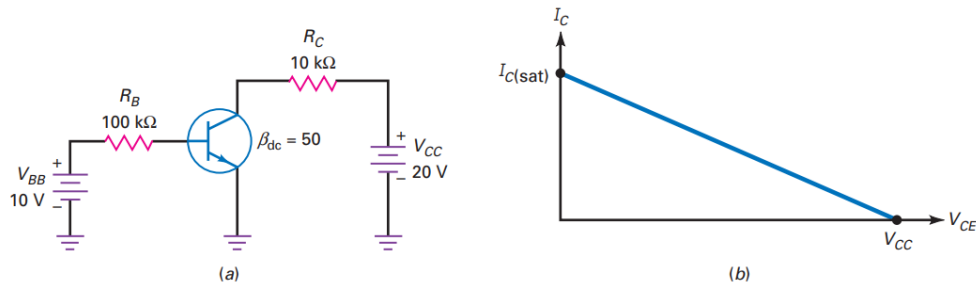
Reconnaître la saturation d'un transistor

Il existe deux modes basiques de fonctionnement d'un transistor :

- le mode de fonctionnement en amplificateur (amplifying mode) : le point de fonctionnement Q reste dans toutes les conditions dans la zone active (linéaire).
- le mode de fonctionnement en commutation (switching mode) : le point de fonctionnement Q commute entre deux états stables $Q_S = Q_{on}$ de saturation et Q_{off} du blocage.

Il n'est toujours pas immédiat de savoir dans quel mode se trouve un transistor dans un circuit. Nous étudions dans l'exemple qui suit comment reconnaître qu'un transistor BJT est saturé dans un circuit.

Figure 6-25 (a) Base-biased circuit; (b) load line.



Méthode : on fait l'hypothèse que le transistor est en mode linéaire, puis on calcule les courants et tensions du transistor. Si on aboutit à une contradiction c'est que l'hypothèse est fautive. Et le transistor est saturé.

1 Comparaison avec le courant de saturation

L'analyse du circuit nous donne $I_{Csat} = \frac{20V}{10k} = 2 \text{ mA}$.

Hypothèse du fonctionnement en mode linéaire : On calcule $I_B = \frac{(10-0.7)V}{100k} = 93 \mu A$ et on calcule $I_C = \beta I_B = 4,65 \text{ mA}$. La contradiction c'est que I_C calculé donne une valeur supérieure à I_{Csat} . Impossible. Donc le transistor est saturé.

2 Comparaison avec la tension V_{CE}

$V_{CE} = -R_C I_C + V_{CC} = -10 \times 4.65 + 20 = -21,5 \text{ V}$. La contradiction c'est que en mode linéaire V_{CE} ne peut pas être négatif. Conséquence le transistor est saturé.

3 Comparaison avec le gain en courant ($\beta_{Sat} < \beta$)

En mode linéaire $\beta = 50$

En mode saturé $\beta_{\text{Sat}} = \frac{I_{\text{Csat}}}{I_{\text{B}}} = \frac{2 \text{ mA}}{0,083 \text{ mA}} = 24$ valeur inférieure à $\beta = 50$. Donc le transistor est saturé.



2N3904 / MMBT3904 / PZT3904
NPN General Purpose Amplifier



October 2011

Features

- This device is designed as a general purpose amplifier and switch.
- The useful dynamic range extends to 100 mA as a switch and to 100 MHz as an amplifier.

2N3904



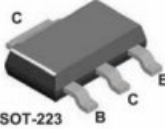
TO-92

MMBT3904



SOT-23
Mark:1A

PZT3904



SOT-223

Absolute Maximum Ratings* $T_a = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CEO}	Collector-Emitter Voltage	40	V
V_{CBO}	Collector-Base Voltage	60	V
V_{EBO}	Emitter-Base Voltage	6.0	V
I_{C}	Collector Current - Continuous	200	mA
$T_{\text{J}}, T_{\text{stg}}$	Operating and Storage Junction Temperature Range	-55 to +150	$^\circ\text{C}$

* These ratings are limiting values above which the serviceability of any semiconductor device may be impaired.

NOTES:

- 1) These ratings are based on a maximum junction temperature of 150 degrees C.
- 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

Thermal Characteristics $T_a = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Max.			Units
		2N3904	*MMBT3904	**PZT3904	
P_{D}	Total Device Dissipation Derate above 25°C	625 5.0	350 2.8	1,000 8.0	mW mW/ $^\circ\text{C}$
$R_{\theta\text{JC}}$	Thermal Resistance, Junction to Case	83.3			$^\circ\text{C/W}$
$R_{\theta\text{JA}}$	Thermal Resistance, Junction to Ambient	200	357	125	$^\circ\text{C/W}$

* Device mounted on FR-4 PCB 1.6" X 1.6" X 0.06".

** Device mounted on FR-4 PCB 36 mm X 18 mm X 1.5 mm; mounting pad for the collector lead min. 6 cm².

2N3904 / MMBT3904 / PZT3904 — NPN General Purpose Amplifier

Figure 6-15(b) (continued)

Electrical Characteristics $T_a = 25^\circ\text{C}$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Max.	Units
OFF CHARACTERISTICS					
$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage	$I_C = 1.0\text{mA}, I_B = 0$	40		V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage	$I_C = 10\mu\text{A}, I_E = 0$	60		V
$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage	$I_E = 10\mu\text{A}, I_C = 0$	6.0		V
I_{BL}	Base Cutoff Current	$V_{CE} = 30\text{V}, V_{EB} = 3\text{V}$		50	nA
I_{CEX}	Collector Cutoff Current	$V_{CE} = 30\text{V}, V_{EB} = 3\text{V}$		50	nA
ON CHARACTERISTICS*					
h_{FE}	DC Current Gain	$I_C = 0.1\text{mA}, V_{CE} = 1.0\text{V}$ $I_C = 1.0\text{mA}, V_{CE} = 1.0\text{V}$ $I_C = 10\text{mA}, V_{CE} = 1.0\text{V}$ $I_C = 50\text{mA}, V_{CE} = 1.0\text{V}$ $I_C = 100\text{mA}, V_{CE} = 1.0\text{V}$	40 70 100 60 30	300	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = 10\text{mA}, I_B = 1.0\text{mA}$ $I_C = 50\text{mA}, I_B = 5.0\text{mA}$		0.2 0.3	V
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	$I_C = 10\text{mA}, I_B = 1.0\text{mA}$ $I_C = 50\text{mA}, I_B = 5.0\text{mA}$	0.65	0.85 0.95	V
SMALL SIGNAL CHARACTERISTICS					
f_T	Current Gain - Bandwidth Product	$I_C = 10\text{mA}, V_{CE} = 20\text{V}, f = 100\text{MHz}$	300		MHz
C_{obo}	Output Capacitance	$V_{CB} = 5.0\text{V}, I_E = 0, f = 1.0\text{MHz}$		4.0	pF
C_{ibo}	Input Capacitance	$V_{EB} = 0.5\text{V}, I_C = 0, f = 1.0\text{MHz}$		8.0	pF
NF	Noise Figure	$I_C = 100\mu\text{A}, V_{CE} = 5.0\text{V}, R_S = 1.0\text{k}\Omega, f = 10\text{Hz to } 15.7\text{kHz}$		5.0	dB
SWITCHING CHARACTERISTICS					
t_d	Delay Time	$V_{CC} = 3.0\text{V}, V_{BE} = 0.5\text{V}$		35	ns
t_r	Rise Time	$I_C = 10\text{mA}, I_{B1} = 1.0\text{mA}$		35	ns
t_s	Storage Time	$V_{CC} = 3.0\text{V}, I_C = 10\text{mA}, I_{B1} = I_{B2} = 1.0\text{mA}$		200	ns
t_f	Fall Time			50	ns

* Pulse Test: Pulse Width $\leq 300\mu\text{s}$, Duty Cycle $\leq 2.0\%$ **Ordering Information**

Part Number	Marking	Package	Packing Method	Pack Qty
2N3904BU	2N3904	TO-92	BULK	10000
2N3904TA	2N3904	TO-92	AMMO	2000
2N3904TAR	2N3904	TO-92	AMMO	2000
2N3904TF	2N3904	TO-92	TAPE REEL	2000
2N3904TFR	2N3904	TO-92	TAPE REEL	2000
MMBT3904	1A	SOT-23	TAPE REEL	3000
MMBT3904_D87Z	1A	SOT-23	TAPE REEL	10000
PZT3904	3904	SOT-223	TAPE REEL	2500

2N3904 / MMBT3904 / PZT3904 — NPN General Purpose Amplifier

Practice your English

Bipolar Junction Transistors

Now we turn our attention to devices that can amplify an input signal. In this chapter we consider the bipolar junction transistor (BJT). In Chapter 10 we discuss another amplifying device, the field-effect transistor (FET).

These are important devices. Without BJTs and FETs, modern life would be very different. They form the basis for computers and electronic communication and are found in virtually every product that is partly electrical in nature.

1. CURRENT AND VOLTAGE RELATIONSHIPS

BJTs are constructed as layers of semiconductor materials (usually silicon) **doped** with suitable impurities. Different types of impurities are used to create *n*-type and *p*-type semiconductors. An *npn* transistor consists of a layer of *p*-type material between two layers of *n*-type material, as shown in Figure 1a. Each *pn* junction forms a diode, but if the junctions are made very close together in a single crystal of the semiconductor, the current in one junction affects the current in the other junction. It is this interaction that makes the transistor a particularly useful device. We call the layers the **emitter**, the **base**, and the **collector**, as shown in Figure 1a. The circuit symbol for an *npn* BJT is shown in Figure 1b, including reference directions for the currents.

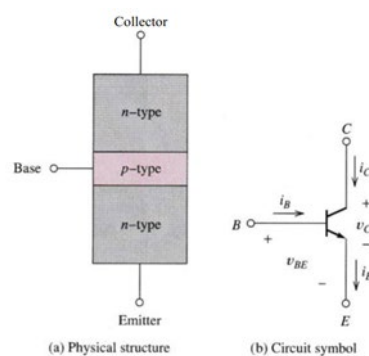


Figure 1 : The *npn* BJT

1.1. Fluid-Flow Analogy

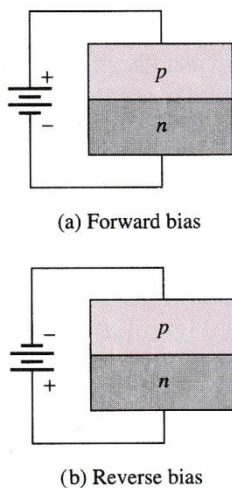
We will see that the BJT is somewhat analogous to a valve in a fluid-flow system. In suitable circuits, if a small current is made to flow into the base terminal, a much larger current flows into the collector and out of the emitter terminal. We can imagine that the base current opens a valve (*vanne en français*) between collector and emitter. Larger base currents open the valve wider. When a signal to be amplified is applied as a current to the base, the valve between collector and emitter opens and closes

in response to changes in the signal. Thus a current with magnified fluctuations flows between collector and emitter.



Analogie entre Vanne pour fluide et Transistor BJT

1.2. Equations of Operation



A *pn* junction is **forward biased** by applying voltage with the positive polarity on the p-side. On the other hand, **reverse bias** occurs if the positive polarity is applied to the n -side. This is illustrated in Figure 2.

In normal operation of a BJT as an amplifier, the base-collector junction is reverse biased and the base-emitter junction is forward biased. In the following discussion we assume that the junctions are biased in this fashion unless stated otherwise.

The Shockley equation gives the emitter current I_E in terms of the base-to emitter voltage V_{BE} .

Figure 2 : Bias conditions pn junctions

$$I_E = I_{ES} \left[\exp\left(\frac{V_{BE}}{V_T}\right) - 1 \right] \quad (1)$$

This is exactly the same equation as for the current in a junction diode given in Equation 2 (voir chapitre du cours sur la diode), except for changes in notation. (We have let the emission coefficient η equal unity since that is the appropriate value for most junction transistors.) Typical values for the saturation current I_{ES} range from 10^{-12} to 10^{-16} A, depending on the physical size of the device and other factors. (Recall that at a temperature of 300 K, V_T is approximately 26 mV.)

Of course, Kirchhoffs current law requires that the current flowing out of the BJT is equal to the sum of the currents flowing into it. Thus, referring to Figure 1b, we have

$$I_E = I_C + I_B \quad (2)$$

(This equation is true regardless of the bias conditions of the junctions.)

We define the parameter α as the ratio of the collector current to the emitter current: $\alpha = \frac{i_C}{i_E}$ (3)

Values for α range from 0,9 to 0,999, with 0.99 being very typical. Equation 2 indicates that the emitter current is supplied partly through the base terminal and partly through the collector terminal. However, since α is nearly unity, most of the emitter current is supplied through the collector.

Substituting Equation (2) into Equation (3) and rearranging, we have

$$i_C = \alpha I_{ES} \left[\exp\left(\frac{v_{BE}}{V_T} - 1\right) \right] \quad (4)$$

For v_{BE} greater than a few tenths of a volt, the exponential term inside the brackets is much larger than unity. Then the 1 inside the brackets can be dropped. Also, we define the **scale current** as

$$I_S = \alpha I_{SE} \quad (5) \text{ and Equation (4) becomes } i_C \approx I_S \exp\left(\frac{v_{BE}}{V_T}\right) \quad (6)$$

Solving Equation (3) for i_C , substituting into Equation (2), and solving the base current, we obtain

$$i_B = (1-\alpha)i_E \quad (7)$$

Since α is slightly less than unity, only a very small fraction of the emitter current is supplied through the base. Using Equation (1) to substitute for i_E , we obtain

$$i_B = (1-\alpha) I_{ES} \left[\exp\left(\frac{v_{BE}}{V_T} - 1\right) \right] \quad (8)$$

We define the parameter β as the ratio of the collector current to the base current. Taking the ratio of Equations (4) and (8) results in

$$\beta = \frac{i_C}{i_B} = \frac{\alpha}{1-\alpha} \quad (9)$$

Values for β range from about 10 to 1000, and a very common value β is = 100. We can write

$$i_C = \beta i_B \quad (10)$$

Note that since β is usually large compared to unity, *the collector current is an amplified version of the base current*. Current flow in an *npn* BJT is illustrated in Figure 4.

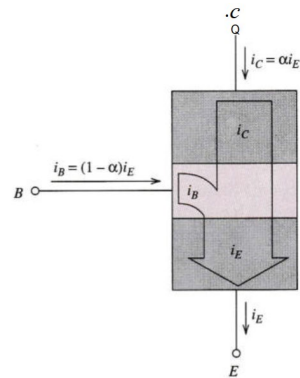


Figure 3 : Only a small fraction of the emitter current flows into the base (provided that the collector-base junction is reverse

5 LES CIRCUITS DE POLARISATION D'UN TRANSISTOR BJT

Introduction aux signaux analogiques et aux amplificateurs linéaires

Un signal est compris comme une grandeur qui comporte un type d'information. Par exemple un son produit par une personne qui parle contient des informations que la personne entend transmettre à son interlocuteur. Nos perceptions physiques par la vue, l'audition et le touché sont généralement d'origine analogique. Les signaux analogiques peuvent représenter des paramètres comme la pression, la température et la vitesse du vent.

Dans les amplificateurs que nous allons considérer nous nous intéresserons aux signaux électriques comme par exemple le signal de sortie d'un lecteur de CD, d'un microphone ou d'un moniteur de fréquence cardiaque. Les signaux électriques considérés sont sous formes de courants et de tensions variant en fonction du temps.

L'amplitude du signal analogique peut prendre toute valeur entre les limites fixées et peut être une fonction continue du temps $i(t)$ ou $v(t)$. Les circuits électroniques qui traitent des signaux analogiques sont appelés circuits analogiques. Un exemple de circuit analogique est l'amplificateur linéaire. Un amplificateur linéaire a pour but d'amplifier un signal d'entrée pour produire un signal de sortie dont l'amplitude est directement proportionnelle au signal d'entrée.

Actuellement dans les systèmes modernes les signaux sont traités, transmis et délivrés sous forme numérique. Pour produire un signal analogique, ces signaux numériques ont besoin d'être traités par un convertisseur digital-analogique (D/A). Les convertisseurs D/A ou A/D (analogique – numérique) seront étudiés plus tard. Dans la suite du cours nous supposons dès le départ que le signal analogique à amplifier est disponible.

Bien souvent des signaux fonction du temps provenant d'une source particulière ont besoin d'être amplifiés avant une utilisation appropriée (figure 5). Au rang des applications qui utilisent l'amplification des signaux analogiques avant utilisation, on peut citer : le microphone, les sons (signaux vocaux) reçus sur terre en provenance d'une navette habitée, signaux vidéo d'un satellite météorologique en orbite ou la sortie d'un appareil médical comme l'électrocardiogramme (EKG ou ECG en anglais).

Sur la figure 5 on note également la source de tension DC qui alimente l'amplificateur. En effet l'amplificateur comme nous le verrons est constitué par des transistors qui ont besoin d'être polarisés dans la zone active (zone linéaire pour un BJT et zone de saturation pour JFET ou un MOSFET) pour remplir efficacement la fonction d'amplification.

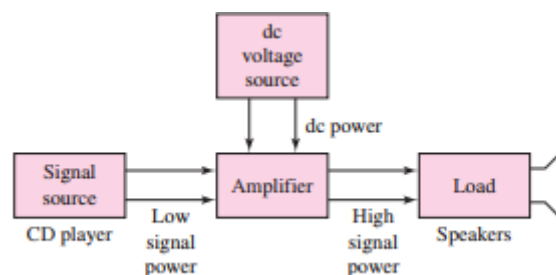


Figure 4 : Synoptique d'un système de lecteur de CD

Dans un amplificateur linéaire le principe de superposition s'applique. La règle de superposition est la suivante : La réponse d'un circuit linéaire excité par plusieurs signaux d'entrée indépendants est la somme des réponses du circuit à chacun des signaux d'entrée agissant seul.

Donc l'analyse d'un amplificateur linéaire se fera en 3 étapes :

- analyse en continu (dc analysis ou large signal analysis) en annulant toute source alternative (court-circuiter une source de tension et ouvrir une source de courant) et en ouvrant tous les condensateurs (pour le courant

continu le condensateur se comporte comme un circuit ouvert). On calcule à partir du schéma obtenu tous les courants et tensions continus relatif au point de fonctionnement Q de chaque transistor.

- analyse en alternatif (ac analysis ou small signal analysis) en annulant toute source continue (court-circuiter une source de tension et ouvrir une source de courant) et en court-circuitant tous les condensateurs de couplage et de découplage. On calcule à partir du schéma équivalent obtenu tous les courants et tensions alternatifs.
- D'après le théorème de superposition le courant total réel de toute branche du circuit est égal à la somme du courant continu et du courant alternatif de cette branche. De même la tension totale réelle entre les bornes de toute branche est égale à la somme de la tension continue et de la tension alternative entre les bornes de cette branche.

Polariser un transistor consiste à définir son état de fonctionnement par l'adjonction de sources de tension continues et de résistances.

5.1 Polarisation de Base (Base bias)

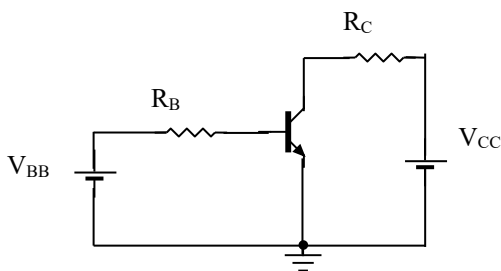


Figure 6. 1

On n'utilise jamais ce mode de polarisation en fonctionnement linéaire pour l'amplification parce qu'elle rend le point de fonctionnement Q instable à cause de la forte variation de β_S en fonction de la température et du courant

Par contre ce mode de polarisation est très utilisé quand le transistor fonction en commutation

5.2 Polarisation par Réaction d'émetteur (Emitter feedback bias)

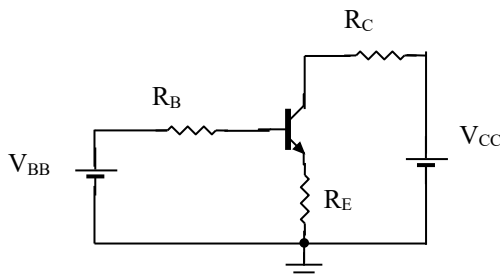


Figure 6. 2

- On montre que : $I_C \approx \frac{V_{CC} - V_{CE}}{R_C + R_E}$, et

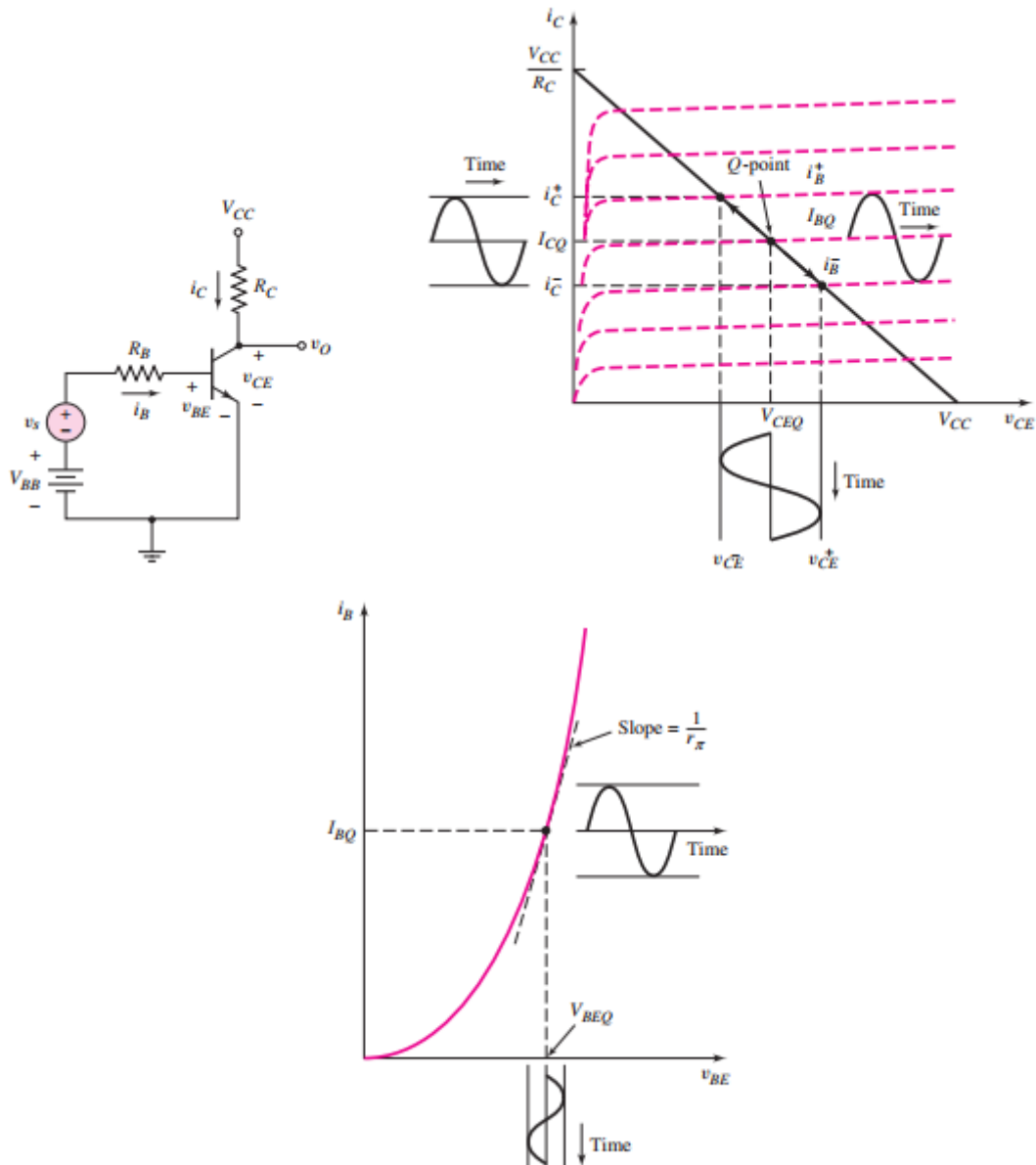
$$I_C = \frac{V_{BB} - V_{BE}}{R_E + \frac{R_B}{\beta_S}}$$

- Remarquer les valeurs à l'origine de la droite de charge,
- Pour s'affranchir de l'influence de β_S on est tenté de prendre $R_E \gg \frac{R_B}{\beta_S}$; mais en faisant cela on sature le

transistor.

Ce mode de polarisation est aussi inefficace contre les variations de β_S .

On essaie d'utiliser la tension aux bornes de la résistance d'émetteur pour contrebalancer la variation de β_S . Si β_S augmente, le courant I_C augmente ce qui entraîne une augmentation de V_{RE} . Cela a pour conséquence finale une diminution de la tension V_{RB} et une diminution de I_B qui contrebalance partiellement l'augmentation initiale de β_S .



5.3 Polarisation par la réaction de collecteur (Collector-Feedback Bias)

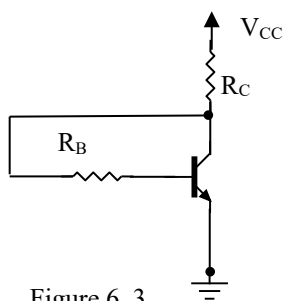


Figure 6. 3

La résistance de base est ramenée au collecteur plutôt qu'à une alimentation. Elle peut être nulle.

$$\text{On a } I_C = \frac{V_{CC} - V_{CE}}{R_C},$$

Si β_S augmente sous l'effet de la température, I_C augmente donc V_{CE} diminue et I_B diminue.

$$\text{On peut aussi écrire : } I_C \approx \frac{V_{CC} - V_{BE}}{R_C + \frac{R_B}{\beta_S}}.$$

Ce mode de polarisation présente l'avantage d'être simple (deux résistances seulement) et d'avoir une meilleure réponse en fréquence. Il permet aussi d'avoir la saturation du transistor.

5.4 Polarisation par diviseur de tension (VDB Voltage Divider Bias)

C'est le type de polarisation le plus utilisé dans les circuits linéaires car il permet d'avoir un point de fonctionnement fixe, insensible aux variations de β_S .

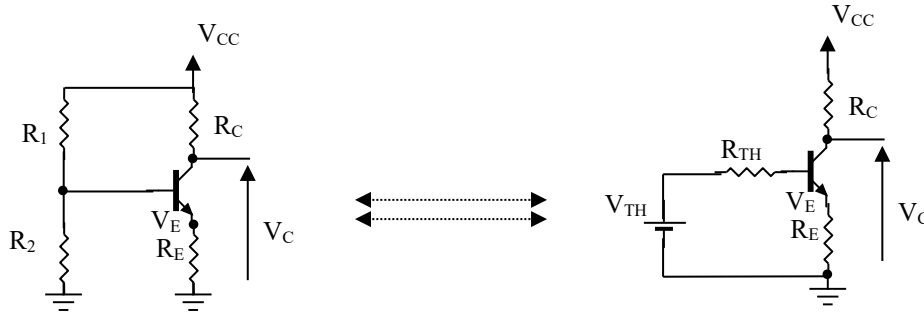


Figure 6. 4

On cherche les éléments du schéma de Thévenin vu des bornes d'entrée : (V_{TH} , R_{TH}). On a :

$$V_{TH} = \frac{R_2}{R_1 + R_2} V_{CC} \text{ et } R_{TH} = \frac{R_1 R_2}{R_1 + R_2}.$$

On calcule $I_E = \frac{V_{TH} - V_{BE}}{R_E + \frac{R_{TH}}{\beta_S}}$. Si $R_E \geq 100 \cdot \frac{R_{TH}}{\beta_S}$, on peut faire l'approximation $I_E = \frac{V_{TH} - V_{BE}}{R_E}$.

Remarque : R_2 étant petit devant R_1 , certains concepteurs adoptent la règle $R_E \geq 10 \frac{R_2}{\beta_S}$ car R_{TH} sera voisin de R_2 et R_E dix fois plus grande que $\frac{R_2}{\beta_S}$ est largement suffisant pour avoir un point de fonctionnement Q stable.

Lire l'annexe en anglais sur les VDB design guideline pour plus de détails pratiques sur les dimensionnements des résistances de polarisation du diviseur de tension et autres éléments du montage

5.5 Polarisation d'Emetteur (Two -supply Emitter Bias)

Elle est utilisée lorsqu'on dispose d'une alimentation symétrique (+V, -V). On calcule $I_E = \frac{V_{EE} - V_{BE}}{R_E + \frac{R_B}{\beta_S}}$.

Il faut que R_B soit petit pour minimiser l'influence de β_S . En pratique, on choisit $R_B = \frac{1}{100} \beta_S R_E$.

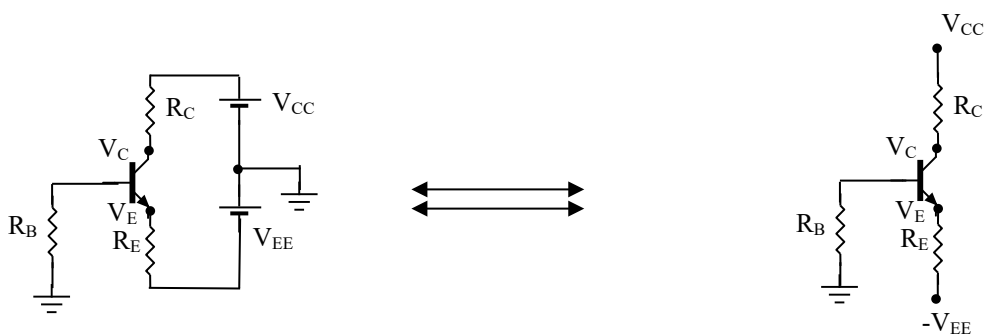
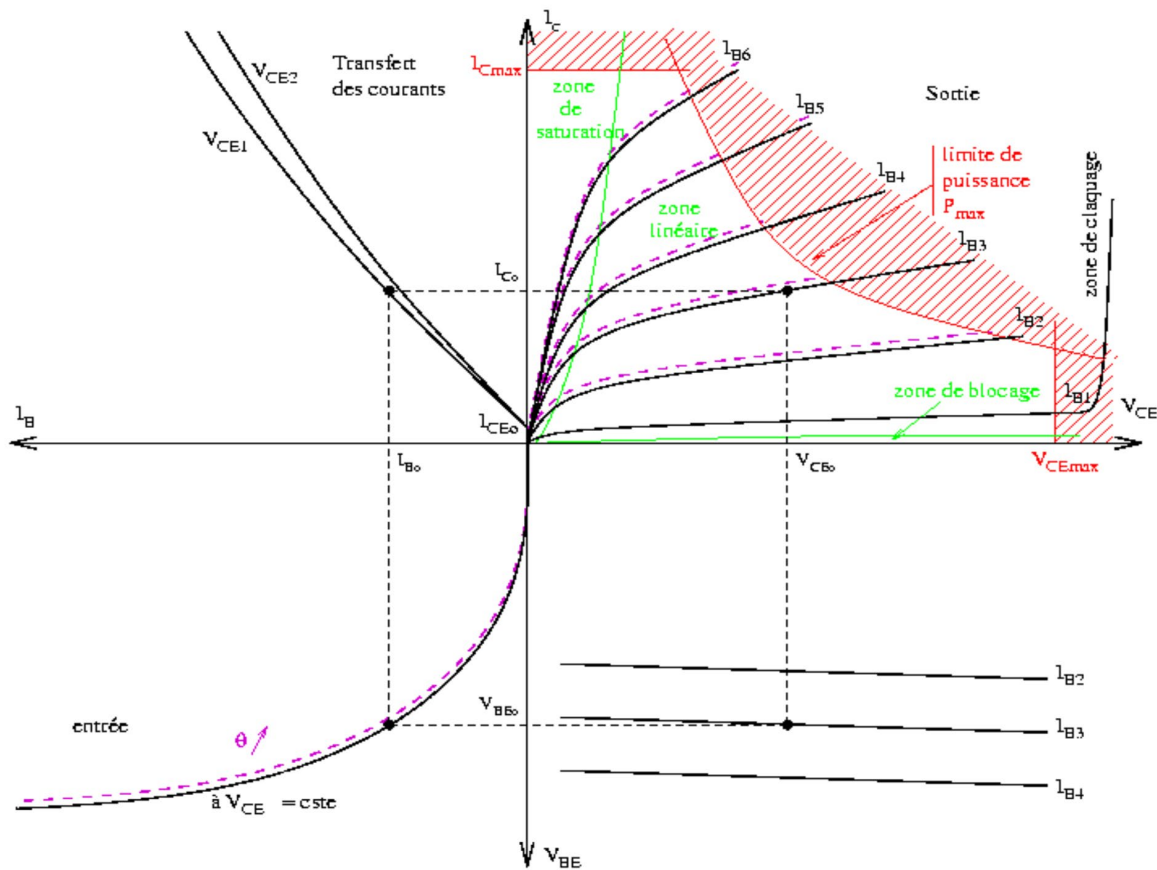


Figure 6. 5



5.6 Circuit à Transistor PNP

Le transistor PNP est le complément du transistor NPN. Comprendre par cela que dans l'analyse des circuits toutes les tensions et courants relatifs au transistor sont opposés à ceux du NPN. Nous adopterons les conventions suivantes (sens réels des courants) :

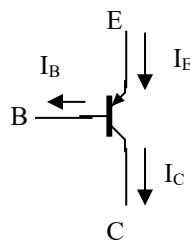


Figure 5. 6

Practice your English

1. What is the need for biasing?

In order to produce distortion free output in amplifier circuits, the supply voltages and resistances establish a set of dc voltage V_{CEQ} and I_{CQ} to operate the transistor in the active region. These voltages and currents are called quiescent values which determine the operating point or Q-point for the transistor. The process of giving proper supply voltages and resistances for obtaining the desired Q-Point is called Biasing. The circuits used for getting the desired and proper operating point are known as biasing circuits. To establish the operating point in the active region biasing is required for transistors to be used as an amplifier. For analog circuit operation, the Q-point is placed so the transistor stays in active mode (does not shift to operation in the saturation region or cut-off region) when input is applied. For digital operation, the Q-point is placed so the transistor does the contrary - switches from "on" to "off" state. Often, Q-point is established near the center of active region of transistor characteristic to allow similar signal swings in positive and negative directions. Q-point should be stable. In particular, it should be

insensitive to variations in transistor parameters (for example, should not shift if transistor is replaced by another of the same type), variations in temperature, variations in power supply voltage and so forth. The circuit must be practical: easily implemented and cost-effective.

VDB Design Guideline

Figure 7-17 shows a VDB circuit. This circuit will be used to demonstrate a simplified design guideline to establish a stable Q point. This design technique is suitable for most circuits, but it is only a guideline. Other design techniques can be used.

Before starting the design, it is important to determine the circuit requirements or specifications. The circuit is normally biased for V_{CE} to be at a midpoint value with a specified collector current. You also need to know the value of V_{CC} and the range of β_{dc} for the transistor being used. Also, be sure the circuit will not cause the transistor to exceed its power dissipation limits.

Start by making the emitter voltage approximately one-tenth of the supply voltage:

$$V_E = 0.1 V_{CC}$$

Next, calculate the value of R_E to set up the specified collector current:

$$R_E = \frac{V_E}{I_E}$$

Since the Q point needs to be at approximately the middle of the dc load line, about $0.5 V_{CC}$ appears across the collector-emitter terminals. The remaining $0.4 V_{CC}$ appears across the collector resistor; therefore:

$$R_C = 4 R_E$$

Next, design for a stiff voltage divider using the 100:1 rule:

$$R_{TH} \leq 0.01 \beta_{dc} R_E$$

Usually, R_2 is smaller than R_1 . Therefore, the stiff voltage divider equation can be simplified to:

$$R_2 \leq 0.01 \beta_{dc} R_E$$

You may also choose to design for a firm voltage divider by using the 10:1 rule:

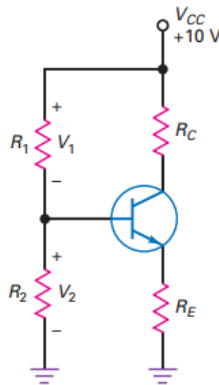
$$R_2 \leq 0.1 \beta_{dc} R_E$$

In either case, use the minimum-rated β_{dc} value at the specified collector current.

Finally, calculate R_1 by using proportion:

$$R_1 = \frac{V_1}{V_2} R_2$$

Figure 7-17 VDB design.



6 LES TRANSISTORS A EFFET DE CHAMP

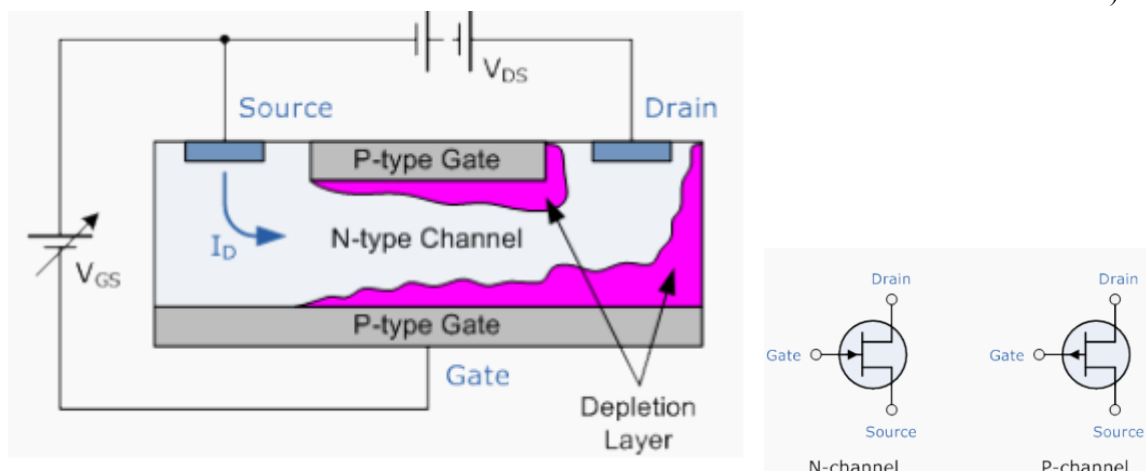
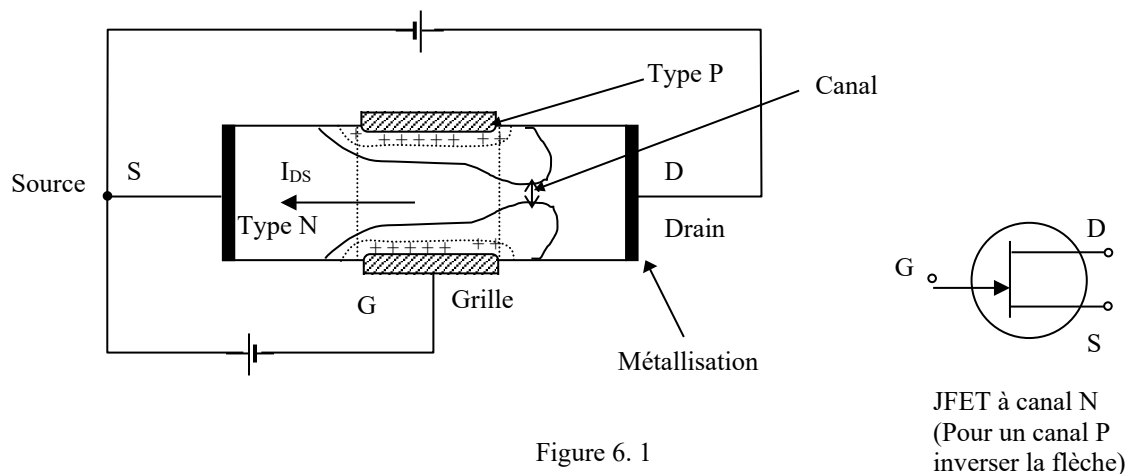
6.1 Le Transistor à Effet de Champ JFET (Junction Field Effect Transistor)

(TEC en français)

Contrairement aux transistors bipolaires dont le fonctionnement repose sur *deux types* de porteurs les trous *et* les électrons, les transistors unipolaires fonctionnent avec *un seul type* de charges, les trous *ou* les électrons. Le transistor à effet de champ à jonction est un premier exemple de transistor unipolaire.

6.1.1 Principe

Considérons un barreau de semi-conducteur type N (figure 6.1) sur lequel on a réalisé une jonction par alliage ou par diffusion dans la partie médiane.



La métallisation des extrémités permet de les connecter à une source de tension. La connexion positive appelée drain D attire les électrons diffusés par la connexion négative appelée source S. D'après le sens conventionnel un courant I_{DS} va s'établir entre le drain et la source.

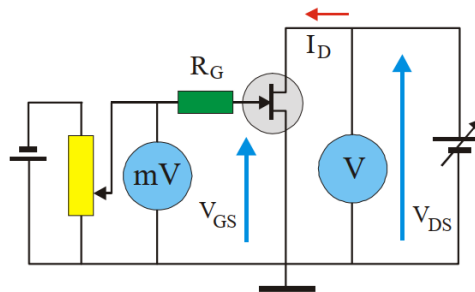
Une connexion au niveau de la jonction PN est appelée grille G (gate).

En polarisant en inverse la jonction PN un champ électrique apparaît au niveau de cette jonction. Les trous sont attirés par la grille et les électrons vers le drain. La zone dépourvue de porteurs devient pratiquement un semi – conducteur intrinsèquement pur comparable au diélectrique d'un condensateur.

Il résulte de cette polarisation deux conséquences importantes :

- la source de polarisation ne débite pratiquement pas de courant (I_G voisin de zéro). La résistance de la jonction grille source R_{GS} est très élevée puisque c'est l'analogue d'un isolant,
- le champ électrique resserre la zone de passage appelée canal par lequel circule le courant drain – source I_{DS} . La polarisation de la grille permet de modifier la section δ du canal, c'est-à-dire le courant I_{DS} . Si la polarisation est suffisamment négative le canal se ferme complètement et $I_{DS} = 0$. Au-dessus d'une certaine valeur, la tension drain – source n'a pratiquement plus d'effet sur la valeur du courant I_{DS} . Elle augmente seulement la longueur du canal mais n'a aucune action sur la section.

6.1.2 Caractéristiques



6.1.2.2 Caractéristique de sortie

La caractéristique de sortie (figure 6.2) est la courbe $I_{DS}(V_{DS})$ pour des tensions V_{GS} constantes. Lorsque la tension V_{DS} est faible, le courant I_{DS} varie proportionnellement à l'augmentation de V_{DS} (on est dans la zone ohmique) puis la caractéristique s'infléchit (coude) et à partir de la tension de pincement V_P **voisin de la valeur absolue de V_{GSP}** , le courant I_{DS} n'augmente plus et devient pratiquement constant (on est dans la zone de saturation)¹. C'est la zone normale de fonctionnement en mode amplificateur.

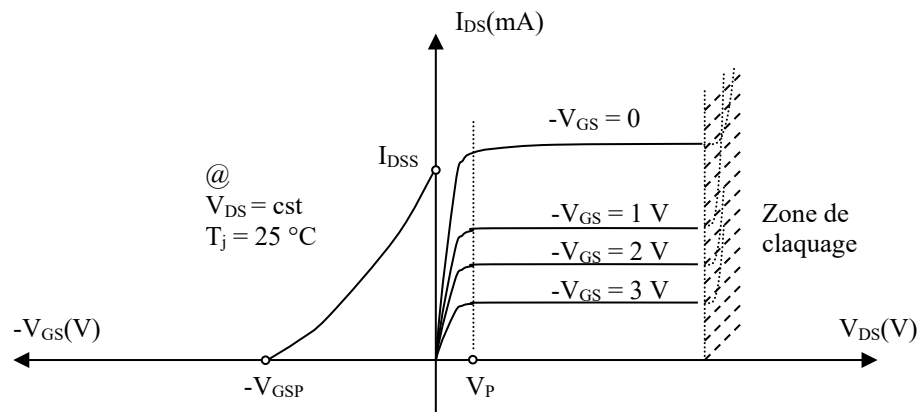
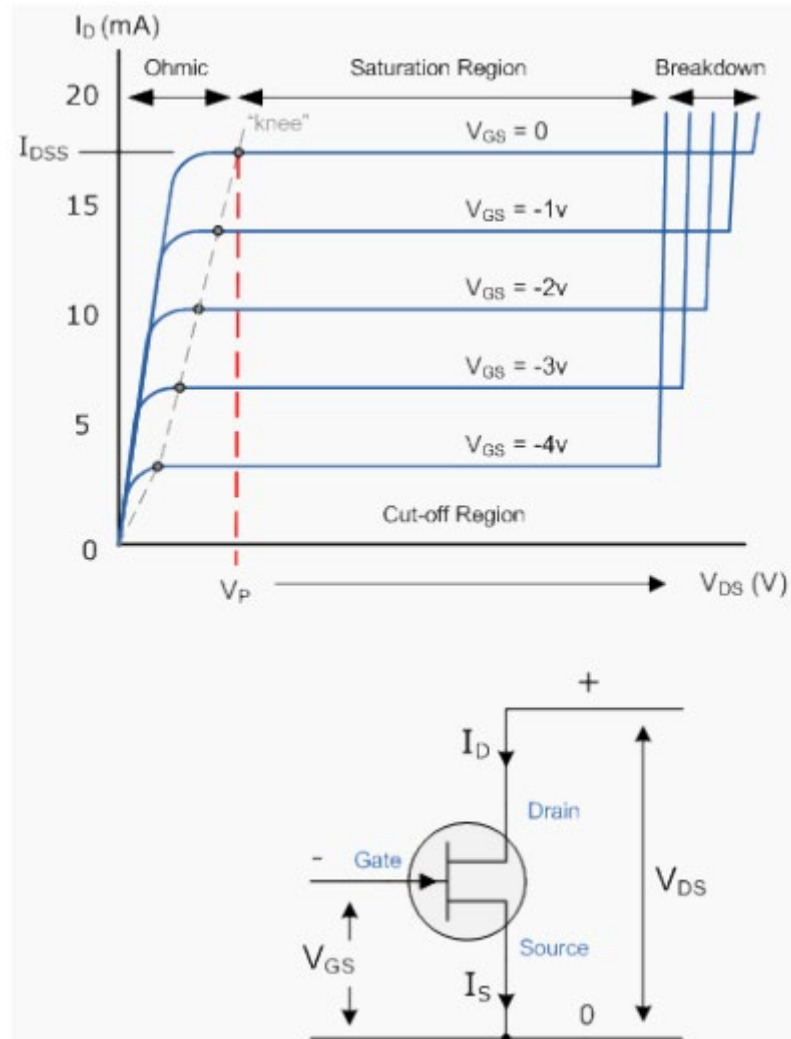
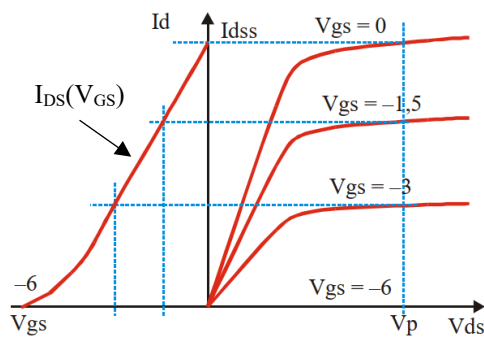


Figure 6. 2

¹ Noter que la zone de fonctionnement normal en amplificateur d'un BJT est la zone linéaire qui correspond à la zone de saturation pour un JFET en amplificateur (régime petits signaux).



6.1.2.1 Caractéristique de transfert



La caractéristique de transfert (figure 6.2) est la courbe $I_{DS}(V_{GS})$ à V_{DS} constant.

Pour différentes valeurs de V_{DS} on a un réseau de courbes $I_D = f(V_{GS})$ à $V_{DS} = \text{Constante}$.

Dans la zone de saturation pour les valeurs de V_{DS} supérieures à V_P la caractéristique de transfert $I_D(V_{GS})$ est parabolique et on peut écrire en première approximation que :

$$I_{DS} = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

Les JFET sont caractérisés par une grande dispersion des valeurs des paramètres. Pour un même type, le courant drain maximum I_{DSS} et la tension V_{GS} de pincement V_P peuvent varier d'un facteur 4 à 5. Ainsi pour un 2N 5459, on note les valeurs suivantes :

$$4 \text{ mA} < I_{DSS} < 16 \text{ mA et } -2 \text{ V} > V_P > -8 \text{ V.}$$

On remarque qu'il y a nécessité de fonctionner avec de tel composant en AF à de faibles niveaux pour éviter des distorsions. Pour une valeur suffisamment négative dite tension de pincement ou de blocage V_{GSP} , le canal est complètement fermé et le courant I_{DS} est nul.

6.1.2 Limites d'emploi

6.1.2.1 Avantages

- la résistance d'entrée est grande car la diode Grille – Source est polarisée en inverse (r_e est supérieure à quelques dizaines de Mégohms. La commande du courant I_{DS} s'effectue sans exiger de puissance du générateur d'entrée. La résistance de grille R_G pourra avoir une valeur élevée ($R_G \leq 10 \text{ M}\Omega$). Utilisation comme étage préamplificateur d'entrée sur appareils de mesures.
- La résistance de sortie est grande car les caractéristiques de sortie sont presque horizontales ($r_s > 10 \text{ M}\Omega$).
- Le courant I_{DS} diminue quand la température augmente. Le coefficient de température négatif peut permettre une compensation de dérive.
- Commutation plus rapide que pour un BJT.

6.1.2.2 Inconvénients

- Les FET travaille AF à de faibles niveaux.
- Les performances sont limitées en HF, en commutation et en puissance.

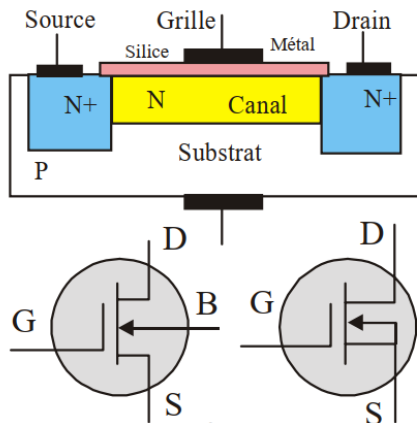
6.2 Le Transistor MOS (Metal Oxide Semiconductor) ou MOSFET

6.2.1 Structure

MOSFET est un acronyme pour « Metal Oxide Semiconductor Field Effect Transistor ». Les MOSFET ou transistors MOS sont des transistors à effet de champ dont la grille métallique est totalement isolée du canal par une mince couche isolante d'oxyde de silicium (SiO_2) d'épaisseur voisine de $0,1 \text{ }\mu\text{m}$. La grille, la couche de silice et le canal constituent un condensateur dont la polarisation peut modifier la conductivité du canal. Le changement peut résulter soit d'une modification de la concentration en porteurs majoritaires et l'on a **des MOS à canal diffusé ou à déplétion**, soit d'une modification de la concentration en porteurs minoritaires et l'on a alors **des MOS à canal induit ou à enrichissement**.

Pour ce type de transistors le courant d'entrée est nul puisque que la grille est isolée. La résistance d'entrée est toujours supérieure à $10^{10} \Omega$.

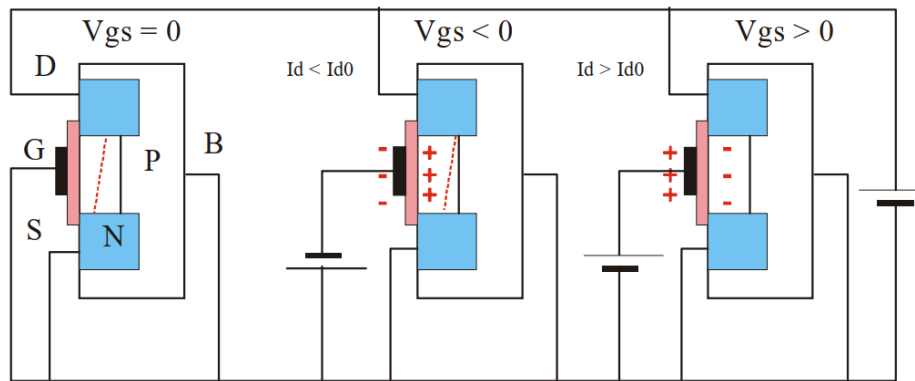
6.2.2 MOSFET à canal diffusé (D-MOSFET)



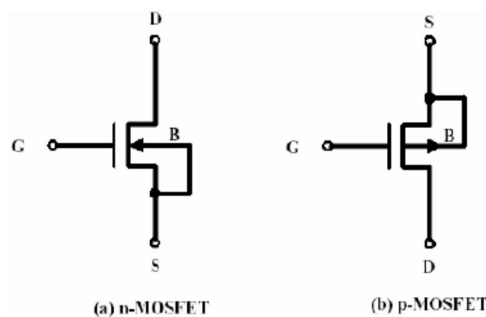
Sur un substrat (Bulk) dopé P sont diffusées deux zones très dopées N+ formant le **drain** (D) et la **source** (S) reliées par un canal dopé N.

Il existe également des MOS avec un canal P et qui fonctionnent avec des tensions et des courants opposés à ceux ayant un canal N.

Sur le symbole utilisé pour la représentation des MOS à canal diffusé, le canal est représenté par un trait continu. Une flèche figure la jonction substrat-canal, elle est orientée dans le sens passant de la diode. Les quatre électrodes peuvent être accessibles mais le substrat et la source peuvent être reliés en interne.



Pour un potentiel V_{GS} nul et sous l'action de la tension drain-source, un courant drain I_D circule dans le canal. Sa section diminue quand on se rapproche du drain. Si V_{GS} est négatif, on induit par effet capacitif des charges positives dans le canal et donc des recombinaisons : la population en électrons diminue et la conduction du canal diminue. Le potentiel du canal est d'autant plus positif que l'on se rapproche du drain. Au contraire, si V_{GS} est positif la zone appauvrie en porteurs régresse dans le canal et le courant drain augmente. Selon la valeur de la tension grille-source, le canal est plus ou moins conducteur.



Symboles de MOSFET à canal n (a) et à canal p (b).

6.2.2.1 Caractéristique de transfert

La caractéristique principale $I_{DS}(V_{GS})$ est relevée avec une tension source substrat nulle ($V_{BS} = 0$). Elle se déplace parallèlement à elle-même lorsqu'on $V_{BS} < 0$ (figure 6.3).

Selon que le substrat est N ou P, le transistor dit à enrichissement ou à appauvrissement, peut être commandé par des tensions positives ou négatives sur la grille. (figure 6.4).

L'expression du courant drain dans la zone de saturation est comme pour un JFET donnée par :

$$I_{DS} = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2$$

mais cette fois V_{GS} peut être positif ou négatif.

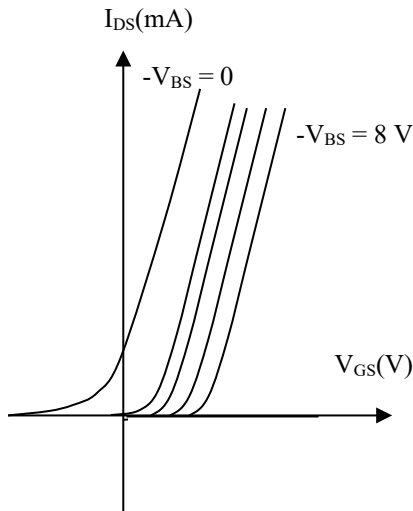


Figure 5. 3

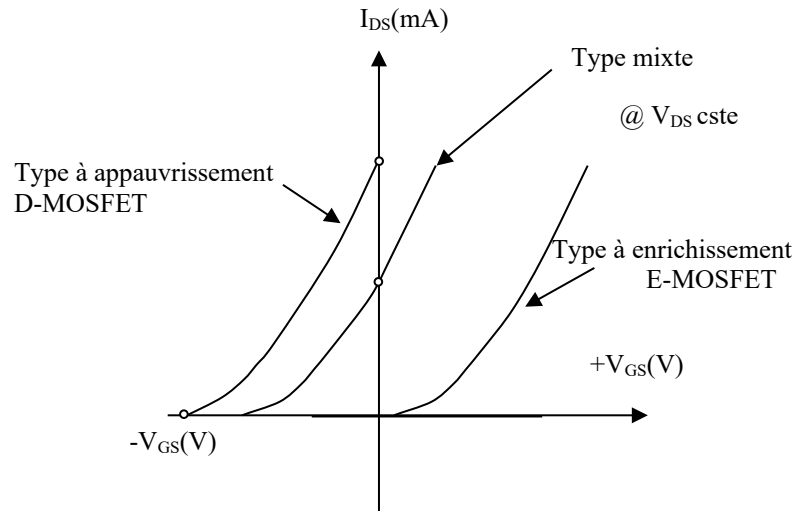
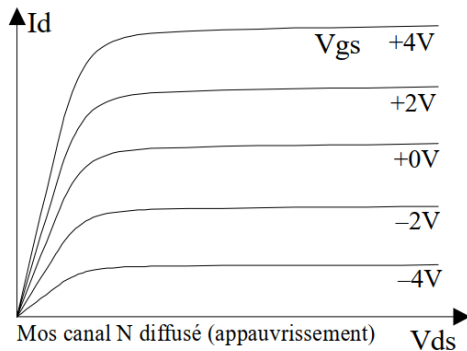


Figure 5. 4

Caractéristique de sortie

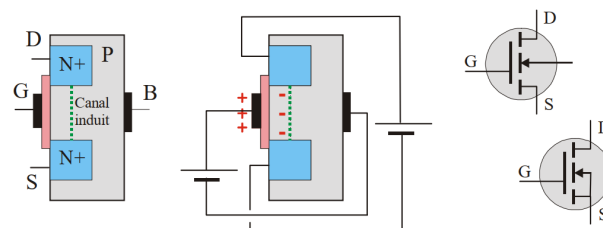


Pour les tensions V_{GS} positives, il y a un accroissement du nombre de porteurs libres dans le canal (enrichissement / Enhancement mode) et pour les tensions V_{GS} négatives, on a un appauvrissement (Depletion mode).

Un D-MOSFET à canal N fonctionne en mode appauvrissement (déplétion mode) lorsque V_{GS} est négatif et en mode enrichissement (enhancement mode) lorsque V_{GS} est positif.

6.2.3 MOSFET à canal induit (E-MOSFET)

Structure



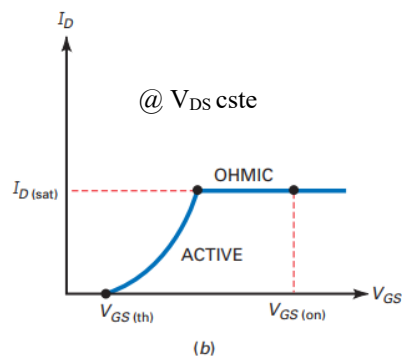
Pour ce type de transistor il n'y a pas de canal créé lors de la fabrication. Pour les tensions de grille V_{GB} négatives, la jonction drain-substrat est bloquée et le courant drain I_D est nul. Les seuls porteurs libres dans la zone P sont des électrons d'origine thermique. Si V_{GB} est assez positif, les charges négatives du matériau P se regroupent au voisinage de la grille et forment une couche conductrice entre le drain et la source. Cette couche se comporte comme une zone N qui est induite dans la zone P par inversion de la population des porteurs. La tension de seuil minimale pour induire un canal est notée V_{th} (th est mis pour threshold = seuil). Si V_{GB} croît au-delà du seuil, la section du canal augmente et I_D croît. Par construction le substrat est souvent relié à la source et V_{GB} est alors égal à V_{GS} . **Sur le symbole des MOS à canal induit, le canal est représenté par un trait discontinu.** Une flèche indique le sens pour lequel la jonction substrat-canal est passante. Il existe également des transistors complémentaires dans lesquels le canal induit est de type P.

Noter que le E-MOSFET ne fonctionne qu'en mode enrichissement

Caractéristique de transfert d'un E-MOSFET

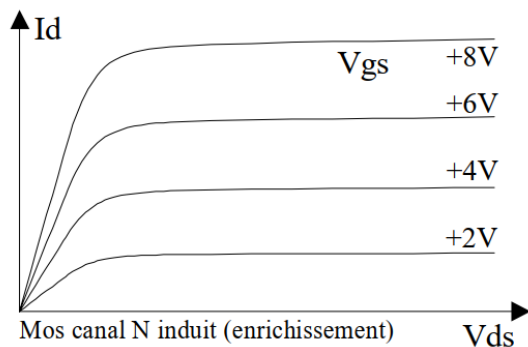
La caractéristique de transconductance (transfert) est parabolique et son équation est de la forme :

$$I_D = K(V_{GS} - V_{th})^2.$$



Noter que la zone active dans la figure ci-dessus correspond bien à la zone de saturation.

Caractéristique de sortie



Les caractéristiques de sortie de ce type de transistor ont l'aspect habituel de celles des transistors à effet de champ.

Les tensions de commande et de sortie ont cette fois le même signe : la liaison directe est possible entre les étages successifs.

Les caractéristiques statiques $I_{DS}(V_{DS})$ (figure 6.6) sont obtenues pour des valeurs constantes de V_{GS} . Elles comportent comme pour le JFET trois zones :

- une zone linéaire (ohmic region)
- un coude,
- une zone de saturation (active region) : c'est la zone

normale d'utilisation en amplificateur où (pour de faibles valeurs de V_{GS}) le courant I_{DS} est pratiquement constant.

On a cherché à substituer à la structure planar (classique) la structure dans laquelle le courant circulerait verticalement. On est arrivé aux structures de type VMOS, DMOS, VDMOS, UMOS

Ce transistor présente par rapport au transistor BJT les **avantages** suivants :

- une grande impédance d'entrée Gate Source (Commande en tension)

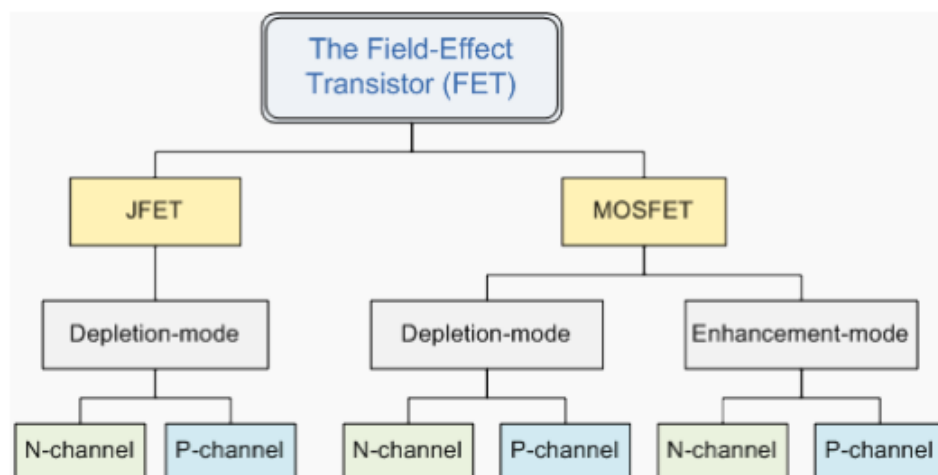
- une grande vitesse de commutation (quelques ns).

Inconvénient :

- une chute de tension plus élevée à l'état de conduction.

Remarque : De nombreuses précautions parfois délicates doivent être prises pour empêcher le claquage de la pellicule d'oxyde (0,1 à 0,2 μm) par accumulation de charges électrostatiques. Il suffit d'une différence de potentiel très faible entre la grille et la zone du canal pour qu'une décharge disruptive se produise, détruisant ainsi le transistor.

Annexe FET



Field Effect Transistors can be used to replace normal Bipolar Junction Transistors in electronic circuits and a simple comparison between FET's and transistors stating both their advantages and their disadvantages is given below.

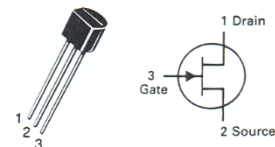
	Field Effect Transistor (FET)	Bipolar Junction Transistor (BJT)
1	Low voltage gain	High voltage gain
2	High current gain	Low current gain
3	Very input impedance	Low input impedance
4	High output impedance	Low output impedance
5	Low noise generation	Medium noise generation
6	Fast switching time	Medium switching time
7	Easily damaged by static	Robust
8	Some require an input to turn it "OFF"	Requires zero input to turn it "OFF"
9	Voltage controlled device	Current controlled device
10	Exhibits the properties of a Resistor	
11	More expensive than bipolar	Cheap
12	Difficult to bias	Easy to bias

Annexe FET

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Drain-Source Voltage	V_{DS}	25	Vdc
Drain-Gate Voltage	V_{DG}	25	Vdc
Reverse Gate-Source Voltage	V_{GSR}	-25	Vdc
Gate Current	I_G	10	mAdc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	310 2.82	mW mW/°C
Junction Temperature Range	T_J	125	°C
Storage Channel Temperature Range	T_{stg}	-65 to +150	°C

2N5457★

CASE 29-04, STYLE 5
TO-92 (TO-226AA)JFETs
GENERAL PURPOSE

N-CHANNEL — DEPLETION

★This is a Motorola
designated preferred device.ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted.)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Gate-Source Breakdown Voltage ($I_G = -10 \mu\text{Adc}$, $V_{DS} = 0$)	$V_{(BR)GSS}$	-25	—	—	Vdc
Gate Reverse Current ($V_{GS} = -15 \text{ Vdc}$, $V_{DS} = 0$) ($V_{GS} = -15 \text{ Vdc}$, $V_{DS} = 0$, $T_A = 100^\circ\text{C}$)	I_{GSS}	—	—	-1.0 -200	nAdc
Gate Source Cutoff Voltage ($V_{DS} = 15 \text{ Vdc}$, $I_D = 10 \text{ nAdc}$)	$V_{GS(off)}$	-0.5	—	-6.0	Vdc
Gate Source Voltage ($V_{DS} = 15 \text{ Vdc}$, $I_D = 100 \mu\text{Adc}$)	V_{GS}	—	-2.5	—	Vdc
ON CHARACTERISTICS					
Zero-Gate-Voltage Drain Current* ($V_{DS} = 15 \text{ Vdc}$, $V_{GS} = 0$)	I_{DSS}	1.0	3.0	5.0	mAdc
SMALL-SIGNAL CHARACTERISTICS					
Forward Transfer Admittance Common Source* ($V_{DS} = 15 \text{ Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{ kHz}$)	$ y_{fs} $	1000	—	5000	μmhos
Output Admittance Common Source* ($V_{DS} = 15 \text{ Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{ kHz}$)	$ y_{os} $	—	10	50	μmhos
Input Capacitance ($V_{DS} = 15 \text{ Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{ MHz}$)	C_{iss}	—	4.5	7.0	pF
Reverse Transfer Capacitance ($V_{DS} = 15 \text{ Vdc}$, $V_{GS} = 0$, $f = 1.0 \text{ MHz}$)	C_{rss}	—	1.5	3.0	pF

(1) Pulse Test: Pulse Width $\leq 630 \text{ ms}$; Duty Cycle $\leq 10\%$.

6.3 Polarisation d'un transistor à effet de champ

6.3.1 Rappel du fonctionnement d'un JFET (canal N)

$V_{GS} < 0$ V avec $V_{DS} = 0$ V

Si $|V_{GS}|$, l'épaisseur du canal se rétrécit et le canal est totalement pincé lorsque $V_{GS} = -V_P$

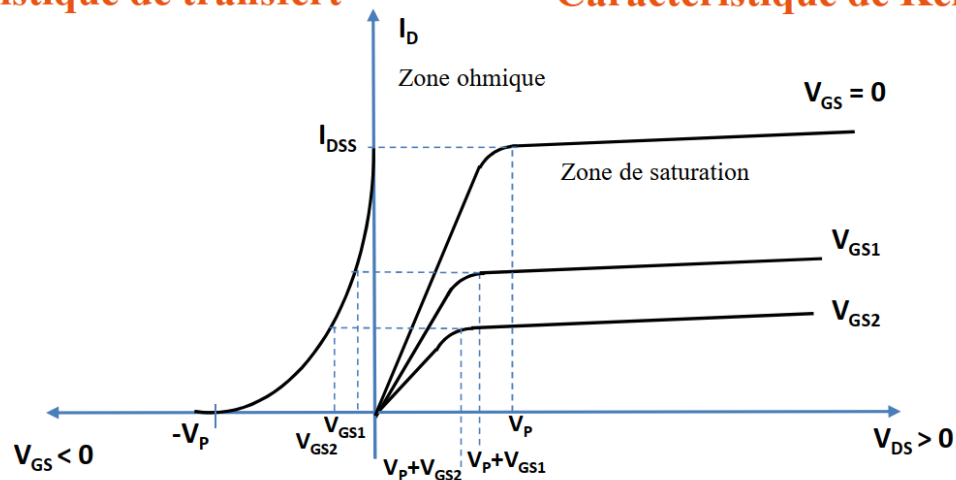
$V_{GS} < 0$ V avec $V_{DS} > 0$ V

Si $|V_{GS}| < V_P$, le canal ne peut être complètement fermé le courant I_D qui circule dépend de V_{DS} et V_{GS}

Si $V_{DS} > V_{DS\text{scoude}} = V_P - V_{GS}$ le courant I_D n'augmente plus.

Caractéristique de transfert

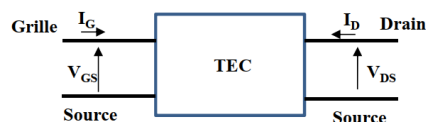
Caractéristique de Kellogg



Remarque : La caractéristique de transfert est tracée lorsque le transistor FET est dans la zone de saturation.

6.3.2 Paramètres statiques du transistor JFET

Ces paramètres sont généralement obtenus en considérant le montage suivant :



Les paramètres d'entrées sont :

- le courant de grille I_G
- la tension grille-source V_{GS}

Les paramètres de sorties sont :

- le courant de drain I_D
- la tension drain-source V_{DS}

Pour le JFET la tension V_{GS} est toujours négative donc la jonction Grille -Source est toujours bloquée et par conséquent $I_G \approx 0$ (sensiblement nul).

Loi de variation du courant de drain I_D

- Dans la zone ohmique : $V_{DS} < V_{DS\text{coude}} = V_P + V_{GS}$

$$I_D = I_{DSS} \left(\frac{2V_{DS}}{V_P} + \frac{2V_{GS}V_{DS}}{V_P^2} - \frac{V_{DS}^2}{V_P^2} \right) \quad \text{avec } V_P > 0 \text{ et } V_{GS} < 0$$

- Dans la zone de saturation : $V_{DS} > V_{DS\text{coude}}$

$$I_D = I_{DSS} \left(1 + \frac{V_{GS}}{V_P} \right)^2 \quad \text{avec } V_P > 0 \text{ et } V_{GS} < 0.$$

Dans ce cas I_D est indépendant de V_{DS} .

Résistance Grille -Source

La jonction Grille – Source est polarisée en inverse donc $I_G \approx 0$

$$R_{GS} = \frac{\Delta V_{GS}}{\Delta I_G} \approx 10 \text{ M}\Omega \quad (\text{Très grande résistance})$$

Résistance Drain -Source

$$R_{DS} = \frac{\Delta V_{DS}}{\Delta I_D} \quad \text{Dépend de la zone d'utilisation du FET}$$

Pente de la caractéristique $I_D = f(V_{GS})$ dans la zone de saturation

$$g_m = \left(\frac{\Delta I_D}{\Delta V_{GS}} \right)_{V_{DS}=\text{cste}} \quad \text{avec } I_D = I_{DSS} \left(1 + \frac{V_{GS}}{V_P} \right)^2.$$

En dérivant I_D par rapport à la variable V_{GS} on obtient g_m

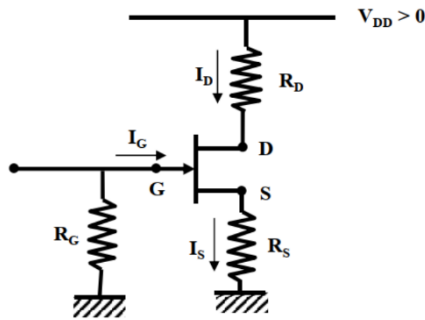
$$g_m = \frac{2I_{DSS}}{V_P} \left(1 + \frac{V_{GS}}{V_P} \right)$$

- pour $V_{GS} = 0$; on a $I_D = I_{DSS}$ et $g_m = g_{m0} = \frac{2I_{DSS}}{V_P}$
- pour $-V_P < V_{GS} < 0$; on a $g_m = g_{m0} \left(1 + \frac{V_{GS}}{V_P} \right)$

Polarisation du JFET à canal N en zone de saturation

L'objectif de la polarisation est de fixer les valeurs des tensions V_{GS0} , V_{DS0} et du courant I_{D0} pour l'utilisation en alternatif (coordonnées du point de fonctionnement en régime continu).

Les conditions à respecter sont : $-V_P < V_{GS} < 0$ et $V_{DS} \geq 0$.



- $I_S = I_D + I_G \approx I_D$
- avec R_G élevée
- R_D et R_S des résistances qui servent à limiter courant continu.

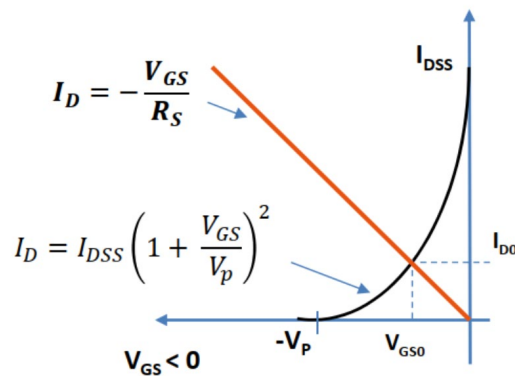
On a :
car I_G est pratiquement nul.

Equation de la droite de polarisation

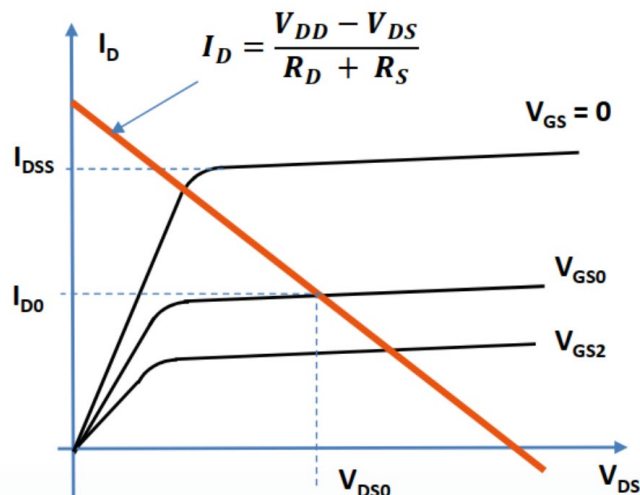
En considérant la maille d'entrée on peut écrire :

$V_{GS} = -R_G I_G - R_S I_S$ or $I_G \approx 0$ et $I_S \approx I_D$ on a la droite d'équation $I_D = -\frac{V_{GS}}{R_S}$

qu'on appelle droite de



Equation de la droite de charge statique



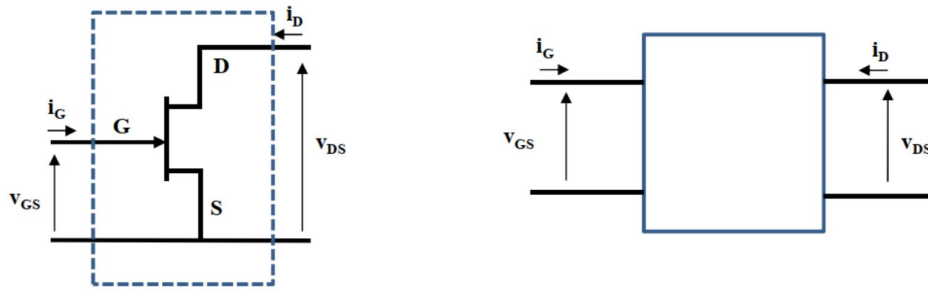
En considérant la maille de sortie on peut écrire :

$V_{DS} + R_S I_S - V_{DD} + R_D I_D = 0$ soit $I_D = \frac{V_{DD} - V_{DS}}{R_D + R_S}$

qui est l'équation de la droite de charge statique.

6.3.3 Le transistor à effet de champ JFET en régime dynamique.

Le transistor est considéré comme un quadripôle



Le quadripôle est décrit en utilisant les paramètres admittances Y

$$\begin{cases} i_G = Y_{11}v_{GS} + Y_{12}v_{DS} \\ i_D = Y_{21}v_{GS} + Y_{22}v_{DS} \end{cases} \quad \text{avec } i_G, i_D, v_{GS} \text{ et } v_{DS} \text{ représentant de petites variations autour du point de fonctionnement.}$$

Schéma équivalent du JFET en régime alternatif dans la zone de saturation

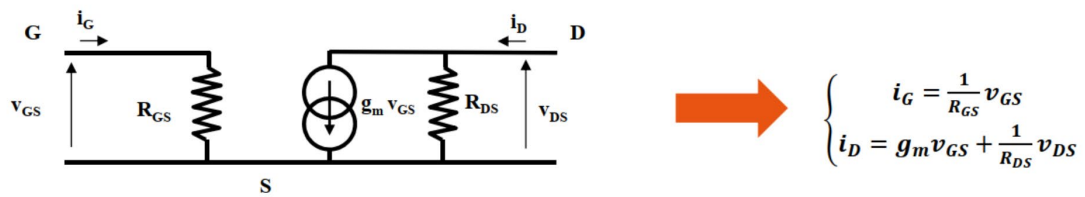
$$Y_{11} = \left. \frac{\Delta I_G}{\Delta V_{GS}} \right|_{\Delta V_{DS}=0} = \left. \frac{\Delta I_G}{\Delta V_{GS}} \right|_{V_{DS0}} = \frac{1}{R_{GS}} \quad \rightarrow Y_{11} \approx 0 \text{ car jonction Grille Source polarisée en inverse}$$

$$Y_{12} = \left. \frac{\Delta I_G}{\Delta V_{DS}} \right|_{\Delta V_{GS}=0} = \left. \frac{\Delta I_G}{\Delta V_{DS}} \right|_{V_{GS0}} \quad \rightarrow Y_{12} \approx 0 \text{ car jonction Grille Source polarisée en inverse}$$

$$Y_{21} = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{\Delta V_{DS}=0} = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{V_{DS0}} = g_m \quad \rightarrow \text{pente de la caractéristique } I_D = f(V_{GS})$$

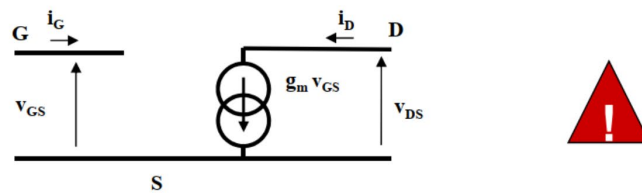
$$Y_{22} = \left. \frac{\Delta I_D}{\Delta V_{DS}} \right|_{\Delta V_{GS}=0} = \left. \frac{\Delta I_D}{\Delta V_{DS}} \right|_{V_{GS0}} = \frac{1}{R_{DS}}$$

- **Schéma équivalent général**



- **Schéma équivalent simplifié**

$$R_{GS} \rightarrow \infty \text{ et } R_{DS} \rightarrow \infty$$



Si la fréquence de fonctionnement augmente le modèle ci-dessous est utilisé.

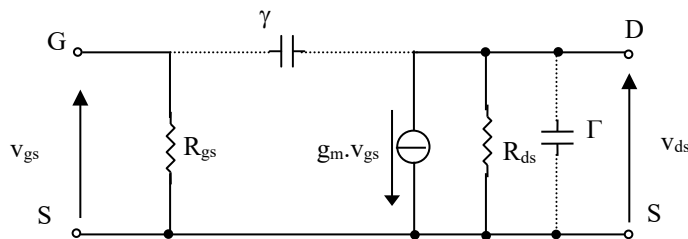


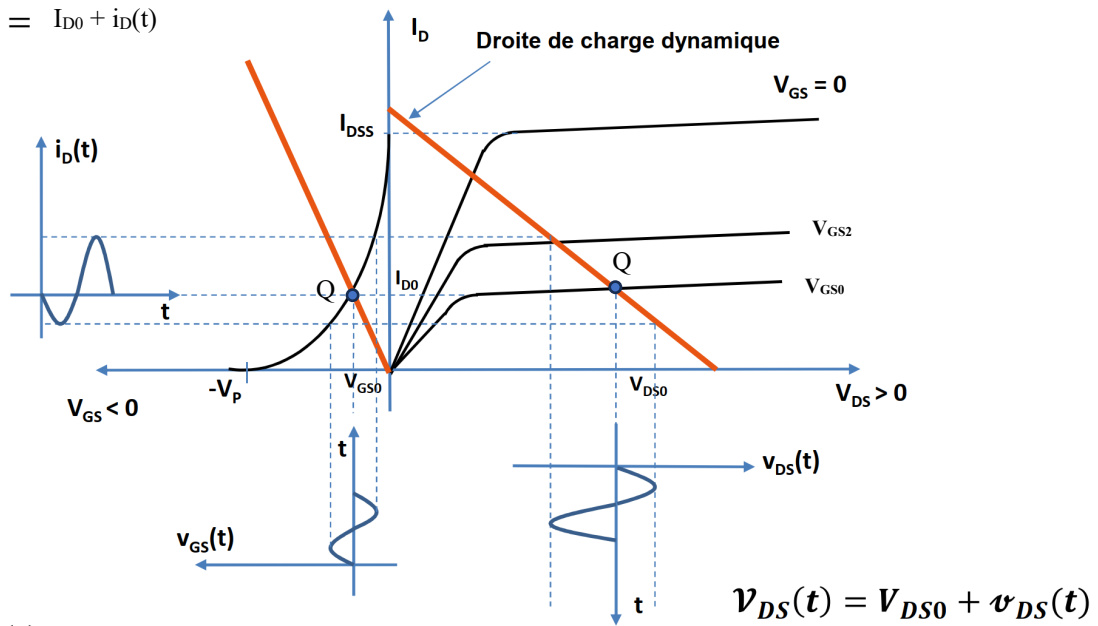
Figure : Modèle de MOSFET pour les hautes fréquences $[f_2, +\infty[$ les capacités parasites γ et Γ sont prises en compte dans le modèle.

- Souvent la résistance drain source R_{ds} est très grande et peut être considérée comme infini (branche ouverte). Ceci simplifie les schémas et les mises en équations.

6. 4 Graphes et analyse d'un amplificateur à FET

Le graphe ci-dessous illustre l'évolution des grandeurs réelles du Transistor FET selon le principe de superposition des régimes issus des analyses en régime continu (DC) qui fixe le point de fonctionnement Q et en régime variable (AC)

$$I_D(t) = I_{D0} + i_D(t)$$



$$v_{GS}(t) = V_{GS0} + v_{GS}(t)$$

Grandeurs réelles selon le principe de superposition

7 L'optoélectronique

La sensibilité des semiconducteurs à la lumière a conduit au développement des composants optoélectroniques, souvent utilisés comme des capteurs. Les principaux capteurs de lumière sont : la photo diode, le photo transistor, le photo FET, le photo Darlington, le photo thyristor. Il existe également des émetteurs de lumière qui réalisent la conversion inverse (LED)

7.1 Photo-diode

Une photo-diode est une jonction pn conçue pour fonctionner en polarisation inverse (figure 7.1). Lorsqu'une énergie lumineuse de fréquence adéquate tombe sur la jonction de la photo-diode, un courant se met à circuler dans le circuit extérieur. Ce composant se comporte comme un générateur de courant dans lequel le courant est directement proportionnel à l'intensité lumineuse.

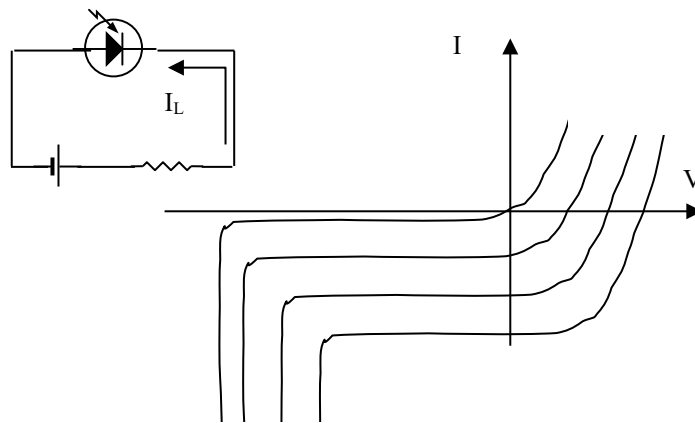


Figure 7. 1

7.2 Le photo – transistor

Le photo-transistor fonctionne exactement comme un transistor classique, mais au lieu de fournir un courant extérieur pour le commander la photo diode existant entre base et collecteur est avantageusement utilisée comme source de courant.

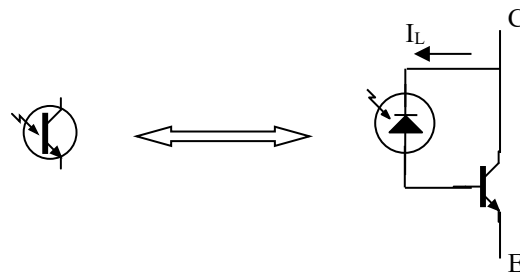


Figure 7. 2

7.3 Le photocoupleur ou isolateur

C'est un dispositif électronique dans lequel le rayon lumineux (habituellement en infrarouge) est entièrement inclus dans le boîtier d'encapsulation. Ceci conduit au transfert d'une énergie électrique dans un seul sens, de la diode d'émission (infrarouge) au photodétecteur, tandis qu'il y a une isolation électrique entre les deux circuits (commande et puissance).

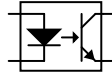


Figure 7. 3 : Symbole du photocoupleur.

7.4 Applications

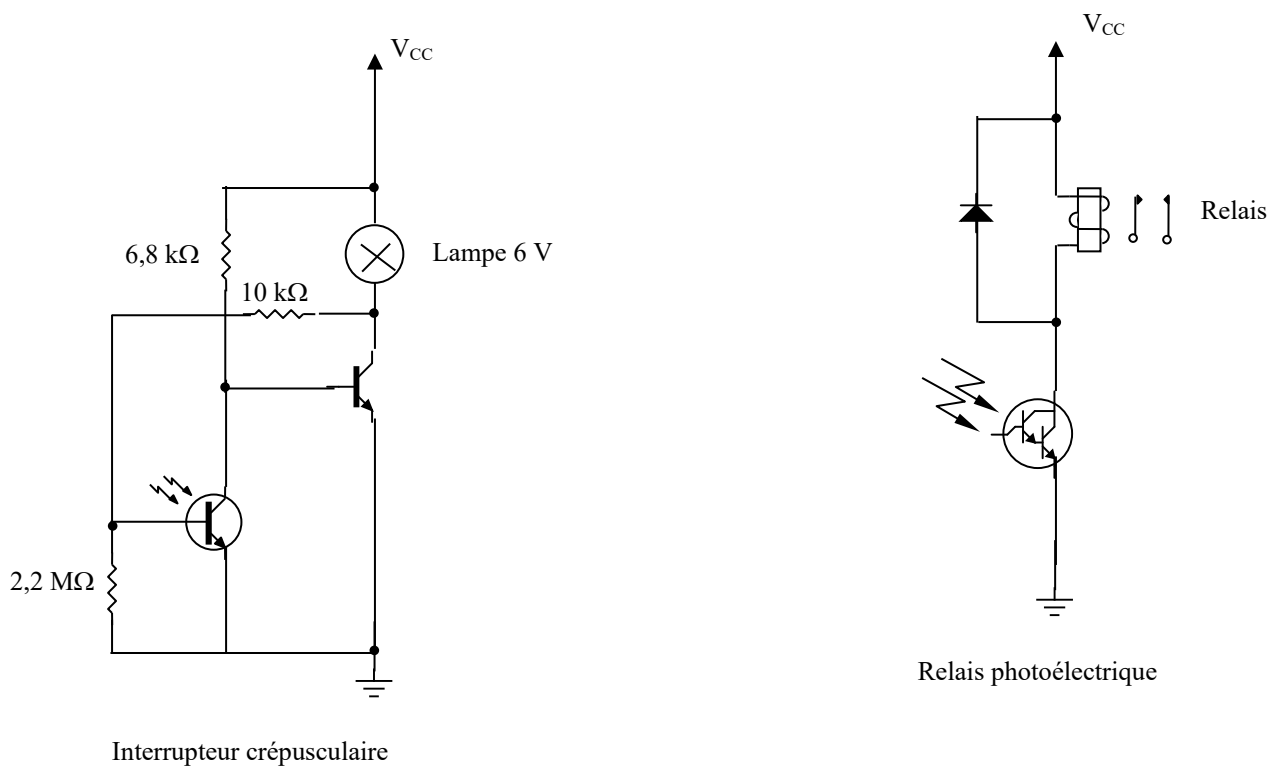


Figure 7. 4

8 LES AMPLIFICATEURS

8.1 Généralités

8.1.1 Objectif

Obtenir à partir d'un faible signal (amplitude & puissance) un signal de même forme pouvant délivrer une puissance importante à un récepteur. Bien souvent il y a nécessité de mettre plusieurs étages en cascades avec des gains d'étages G_{vi} .

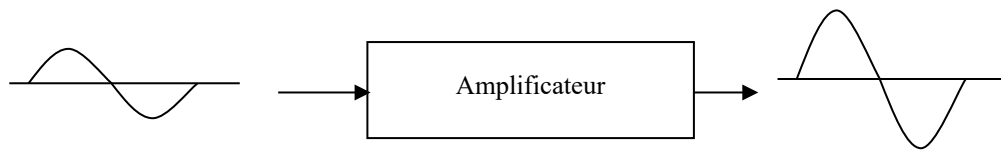


Figure 8. 1

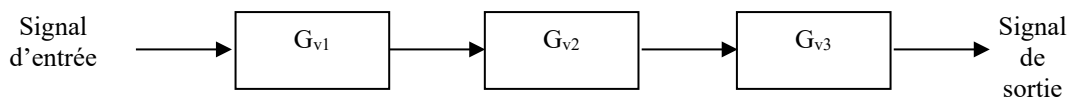


Figure 8. 2

Les différentes limitations à considérer dans l'amplification des signaux sont :

- les limites de la source d'alimentation
- les filtres pour sélectionner certaines fréquences en sortie
- les valeurs limites des composants de l'amplificateur (I_{max} , V_{max} , f_{min} , f_{max}). Pour les fonctionnements à fréquences élevées il y a lieu de tenir compte des capacités d'entrée et de sortie du composant.

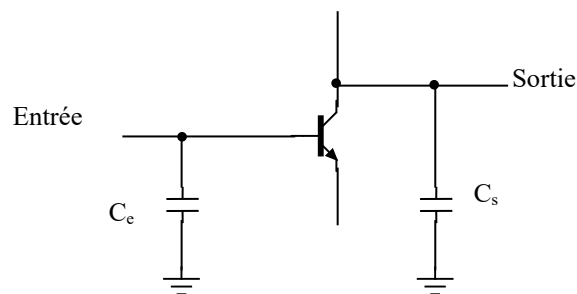


Figure 8. 3

8.1.2 Classification des amplificateurs

On peut classer les amplificateurs suivant leur fonction, leur fréquence d'utilisation ou suivant la position de leur point de fonctionnement.

Classification suivant la fonction

On distingue les étages d'entrées et les étages de sorties. Les amplitudes des signaux d'entrées sont faibles, les études se font à l'aide de schémas équivalents en régimes variables petits signaux et les grandeurs recherchées sont les gains en tension ou en courant G_v (pour le FET) et A_i (pour le BJT). Lorsque les signaux d'entrée sont grands l'étude en petits signaux est inefficace et on a recours aux caractéristiques du composant.

Classification suivant la fréquence

On distingue :

- les amplificateurs Basses Fréquences (BF), $0 \leq f \leq$ quelques Hz. C'est en général des amplificateurs à courant continu.
- les amplificateurs Audiofréquences (AF), $30 \text{ Hz} \leq f \leq 15 \text{ kHz}$. C'est en général des amplificateurs HIFI à fréquences musicales.
- les amplificateurs Vidéofréquences $30 \text{ Hz} \leq f < 15 \text{ MHz}$. Ce sont les amplificateurs des signaux TV et des détections électromagnétiques (VF).
- les amplificateurs Radiofréquences $f \geq 30 \text{ kHz}$. C'est le cas des amplificateurs de signaux pour la transmission d'information (HF).

Classification selon le point moyen de fonctionnement

- **Amplificateur de classe A** : le point de fonctionnement Q est situé au milieu de la caractéristique $I_D = f(V_{GS})$ pour un FET ou au milieu de la caractéristique $I_C = f(I_B)$ pour un BJT. Ce type d'amplificateur est utilisé dans les applications audio. Le composant amplificateur est conducteur pendant toute la période T c'est-à-dire tout le temps. Parce que le composant amplificateur doit rester conducteur pendant toute la période pour reconstituer une période entière en sortie, **le rendement de tels amplificateurs n'est pas bon.**

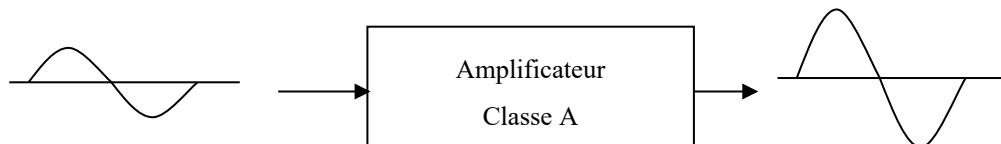


Figure 8. 4

- **Amplificateur de classe B** : le point de fonctionnement Q est situé au point de blocage. Le composant amplificateur conduit pendant une demi-période et restitue une seule alternance du signal d'entrée. La restitution du signal complet est possible à l'aide d'un montage Push-Pull. Ce type d'amplificateur est utilisé dans les étages de sorties Push-Pull et dans les amplifications de petits signaux RF de récepteurs radios ou TV. **Il faut noter qu'un amplificateur de classe B a un meilleur rendement qu'un amplificateur de classe A.**

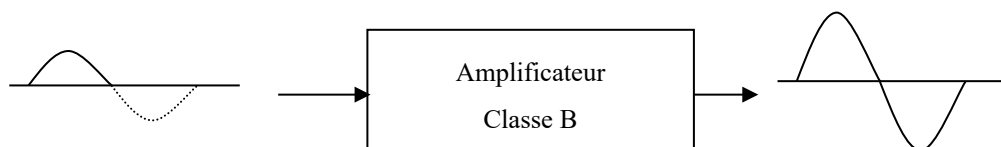


Figure 8. 5

- **Amplificateur de classe C** : le point de fonctionnement Q se situe au-delà du point de blocage. Le composant amplificateur conduit pendant un quart de période ou moins. Ce type d'amplificateur est utilisé pour l'amplification de forts signaux RF et dans les oscillateurs (circuit capable de produire en sortie un signal alternatif AC à partir d'une source continue DC sans aucune entrée AC). Le rendement des amplificateurs de classe C est le meilleur des trois types d'amplificateurs.

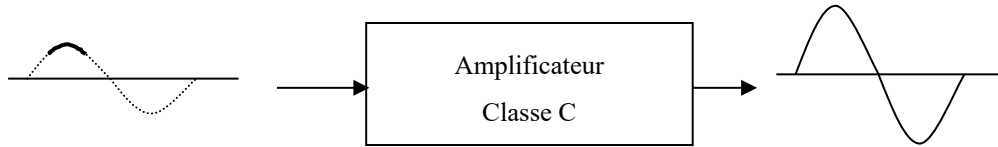


Figure 8. 6

Voir la vidéo sur les classes d'amplificateurs: https://www.youtube.com/watch?v=0e_OUyGCaBs&t=205s

8.2 Bilan de puissance

Les échanges énergétiques qui se produisent autour d'un amplificateur de puissance sont représentés sur le schéma de la figure 8.7.

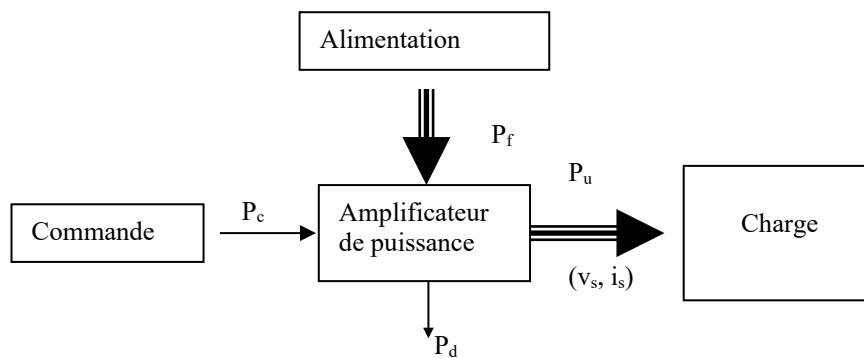


Figure 8. 7

Le paramètre important de l'amplificateur est $P_u = \langle v_s i_s \rangle$ la puissance utile moyenne. On a également :

P_f la puissance fournie par l'alimentation,

P_c la puissance fournie par la source de commande (en général négligeable),

P_d les pertes moyennes dissipées dans l'amplificateur.

Le rendement est donné par $\eta = \frac{P_u}{P_f}$.

8.3 Configurations de base des amplificateurs

Un transistor a trois électrodes. Il y a donc trois façons différentes de le monter, et pour peu que l'on se préoccupe de faire circuler les courants d'alimentation et de repos dans le bon sens, celui-ci pourra fonctionner correctement. L'habitude est de dénommer ces montages en fonction de l'électrode du transistor qui est commune à l'entrée et à la sortie de l'étage amplificateur. Sur cette base on distingue généralement trois configurations chacune avec des caractéristiques propres que nous étudierons :

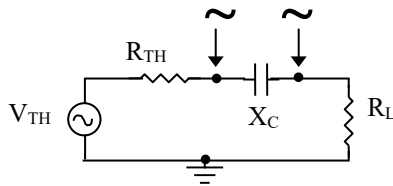
- les amplificateurs à émetteur commun (EC),
- les amplificateurs à base commune (BC),

- les amplificateurs à collecteur commun (CC).

Avant d'aborder les différentes configurations nous introduisons les notions de condensateurs de couplage et de découplage qui seront utiles dans les études d'amplificateurs.

8.3.1 Condensateurs de couplage (Coupling capacitor)

Un condensateur de couplage dans un circuit transmet un signal alternatif d'un point à un autre (figure 8.8). La transmission du signal est correcte si la réactance $X_C = \frac{1}{2\pi fC}$ est faible par rapport aux résistances en série.



Remarque1 : En régime continu la fréquence $f = 0$ et $X_C = \frac{1}{2\pi fC}$ tend vers l'infini. Le condensateur se comporte au regard des tensions et courants continus comme un circuit ouvert

Remarque2 : En régime variable on considère que la fréquence est suffisamment grande pour que $X_C = \frac{1}{2\pi fC}$ tende vers 0. Le condensateur se comporte au regard des tensions et courants variables comme un court-circuit

Figure 8. 8

Règle pratique pour un bon couplage

Si la fréquence de fonctionnement du générateur varie entre f_1 et f_2 ($f_1 < f < f_2$) le choix du condensateur de couplage doit être tel pour f_1 , $X_C = \frac{1}{2\pi f_1 C}$ soit inférieur à $0.1R_L$.

Exemple : En supposant $R_L = 2 \text{ k}\Omega$ et que le générateur fonctionne entre 20 Hz et 20 kHz ; calculer C pour avoir un bon couplage.

On a : $X_C < 200 \Omega$ à la fréquence 20 Hz et on trouve $C = \frac{1}{2\pi(20)(200)} = 39.8 \mu\text{F}$

8.3.2 Condensateurs de découplage (bypass capacitor)

Un condensateur de découplage ressemble à un condensateur de couplage mais il couple un point d'un circuit non à la masse à un point à la masse (figure 8.9).

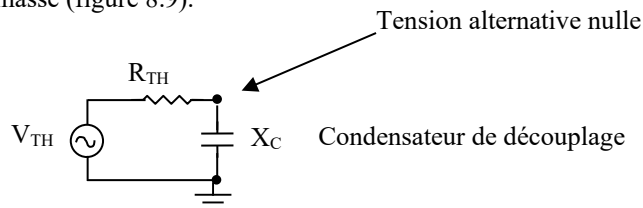


Figure 8. 9

Règle : Tous les condensateurs de couplage et de découplage se comportent comme un circuit ouvert pour le courant continu et comme un court-circuit pour le courant alternatif.

Règle pratique pour un bon découplage

De la même façon le découplage est bon si $X_C < 0.1 R_L$ pour la plus faible fréquence d'utilisation.

8.4 Méthode d'étude

L'étude de l'amplificateur à transistor se fait en général par l'application du théorème de superposition.

- On fait une analyse de l'étage en continu en annulant toute source alternative (court-circuiter une source de tension et ouvrir une source de courant) et en ouvrant tous les condensateurs (pour le courant continu le condensateur se comporte comme un circuit ouvert). On calcule à partir du schéma obtenu tous les courants et tensions continus.
- On fait ensuite une analyse en alternatif en annulant toute source continue (court-circuiter une source de tension et ouvrir une source de courant) et en court-circuitant tous les condensateurs de couplage et de découplage. On calcule à partir du schéma équivalent obtenu tous les courants et tensions alternatifs.
- D'après le théorème de superposition le courant total réel de toute branche du circuit est égal à la somme du courant continu et du courant alternatif de cette branche. De même la tension totale réelle entre les bornes de toute branche est égale à la somme de la tension continue et de la tension alternative entre les bornes de cette branche.

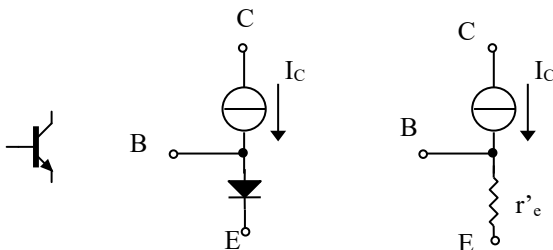
Nous adopterons comme convention : (I, V) pour les grandeurs continues et (i, v) pour les grandeurs alternatives ou variables.

Table 6.2 Transformation of elements in dc and small-signal analysis

Element	I-V relationship	DC model	AC model
Resistor	$I_R = \frac{V}{R}$	R	R
Capacitor	$I_C = sCV$	Open 	C
Inductor	$I_L = \frac{V}{sL}$	Short 	L
Diode	$I_D = I_S(e^{v_D/V_T} - 1)$	$+V_\gamma - r_f$	$r_d = V_T/I_D$ 
Independent voltage source	$V_S = \text{constant}$	$+V_S -$ 	Short 
Independent current source	$I_S = \text{constant}$	I_S 	Open 

8.5 Amplificateurs à Transistor bipolaire

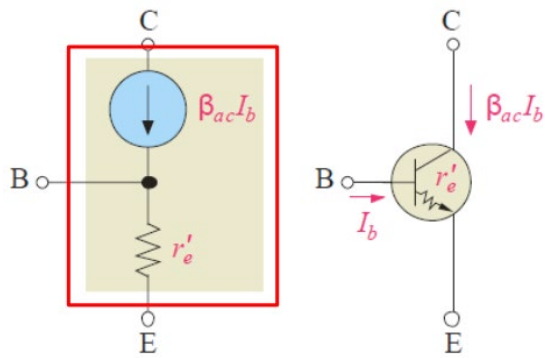
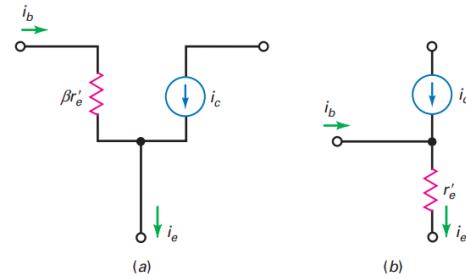
8.5.1 Modèle d'Ebers et Moll du BJT



En considérant la jonction d'émetteur on peut définir en régime variable la résistance $r'_e = \frac{V_{be}}{i_e}$.

Dans la pratique on calcule cette résistance d'émetteur par la formule $r'_e = \frac{25 \text{ mV}}{I_E}$, où I_E désigne la valeur du courant d'émetteur au point de repos Q avec une température moyenne de fonctionnement de 25 °C.

Figure 8. 10

Figure 8-18 π model of a transistor.

8.5.2 Amplificateurs à émetteur commun (EC)

C'est le montage amplificateur le plus utilisé. Un montage type est celui de la figure 8.11.

Soit à étudier le montage amplificateur ci-dessous. La méthode d'étude appliquée s'applique à tous les autres amplificateurs.

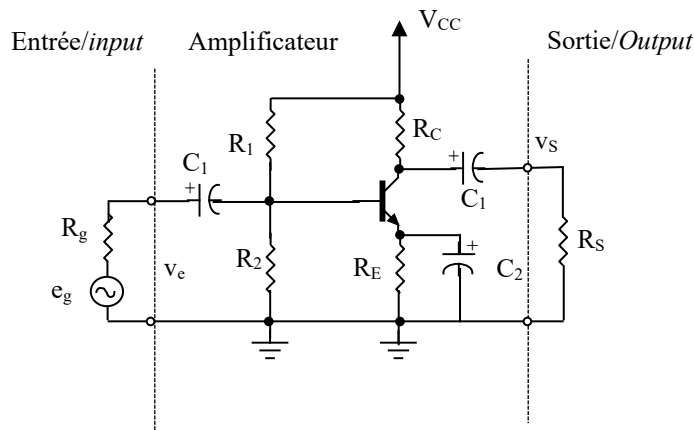
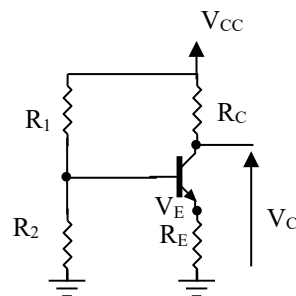


Figure 8. 11

Etape 1 : Régime continu (DC analysis). Cette étape consiste à la détermination du point de polarisation Q du transistor. On utilise le schéma équivalent du montage en régime continu en remplaçant les condensateurs de couplage et de découplage par des circuits ouverts. On annule éventuellement toutes les sources variables. En régime continu on trouvera donc le point de polarisation Q en exploitant le schéma suivant :



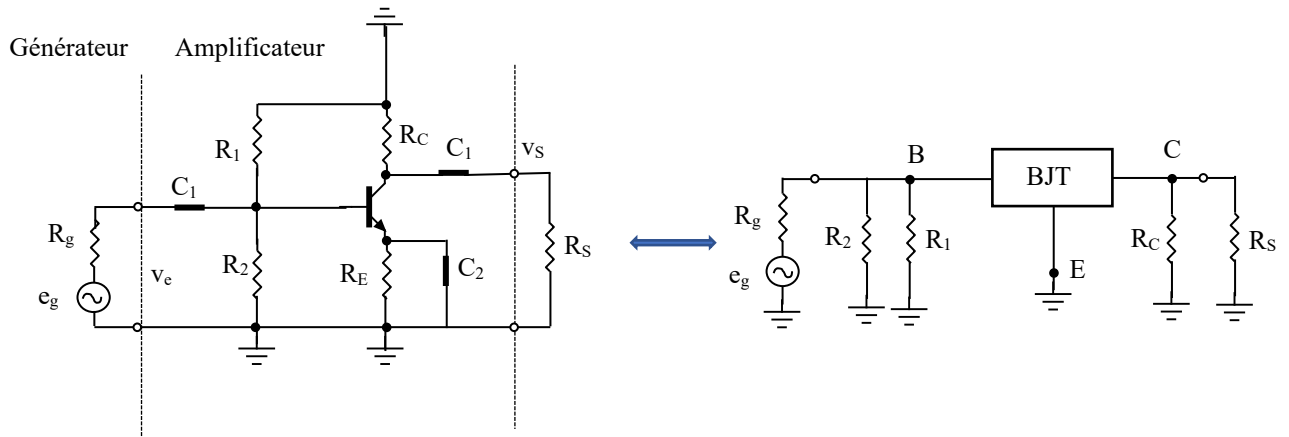
Confère chapitre 6 sur la polarisation du BJT. Ne pas oublier que la position optimale de Q est au milieu de la droite de charge.

Etape 2 : (AC analysis)

On annule toutes les sources continues (de tensions : court-circuit et de courant : circuit ouvert).

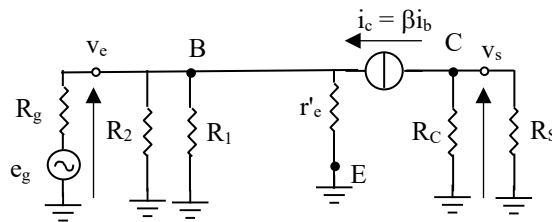
On court-circuite les condensateurs de couplage et de découplage

On redessine le schéma équivalent en remplaçant le transistor par son schéma équivalent en régime variable (ici nous utilisons ici le modèle d'Ebers et Moll. Le schéma équivalent devient :



On obtient finalement le schéma équivalent suivant :

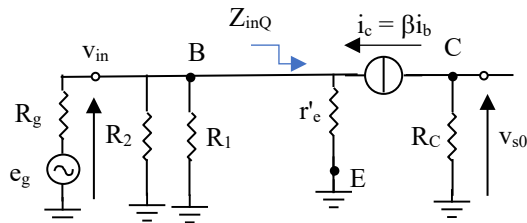
avec $r'_e = \frac{25 \text{ mV}}{I_E}$



Définissons les paramètres de l'amplificateur :

- Le gain en tension $A_v = \frac{v_s}{v_e} = \frac{v_{out}}{v_{in}}$
- L'impédance d'entrée de l'amplificateur Z_e
- L'impédance de sortie de l'amplificateur Z_s

Calculons d'abord le gain en tension de l'amplificateur à vide (sans la charge R_S) : A_{v0}



$$A_{v0} = \frac{v_{s0}}{v_e} = - \frac{R_C i_c}{r'_e i_e} \quad \text{or } i_c \text{ est sensiblement égal à } i_e \text{ donc } A_{v0} = - \frac{R_C}{r'_e}$$

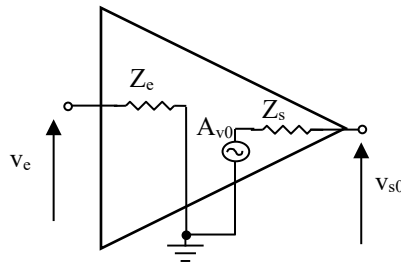
Noter que le signe – du gain en tension signifie que la tension de sortie et la tension d'entrée sont en opposition de phase (déphasage de 180°).

L'impédance d'entrée est définie par $Z_e = \frac{v_{in}}{i_{in}} = (R_1 // R_2) // Z_{inQ}$ on calcule $Z_{inQ} = \frac{v_{in}}{i_b} = \frac{r'_e i_e}{i_b}$ or $i_c = \beta i_b$
 et $i_e = i_c + i_b$ d'où on tire que $Z_{inQ} = r'_e (\beta + 1)$.

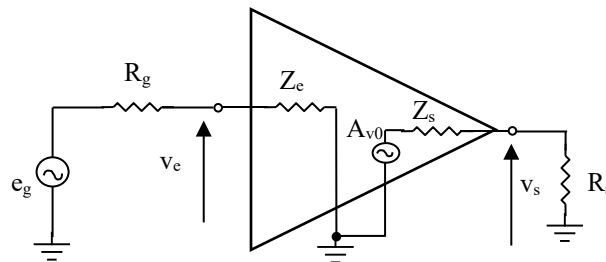
On trouve donc $Z_e = (R_1 // R_2) // r'_e (\beta + 1) \approx (R_1 // R_2) // r'_e \beta$.

Calcul de l'impédance de sortie Z_s :

L'impédance vue de la sortie est $Z_s = R_C$ (le générateur de courant étant remplacé par un circuit ouvert)



Comment se comporte l'amplificateur en charge avec R_s ?



Influence du condensateur de découplage

S'il n'y avait pas le condensateur C_2 on aurait eu les résultats suivants :

- Impédance d'entrée du montage $Z_{in} \approx R_1 // R_2 // \beta(r'_e + R_E)$
- Gain en tension $A_v = - \frac{Z_{out}}{r'_e + R_E}$

Nous remarquons que la non-utilisation du condensateur a pour effet (néfaste) d'augmenter l'impédance d'entrée et de réduire le gain en tension A_v .

Les avantages des amplificateurs à émetteur commun sont :

- Gain en tension élevée
- Grande impédance de sortie
- Faible impédance d'entrée

8.5.3 Amplificateurs à collecteur commun (CC)

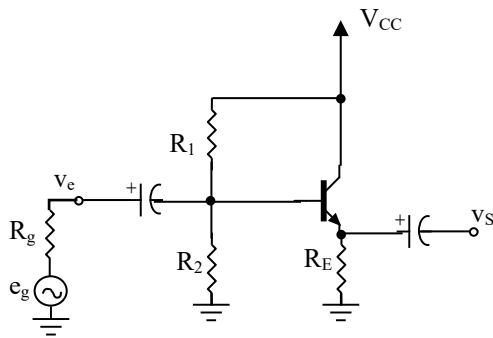


Figure 8. 12

Le schéma d'un amplificateur CC est représenté figure 8.12. Il est encore appelé émetteur suiveur car la sortie suit l'entrée à 0,7 V près. Le signal d'entrée est appliqué à la base et la sortie est recueillie sur l'émetteur.

En considérant le modèle d'Ebers et Moll du BJT (figure 8.10) en régime variable on trouve les résultats suivants :

- Impédance d'entrée du montage $Z_{in} = R_1 // R_2 // \beta(r'_e + R_E)$
- Impédance de sortie du montage

$$Z_{out} = (r'_e + (R_1 // R_2 // R_g) / \beta) // R_E.$$

Puisque R_E est suffisamment grand on peut négliger son influence et noter que l'impédance approximative de sortie d'un amplificateur à émetteur suiveur est :

$$Z_{out} = (r'_e + (R_1 // R_2 // R_g) / \beta)$$

- Gain en tension $A_v = \frac{R_E}{r'_e + R_E}$, remarque : le gain en tension est inférieur à 1.

Les avantages des amplificateurs à collecteur commun sont :

- Gain en courant élevée
- Grande impédance d'entrée
- Très faible impédance de sortie.

Ce montage sera donc utilisé lorsque la tension d'entrée sera fournie par un système ne pouvant débiter que peu de courant ou lorsque la charge connectée en sortie réclamera un courant important.

8.5.4 Amplificateur à base commune (BC)

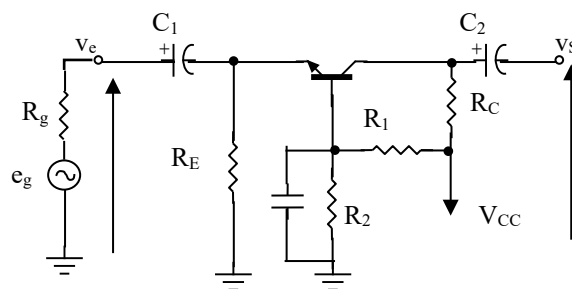


Figure 8. 13

La méthode d'étude est la même que précédemment. Ce montage est caractérisé par :

- Un fort gain en tension
- Un Gain en courant inférieur à 1
- Une faible impédance d'entrée
- Une forte impédance de sortie.

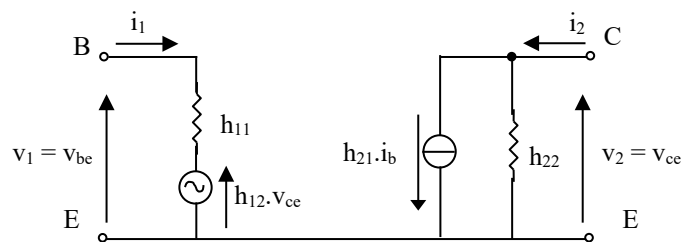
On trouve : $A_v = \frac{R_C}{r'_e}$; $Z_{in} = r'_e // R_E$; $Z_{out} = R_C$.

Remarques

- Nous avons utilisé dans l'étude des amplificateurs le modèle d'Ebers et Moll pour les transistors. D'autres modèles de transistor existent et sont mieux adaptés pour améliorer l'étude et prendre en compte les effets de la fréquence. La contrainte majeure est que ces modèles conduisent à des équations complexes pour un calcul à la main. Les ordinateurs sont là pour vous faciliter les calculs au besoin !
- Nous présentons figures 8.14 à 8.17 les modèles hybrides des BJT et des MOSFET.
- On appelle bande passante ou bande médiane d'un amplificateur pour courant alternatif l'intervalle de fréquence $[f_1, f_2]$ pour lequel les condensateurs n'ont aucun effet. Dans la bande passante le gain A_v est constant car les modèles des composants ne sont faits qu'avec des résistances et des sources de courants ou de tensions (figures 8.14 et 8.16). Dans l'intervalle de fréquence $[0, f_1]$ les condensateurs de couplage et de découplage atténuent le gain et dans l'intervalle $[f_2, +\infty]$, c'est les capacités internes parasites des transistors qui réduisent le gain (figure 8.15 et 8.17).

Paramètres hybrides (h) du transistor

L'application du théorème de Thévenin au dipôle d'entrée et du théorème de Norton au dipôle de sortie (du transistor considéré comme quadripôle) donne le modèle hybride représenté à la figure ci-dessous.



On a les relations suivantes pour un transistor en émetteur commun :

$$\begin{aligned} v_1 &= h_{11}i_1 + h_{12}v_2 & (\text{KVL}) \\ i_2 &= h_{21}i_1 + h_{22}v_2 & (\text{KCL}) \end{aligned}$$

Les coefficients de ces équations s'appellent les paramètres hybrides du transistor ou simplement paramètre h. Ils sont donnés par les fabricants de composants dans les fiches caractéristiques ou extraits des courbes caractéristiques fournies.

Figure 8. 14 :Modèle de BJT dans la bande passante : aucun condensateur n'est pris en compte dans le modèle.

Générale	Emetteur commun	Collecteur commun	Base commune
h_{11}	h_{ie}	h_{ic}	h_{ib}
h_{12}	h_{re}	h_{rc}	h_{rb}
h_{21}	h_{fe}	h_{fc}	h_{fb}
h_{22}	h_{oe}	h_{oc}	h_{ob}

Les valeurs types d'un transistor 2N3904 pour un courant collecteur au point de fonctionnement Q de 1 mA sont (**voir les réseaux de courbes du fabricant en annexe**) :

Générale	Emetteur commun	Désignation	Valeur du paramètre h
h_{11}	h_{ie}	impédance d'entrée avec sortie court-circuitée	3,5 kΩ

h_{12}	h_{re}	gain en tension inverse avec entrée ouverte	$1,3 \cdot 10^{-4}$
h_{21}	h_{fe}	gain en courant direct avec sortie court-circuitée	120
h_{22}	h_{oe}	admittance de sortie avec entrée ouverte	$8,5 \mu S$

Noter que les paramètres hybrides en Collecteur Commun et en Base Commune peuvent être calculés à partir des paramètres h du transistor en Emetteur Commun par les expressions suivantes :

Paramètres h du transistor en collecteur commun

$$\begin{aligned} h_{ic} &= h_{ie} \\ h_{rc} &= 1 - h_{re} \\ h_{fc} &= -(1 + h_{fe}) \\ h_{oc} &= h_{oe} \end{aligned}$$

Paramètre h du transistor en base commune

$$\begin{aligned} h_{ib} &= \frac{h_{ie}}{D} \\ h_{rb} &= \frac{h_{ie} h_{oe} - h_{re}(1 + h_{fe})}{D} \\ h_{fb} &= \frac{-h_{fe}(1 - h_{re}) - h_{ie} h_{oe}}{D} \\ h_{ob} &= \frac{h_{oe}}{D} \end{aligned} \quad \text{avec } D = (1 + h_{fe})(1 - h_{re}) + h_{ie} h_{oe}$$

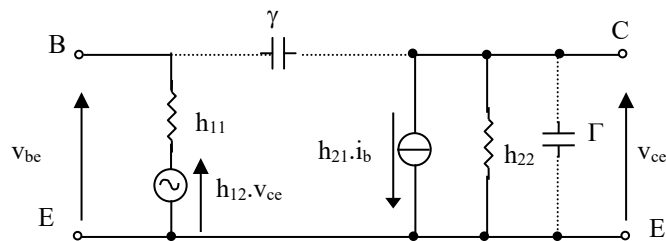


Figure 8. 15 : Modèle de BJT pour les hautes fréquences $[f_2, +\infty[$: les capacités parasites γ et Γ sont prises en compte dans le modèle.

- Souvent les paramètres h_{12} et h_{22} sont nuls pour les bons transistors. Ceci simplifie les schémas et les mises en équations

H Parameters

When the transistor was first invented, an approach known as the h parameters was used to analyze and design transistor circuits. This mathematical approach models the transistor on what is happening at its terminals without regard for the physical processes taking place inside the transistor.

A more practical approach is the one we are using. It is called the r' parameter method, and it uses quantities like β and r'_e . With this approach, you can use Ohm's law and other basic ideas in the analysis and design of transistor circuits. This is why the r' parameters are better suited for most people.

This does not mean that the h parameters are useless. They have survived on data sheets because they are easier to measure than r' parameters. When you read data sheets, therefore, don't look for β , r'_e , and other r' parameters. You won't find them. Instead, you will find h_{fe} , h_{ie} , h_{re} , and h_{oe} . These four h parameters give useful information when translated into r' parameters.

Relationships Between R and H Parameters

For instance, h_{fe} given in the "Small-Signal Characteristics" section of the data sheet is identical to the ac current gain. In symbols, this is represented as:

$$\beta = h_{fe}$$

The data sheet lists a minimum h_{fe} of 100 and a maximum of 400. Therefore, β may be as low as 100 or as high as 400. These values are for a collector current of 1 mA and a collector-emitter voltage of 10 V.

Another h parameter is the quantity h_{ie} , equivalent to the input impedance. The data sheets give a minimum h_{ie} of 1 k Ω and a maximum of 10 k Ω . The quantity h_{ie} is related to r' parameters like this:

$$r'_e = \frac{h_{ie}}{h_{fe}} \quad (8-13)$$

For instance, the maximum values of h_{ie} and h_{fe} are 10 k Ω and 400. Therefore:

$$r'_e = \frac{10 \text{ k}\Omega}{400} = 25 \Omega$$

The last two h parameters, h_{re} and h_{oe} , are not needed for troubleshooting and basic design.

8.5.5 Puissance fournie à l'amplificateur et rendement de l'amplificateur

La puissance fournie est la puissance totale apportée aux circuits internes de l'amplificateur. Cette puissance provient principalement

des sources de tensions continues alimentant l'amplificateur (figure ci-dessous).

- $P_S = V_{AA}I_A + V_{BB}I_B$. la puissance totale fournie à l'amplificateur (dépend du nombre de sources ici on a deux sources continues)
- En faisant un bilan de puissance on a : $P_i + P_S = P_o + P_d$
Où P_i est la puissance de la source d'entrée (input) ; P_o la puissance de sortie (output) et P_d la puissance dissipée (perte) dans l'amplificateur.

Généralement P_i est très faible devant les autres grandeurs. Et on définit alors le rendement de l'amplificateur par (voir le flux des puissances ci-dessous) :

$$\eta = \frac{P_o}{P_S} \times 100\% \quad P_S \text{ est la puissance provenant des sources continues (DC)}$$

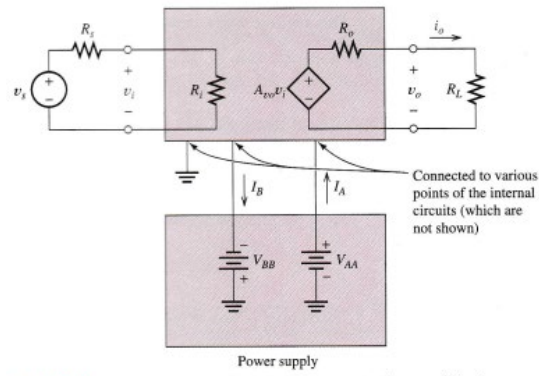
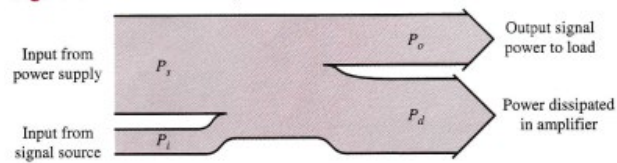
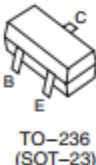
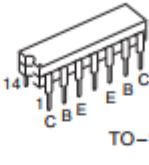


Figure 8.8 The power supply delivers power to the amplifier from several dc voltage sources.

Figure 8.9 Illustration of power flow.



 National Semiconductor				
2N2222 2N2222A  TO-18 PN2222 PN2222A  TO-92 MMBT2222 MMBT2222A  TO-236 (SOT-23) MPQ2222  TO-116				
NPN General Purpose Amplifier				
Electrical Characteristics $T_A = 25^\circ\text{C}$ unless otherwise noted				
Symbol	Parameter	Min	Max	Units
OFF CHARACTERISTICS				
$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage (Note 1) ($I_C = 10\text{ mA}$, $I_E = 0$)	2222 2222A	30 40	V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage ($I_C = 10\text{ }\mu\text{A}$, $I_E = 0$)	2222 2222A	60 75	V
$V_{(BR)EBO}$	Emitter Base Breakdown Voltage ($I_E = 10\text{ }\mu\text{A}$, $I_C = 0$)	2222 2222A	5.0 6.0	V
I_{CEX}	Collector Cutoff Current ($V_{CE} = 60\text{ V}$, $V_{EB(off)} = 3.0\text{ V}$)	2222A	10	nA
I_{CBO}	Collector Cutoff Current ($V_{CB} = 50\text{ V}$, $I_E = 0$) ($V_{CB} = 60\text{ V}$, $I_E = 0$) ($V_{CB} = 50\text{ V}$, $I_E = 0$, $T_A = 150^\circ\text{C}$) ($V_{CB} = 60\text{ V}$, $I_E = 0$, $T_A = 150^\circ\text{C}$)	2222 2222A 2222 2222A	0.01 0.01 10 10	μA
I_{EBO}	Emitter Cutoff Current ($V_{EB} = 3.0\text{ V}$, $I_C = 0$)	2222A	10	nA
I_{BL}	Base Cutoff Current ($V_{CE} = 60\text{ V}$, $V_{EB(off)} = 3.0$)	2222A	20	nA
ON CHARACTERISTICS				
h_{FE}	DC Current Gain ($I_C = 0.1\text{ mA}$, $V_{CE} = 10\text{ V}$) ($I_C = 1.0\text{ mA}$, $V_{CE} = 10\text{ V}$) ($I_C = 10\text{ mA}$, $V_{CE} = 10\text{ V}$) ($I_C = 10\text{ mA}$, $V_{CE} = 10\text{ V}$, $T_A = -55^\circ\text{C}$) ($I_C = 150\text{ mA}$, $V_{CE} = 10\text{ V}$) (Note 1) ($I_C = 150\text{ mA}$, $V_{CE} = 1.0\text{ V}$) (Note 1) ($I_C = 500\text{ mA}$, $V_{CE} = 10\text{ V}$) (Note 1)	2222 2222A	35 50 75 35 100 50 30 40	300
Note 1: Pulse Test: Pulse Width $\leq 300\text{ }\mu\text{s}$, Duty Cycle $\leq 2.0\%$.				

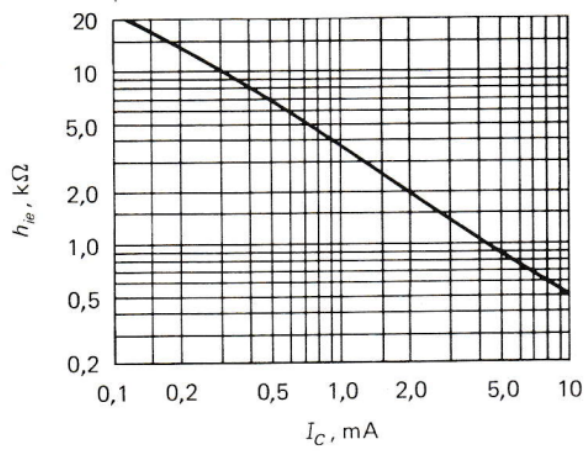
2N2222/PN2222/MMBT2222/MMBT2222A/MPQ2222/2N2222A/PN2222A/MMBT2222A NPN General Purpose Amplifier

2222/PN2222/MMBT2222/MPQ2222/N2222A/PN2222A/MMBT2222A NPN General Purpose Amplifier

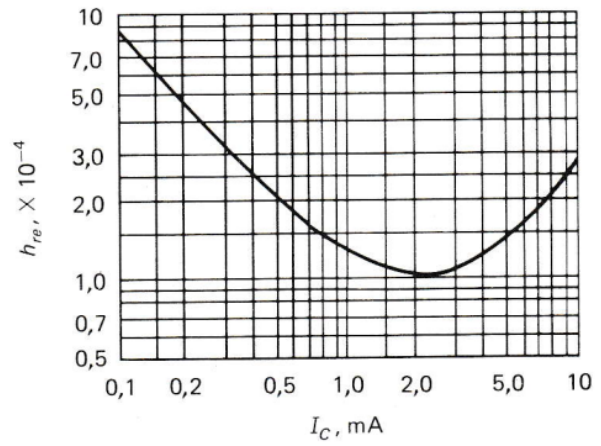
NPN General Purpose Amplifier (Continued)						
Electrical Characteristics $T_A = 25^\circ\text{C}$ unless otherwise noted (Continued)						
Symbol	Parameter		Min	Max	Units	
ON CHARACTERISTICS (Continued)						
$V_{CE}(\text{sat})$	Collector-Emitter Saturation Voltage (Note 1) ($I_C = 150\text{ mA}$, $I_B = 15\text{ mA}$) ($I_C = 500\text{ mA}$, $I_B = 50\text{ mA}$)	2222 2222A 2222 2222A		0.4 0.3 1.6 1.0	V	
$V_{BE}(\text{sat})$	Base-Emitter Saturation Voltage (Note 1) ($I_C = 150\text{ mA}$, $I_B = 15\text{ mA}$) ($I_C = 500\text{ mA}$, $I_B = 50\text{ mA}$)	2222 2222A 2222 2222A	0.6 0.6	1.3 1.2 2.6 2.0	V	
SMALL-SIGNAL CHARACTERISTICS						
f_T	Current Gain—Bandwidth Product (Note 3) ($I_C = 20\text{ mA}$, $V_{CE} = 20\text{ V}$, $f = 100\text{ MHz}$)	2222 2222A	250 300		MHz	
C_{obo}	Output Capacitance (Note 3) ($V_{CB} = 10\text{ V}$, $I_E = 0$, $f = 100\text{ kHz}$)			8.0	pF	
C_{ibo}	Input Capacitance (Note 3) ($V_{EB} = 0.5\text{ V}$, $I_C = 0$, $f = 100\text{ kHz}$)	2222 2222A		30 25	pF	
$r_b C_C$	Collector Base Time Constant ($I_E = 20\text{ mA}$, $V_{CB} = 20\text{ V}$, $f = 31.8\text{ MHz}$)	2222A		150	ps	
NF	Noise Figure ($I_C = 100\text{ }\mu\text{A}$, $V_{CE} = 10\text{ V}$, $R_S = 1.0\text{ k}\Omega$, $f = 1.0\text{ kHz}$)	2222A		4.0	dB	
$Re(h_{ie})$	Real Part of Common-Emitter High Frequency Input Impedance ($I_C = 20\text{ mA}$, $V_{CE} = 20\text{ V}$, $f = 300\text{ MHz}$)			60	Ω	
SWITCHING CHARACTERISTICS						
t_D	Delay Time	$(V_{CC} = 30\text{ V}$, $V_{BE}(\text{off}) = 0.5\text{ V}$, $I_C = 150\text{ mA}$, $I_{B1} = 15\text{ mA}$)	except MPQ2222		10	ns
t_R	Rise Time				25	ns
t_S	Storage Time	$(V_{CC} = 30\text{ V}$, $I_C = 150\text{ mA}$, $I_{B1} = I_{B2} = 15\text{ mA}$)	except MPQ2222		225	ns
t_F	Fall Time				60	ns
Note 1: Pulse Test: Pulse Width < 300 μs , Duty Cycle $\leq 2.0\%$. Note 2: For characteristics curves, see Process 19. Note 3: f_T is defined as the frequency at which h_{ie} extrapolates to unity.						

Caractéristiques des paramètres h d'un transistor 2N3904.

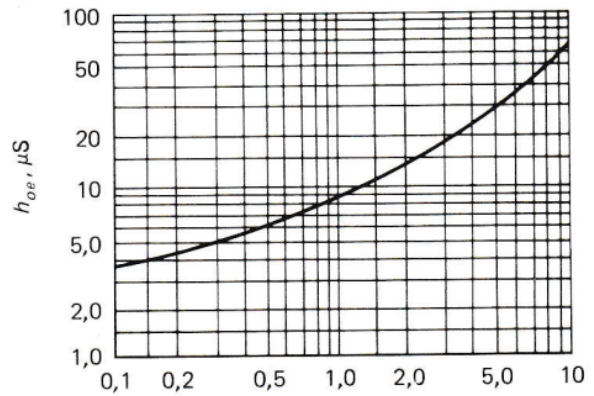
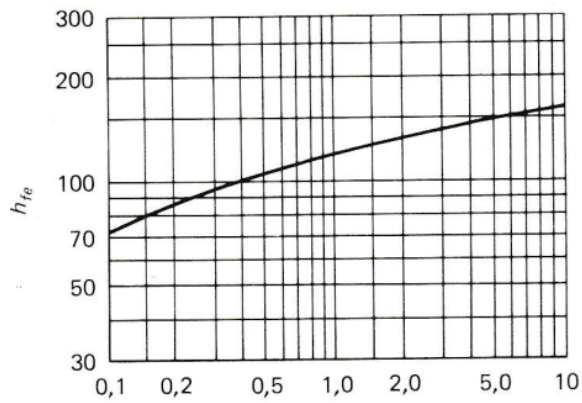
On note une variation des paramètres h en fonction de la position du point de fonctionnement Q définie ici par la valeur I_C au point Q.



a)



b)



8-3 Small-Signal Operation

Figure 8-10 shows the graph of current versus voltage for the base-emitter diode. When an ac voltage is coupled into the base of a transistor, an ac voltage appears across the base-emitter diode. This produces the sinusoidal variation in V_{BE} shown in Fig. 8-10.

Instantaneous Operating Point

When the voltage increases to its positive peak, the instantaneous operating point moves from Q to the upper point shown in Fig. 8-10. On the other hand, when the sine wave decreases to its negative peak, the instantaneous operating point moves from Q to the lower point.

The total base-emitter voltage in Fig. 8-10 is an ac voltage centered on a dc voltage. The size of the ac voltage determines how far the instantaneous point moves away from the Q point. Large ac base voltages produce large variations, whereas small ac base voltages produce small variations.

Distortion

The ac voltage on the base produces the ac emitter current shown in Fig. 8-10. This ac emitter current has the same frequency as the ac base voltage. For instance, if the ac generator driving the base has a frequency of 1 kHz, the ac emitter current has a frequency of 1 kHz. The ac emitter current also has approximately the same shape as the ac base voltage. If the ac base voltage is sinusoidal, the ac emitter current is approximately sinusoidal.

The ac emitter current is not a perfect replica of the ac base voltage because of the curvature of the graph. Since the graph is curved upward, the positive half-cycle of the ac emitter current is elongated (stretched) and the negative half-cycle is compressed. This stretching and compressing of alternate half-cycles is called **distortion**. It is undesirable in high-fidelity amplifiers because it changes the sound of voice and music.

Reducing Distortion

One way to reduce distortion in Fig. 8-10 is by keeping the ac base voltage small. When you reduce the peak value of the base voltage, you reduce the movement of the instantaneous operating point. The smaller this swing or variation, the less the curvature in the graph. If the signal is small enough, the graph appears to be linear.

Figure 8-10 Distortion when signal is too large.

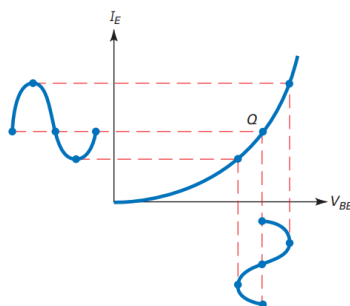
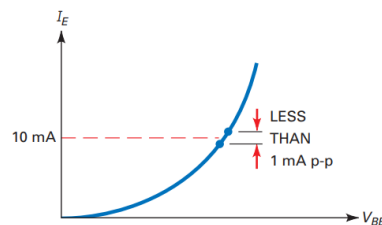


Figure 8-11 Definition of small-signal operation.



Why is this important? Because there is negligible distortion for a small signal. When the signal is small, the changes in ac emitter current are almost directly proportional to the changes in ac base voltage because the graph is almost linear. In other words, if the ac base voltage is a small enough sine wave, the ac emitter current will also be a small sine wave with no noticeable stretching or compression of half-cycles.

The 10 Percent Rule

The total emitter current shown in Fig. 8-10 consists of a dc component and an ac component, which can be written as:

$$I_E = I_{EQ} + i_e$$

where I_E = the total emitter current

I_{EQ} = the dc emitter current

i_e = the ac emitter current

To minimize distortion, the peak-to-peak value of i_e must be small compared to I_{EQ} . Our definition of small-signal operation is:

$$\text{Small signal: } i_{e(p-p)} < 0.1I_{EQ} \quad (8-6)$$

This says that the ac signal is small when the peak-to-peak ac emitter current is less than 10 percent of the dc emitter current. For instance, if the dc emitter current is 10 mA, as shown in Fig. 8-11, the peak-to-peak emitter current should be less than 1 mA in order to have small-signal operation.

From now on, we will refer to amplifiers that satisfy the 10 percent rule as **small-signal amplifiers**. This type of amplifier is used at the front end of radio and television receivers because the signal coming in from the antenna is very weak. When coupled into a transistor amplifier, a weak signal produces very small variations in emitter current, much less than the 10 percent rule requires.

8-4 AC Beta

The current gain in all discussions up to this point has been *dc current gain*. This was defined as:

$$\beta_{dc} = \frac{I_C}{I_B} \quad (8-7)$$

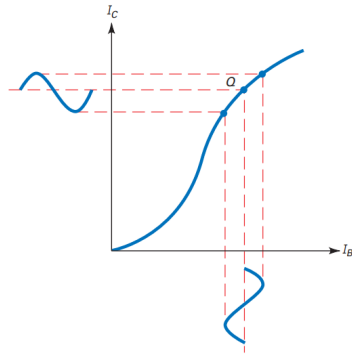
The currents in this formula are the currents at the Q point in Fig. 8-12. Because of the curvature in the graph of I_C versus I_B , the dc current gain depends on the location of the Q point.

Definition

The **ac current gain** is different. It is defined as:

$$\beta = \frac{i_c}{i_b} \quad (8-8)$$

In words, *the ac current gain equals the ac collector current divided by the ac base current*. In Fig. 8-12, the ac signal uses only a small part of the graph on both sides of the Q point. Because of this, the value of the ac current gain is different from the dc current gain, which uses almost all of the graph.

Figure 8-12 AC current gain equals ratio of changes.

Graphically, β equals the slope of the curve at the Q point in Fig. 8-12. If we were to bias the transistor to a different Q point, the slope of the curve would change, which means that β would change. In other words, the value of β depends on the amount of dc collector current.

On data sheets, β_{dc} is listed as h_{FE} and β is shown as h_{fe} . Notice that capital subscripts are used with dc current gain, and lowercase subscripts with ac current gain. The two current gains are comparable in value, not differing by a large amount. For this reason, if you have the value of one, you can use the same value for the other in preliminary analysis.

9 AMPLIFICATION DE TENSION

9.1 Généralités

9.1.2 Modèle de l'amplificateur de tension idéal

La fonction amplification de tension consiste à réaliser une multiplication par une constante supérieure à 1.

- $v_s = A.v_e$ avec le gain de l'amplificateur $A > 1$.

L'amplificateur idéal doit répondre aux conditions suivantes :

- ne consommer aucun courant de la source d'alimentation,
- n'avoir aucune chute de tension en sortie lorsqu'on le charge.

Le modèle qui répond à ces conditions est celui de la figure 9.1 :

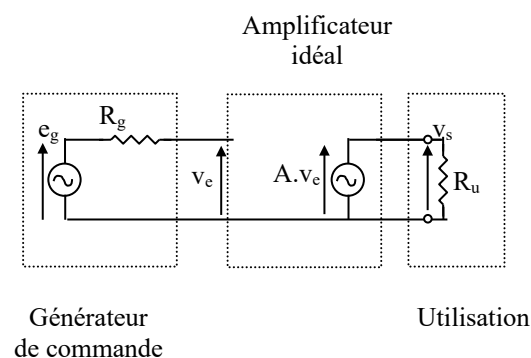


Figure 9. 1 : Modèle d'un amplificateur idéal

9.1.3 Caractéristiques des amplificateurs de tensions réels

9.1.3.1 Modèle linéaire

Il existe un courant d'entrée non nul et une chute de tension de sortie. En tenant compte de ces imperfections on a le modèle de la figure 9.2 sur laquelle R_e représente la résistance d'entrée et R_s la résistance de sortie de l'amplificateur.

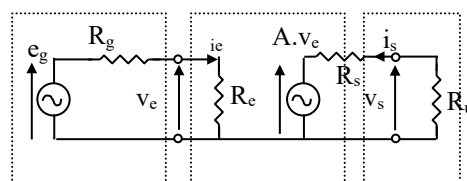


Figure 9. 2 : Modèle de l'amplificateur réel

9.1.3.2 Non-linéarités et décalage

Dans les amplificateurs réels la relation $v_s = f(v_e)$ n'est pas toujours linéaire, de plus, il peut y avoir un phénomène de décalage : la tension de sortie v_s est différente de zéro alors que la tension d'entrée v_e est nulle (figure 9.3).

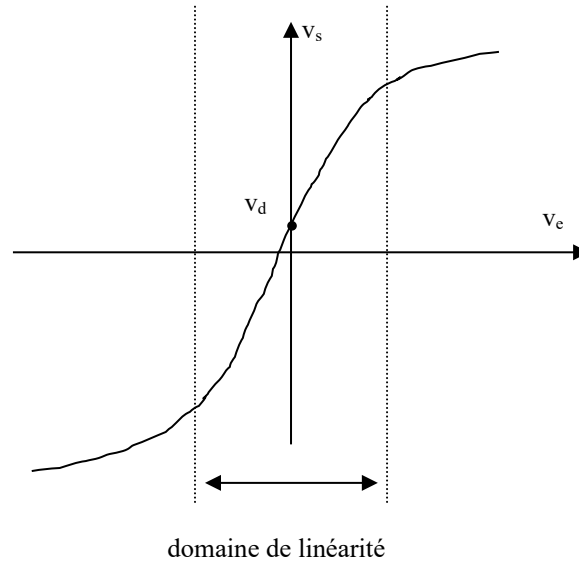


Figure 9. 3 : Caractéristique de transfert $v_s = f(v_e)$.

9.1.3.3 Limitation de la rapidité.

Le gain de l'amplificateur réel de tension varie avec la fréquence. L'amplificateur n'a les performances prévues que dans une plage de fréquences $[f_1, f_2]$ appelée bande passante. La modification du gain en fonction de la fréquence s'accompagne d'un déphasage (diagramme de Bode).

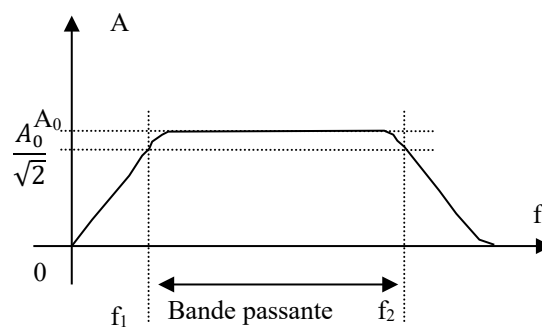


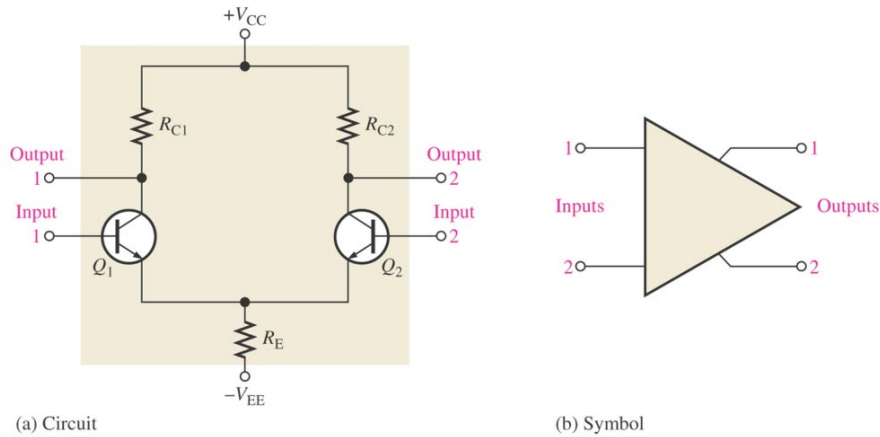
Figure 9. 4 : Amplification en fonction de la fréquence

Remarque : On définit généralement les fréquences de coupure f_1 et f_2 par les fréquences qui correspondent à l'amplification maximale divisé par $\sqrt{2}$.

$$A(f_{1,2}) = \frac{A_0}{\sqrt{2}}$$

9.2 Principe des amplificateurs à circuit intégré

Dans le domaine des signaux lent (BF), l'amplification de tension peut être réalisée à l'aide de montages à amplificateur opérationnel.



Amplificateur différentiel

Principales caractéristiques des amplificateurs opérationnels réels sont :

- Grande impédance d'entrée ($10^6 \Omega$ ou plus)
- Gain élevé à vide ($A > 10^5$ ou plus)
- Faible impédance de sortie

9.2.1 Modèle idéal

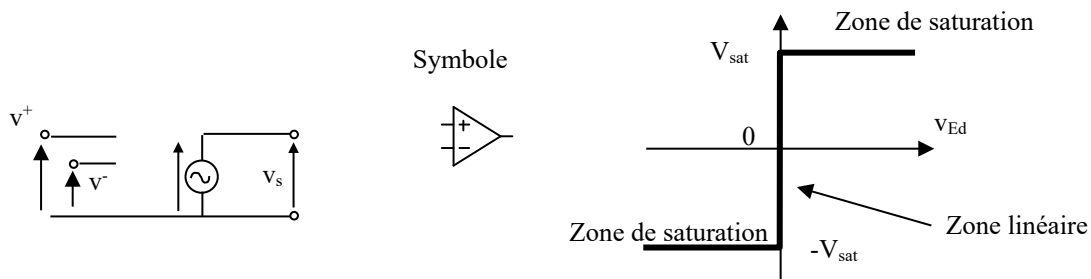


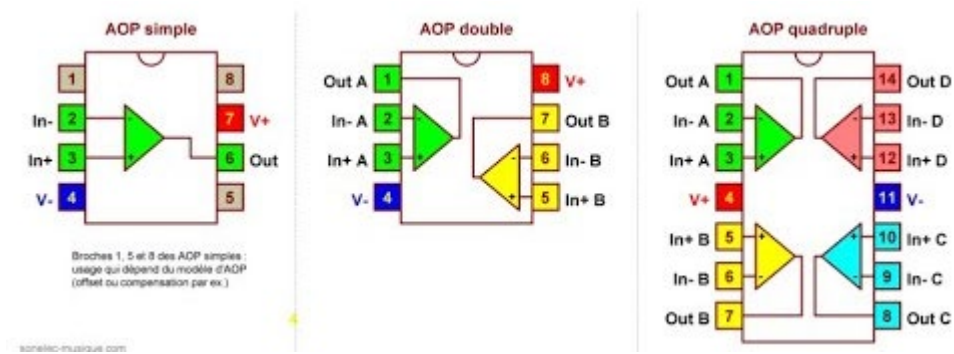
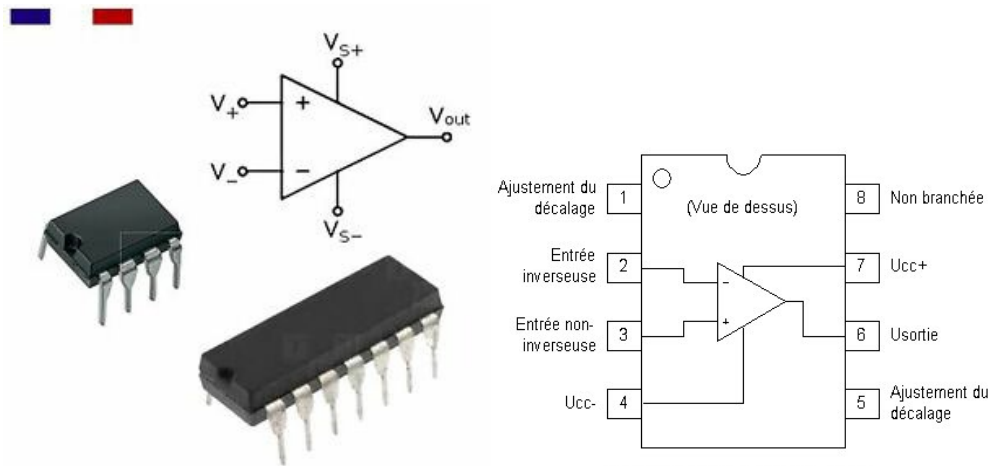
Figure 9.5 : Modèle idéal de l'amplificateur opérationnel avec $v_{Ed} = v^+ - v^-$.

En régime linéaire $v_{Ed} = v^+ - v^- = 0$ ce qui se traduit par un gain infini pour l'amplificateur opérationnel parfait.

En régime de commutation on a :

- $v^+ < v^- \Rightarrow v_s = -V_{Sat}$
- $v^+ > v^- \Rightarrow v_s = +V_{Sat}$

NB: Avant l'étude d'un montage à amplificateur opérationnel il faut s'assurer de son régime de fonctionnement (linéaire ou en commutation?). En général il faut vérifier que **la contre réaction est négative sur les entrées de l'amplificateur pour un régime linéaire** sinon l'amplificateur fonctionne en régime de commutation.



Amplificateur opérationnel dans différents boîtiers

Deux types de montages sont possibles :

9.2.2 Amplificateur sans inversion

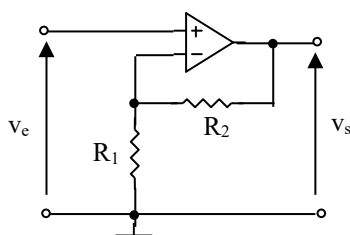


Figure 9. 6

On trouve en régime linéaire :

$$A = \frac{v_s}{v_e} = \left(1 + \frac{R_2}{R_1}\right)$$

9.2.3 Amplificateur avec inversion

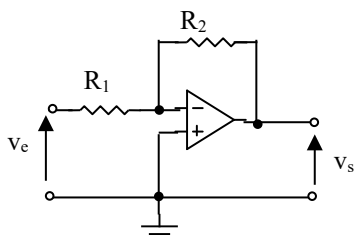


Figure 9. 7

$$A = \frac{v_s}{v_e} = - \frac{R_2}{R_1}$$

Operational Amplifiers

Operational amplifiers (commonly known as op-amps) are integrated circuits designed to amplify small voltages (or currents) to usable levels. The physical packaging of a common type of op-amp (the 741) is also shown in Figure OA-1 below. This package is referred to as an 8 pin DIP (dual in-line package). Note carefully the small hole in the upper left hand corner (or notch in the upper center); this is used to indicate the location of pin 1 on the package.

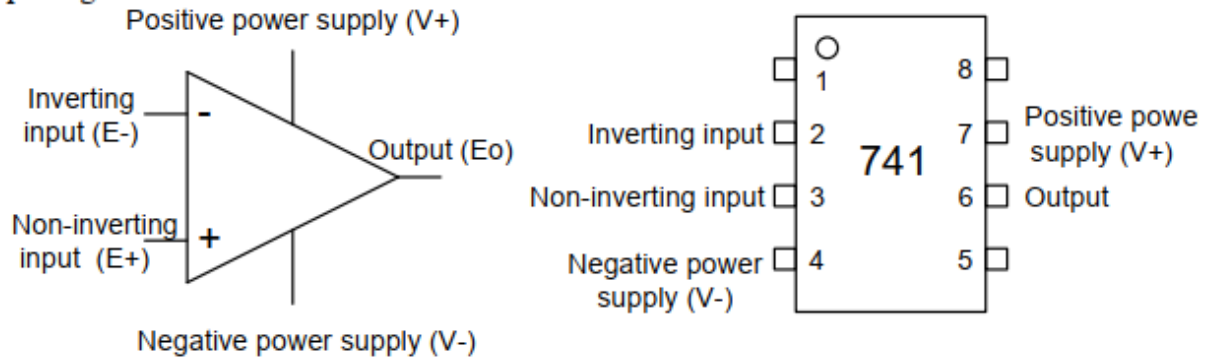


Figure OA-1. 741 Op-amp schematic and pin-out

Op-amps are composed of carefully matched sets of transistors and resistors. The op-amp is shown on circuit diagram schematics as a triangle, given in Figure OA-1 above. Note that most bi-polar op-amps have at least five connections:

1. inverting input (-),
2. non-inverting input (+),
3. output (E_o),
4. positive voltage supply (V₊), and
5. negative voltage supply (V₋).

The output voltage E_o is determined by multiplying the difference between the voltages at the non-inverting and inverting inputs (E_+ and E_-) by an open-loop gain, K :

$$E_o = K * (E_+ - E_-)$$

Characteristics of op-amps are summarized here:

1. very high input impedance (10^6 ohms or more),
2. high open-loop gain ($K > 10^5$ or more),
3. low output impedance (able to deliver E_o into small resistances),
4. fast response (slew rates of up to several volts per microsecond), and
5. able to reject common mode inputs (discussed below).

The first two characteristics of op-amps given above are commonly used to develop ideal circuit responses. Since the input impedance is very large, we often assume that the currents i_+ and i_- are zero. If the open-loop gain K is very large, and the output voltage E_o is

relatively small, then the voltage difference $E^* = E_+ - E_-$ must be very small, and is usually assumed to be zero.

Single input, inverting amplifier circuit

The most common op-amp circuit is given below in Figure OA-2. This arrangement is known as the single input, inverting amplifier and is similar to Figure 3.13 of your text.

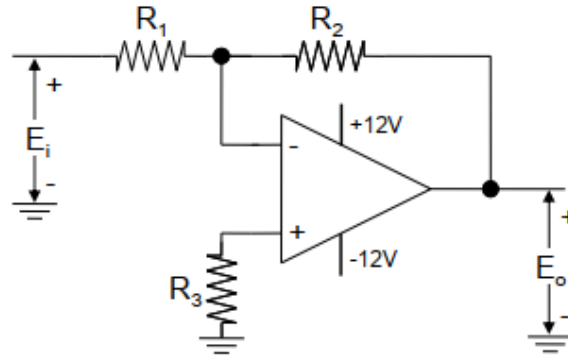


Figure OA-2. Single input, inverting op-amp circuit

Based on the circuit drawn above, the following equation can be written by summing currents at the first node,

$$i_- = i_1 + i_2 = 0$$

Note that we have also applied our assumption that the current $i_- = 0$. From the circuit diagram, the voltage at the node is V^* ; therefore, relationships for the currents can be written as

$$i_1 = \frac{1}{R_1}(E_i - E^*)$$

$$i_2 = \frac{1}{R_2}(E_o - E^*)$$

The voltage E^* is very small and is normally assumed to equal zero; therefore, we have

$$i_1 + i_2 = \frac{1}{R_1}(E_i) + \frac{1}{R_2}(E_o) = 0$$

This equation can be solved for the output voltage E_o as a function of the input voltage E_i , the input resistance R_1 , and the feedback resistance R_2 as

$$E_o = -\left(\frac{R_2}{R_1}\right)E_i$$

The gain of the op-amp circuit is the ratio R_2/R_1 and can be greater than, equal to, or less than 1. The equation given above is an ideal relationship and is subject to at least two restrictions:

1. the input resistance R_1 should be fairly large ($R_1 > 10 \text{ k}\Omega$ minimum) to minimize the current i_1 , and

2. the output voltage E_O remains in the range $(V_+ - 1\text{volt}) > E_O > (V_- + 1\text{volt})$, i.e. the output voltage cannot fall outside the op-amp supply voltages.

The restriction on the output voltage is termed “saturation.”

The third resistor is selected to match the impedance seen at both the “+” and “-” terminals of the op-amp. The nominal value for resistor R_3 is the parallel combination of R_1 and R_2 ,

$$\frac{1}{R_3} \approx \frac{1}{R_1} + \frac{1}{R_2}$$

Having the exact value for R_3 is not as critical to the operation of the circuit as the other resistance values. Therefore, a tolerance of $\pm 10\%$ is allowed for this resistance. In many simple op-amp circuits the easiest way to create the correct resistance R_3 is to place an R_1 and an R_2 valued resistor in parallel between the negative positive terminal (“+”) and the common bus.

Multiple input, summing amplifier circuit

Op-amp circuits are often used to add two or more signals. Figure OA-3 below shows a circuit which adds the two voltages E_1 and E_2 , and multiplies each by the same or different gains.

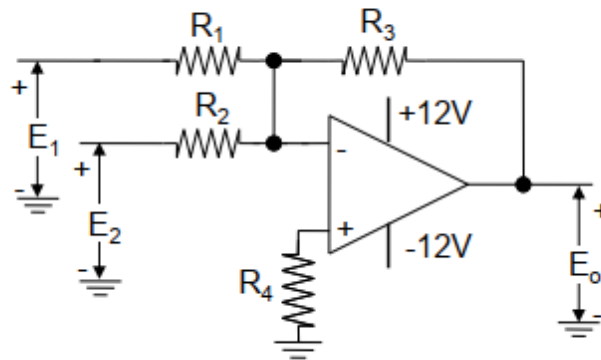


Figure OA-3. Multiple input, summing op-amp circuit

The theoretical relationship for the summing amp circuit above is given by

$$E_O = - \left[\left(\frac{R_3}{R_1} \right) E_1 + \left(\frac{R_3}{R_2} \right) E_2 \right]$$

Note that the input voltages E_1 and E_2 are connected to the - terminal of the op-amp and thus have a “negative” relationship with the output E_O . The input resistances R_1 and R_2 , are frequently equal in value, which leads to a slightly simpler equation,

$$E_O = - \left(\frac{R_3}{R_1} \right) [E_1 + E_2]$$

As with the single-input inverting amp circuit, the resistance R_4 is selected to match impedance at the positive and negative terminals of the op-amp,

$$\frac{1}{R_4} \approx \frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}$$

Single input, non-inverting amplifier circuit

In Figure OA-4 (and Figure 3.11 of your text) the single input, non-inverting amplifier circuit is given. The ideal input-output relationship for this design is given by

$$E_o = \left(1 + \frac{R_2}{R_1}\right) E_i$$

Note that the minimum gain for this configuration is +1, when R_1 is much greater than R_2 . Also note that the input voltage E_i is connected to the + terminal of the op-amp and thus has a “positive” relationship with the output E_o .

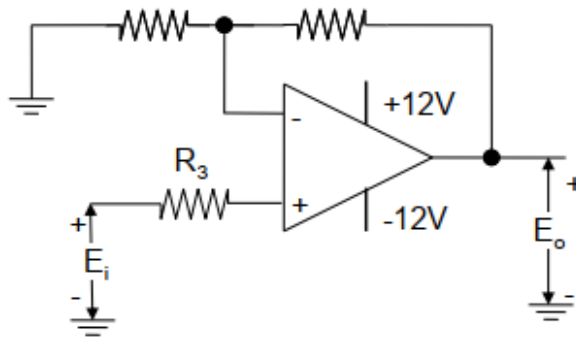


Figure OA-4. Single input, non-inverting op-amp circuit

As with the single-input inverting amp, the resistance R_3 is selected to match impedance at the positive and negative terminals of the op-amp,

$$\frac{1}{R_3} \approx \frac{1}{R_1} + \frac{1}{R_2}$$

Dual input, difference amplifier circuit

The circuit shown below in Figure OA-5 is known as a difference amplifier. The output voltage, E_o , is related to the difference in the two input voltages. The ideal relationship for this circuit is

$$E_o = \frac{R_2}{R_1}(E_2 - E_1) = +\left(\frac{R_2}{R_1}\right)E_2 - \left(\frac{R_2}{R_1}\right)E_1$$

The signs on the two input terms are easily remembered if you note that E_2 and E_o have a “positive” relationship while E_1 and E_o have a “negative” one. This should be expected since E_2 is attached to the positive (“+”) terminal of the op-amp while E_1 is attached to the negative (“-”) terminal.

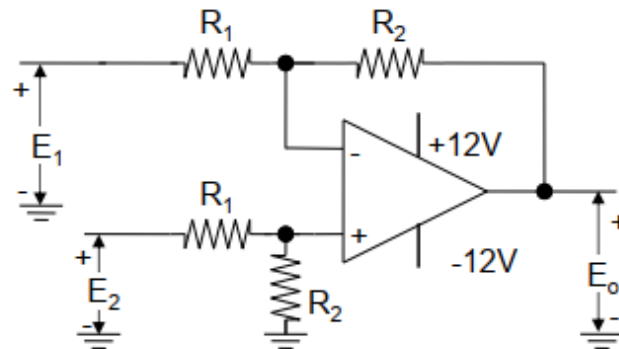


Figure OA-5. Dual input, difference op-amp circuit

Instrumentation Amplifier Circuit

The circuit shown in Figure OA-6 uses three op-amps to create a single “instrumentation amplifier.” This circuit is ideal for amplifying the small signals found in many instrumentation applications, such as Wheatstone bridges. The two op-amps used in the first stage provide a very large impedance ($> 1 \text{ M}\Omega$) to the input voltage E_i . A very large gain can be created by the proper selection of the single resistor R_G .

$$E_o = \frac{R_2}{R_1} \left(1 + \frac{2R_3}{R_G} \right) E_i$$

The instrumentation amplifier is often used with precision strain gage circuits to provide large, single-stage amplification.

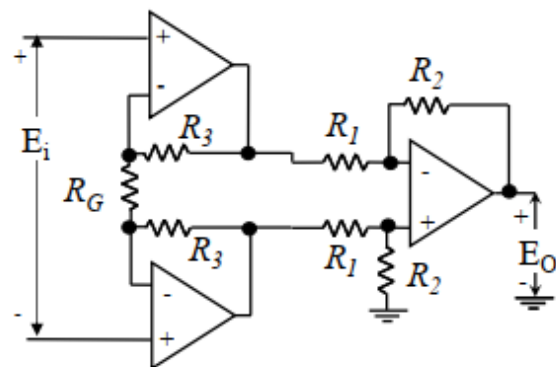


Figure OA-6. Instrumentation Amp Circuit

Voltage Follower Circuit

The voltage follower circuit shown in Figure OA-7 can be used to isolate or “buffer” a high-impedance voltage source (that cannot supply much current) from the following circuit components. The theoretical relationship is very simple,

$$E_o = E_i$$

A typical situation is shown on the right where the voltage follower is used to buffer a potentiometer so that it acts like an ideal voltage divider.

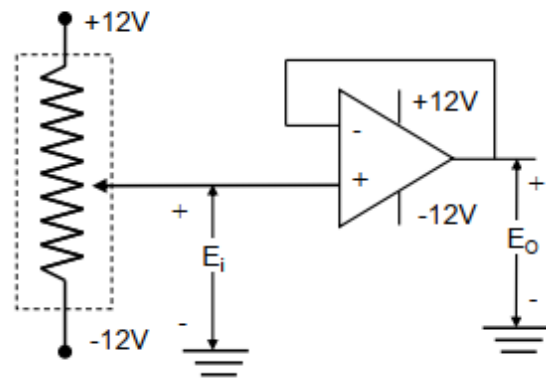


Figure OA-7. Voltage Follower Circuit

Integrator

The circuit shown below in Figure OA-8 can be used to “integrate” electrical signals with respect to time. For example, integrating an acceleration signal (from an accelerometer for example) would ideally give an output signal proportional to velocity. Note that the feedback resistor has been replaced by a capacitor, which accumulates current to generate a voltage. The ideal relationship for the integrator circuit is

$$E_o = \frac{-1}{RC} \int_0^t E_i dt + E_o(0)$$

Note the output voltage depends on the initial voltage stored on the capacitor, $E_o(0)$. Integrator circuits are also very sensitive to “leakage” or “null” currents.

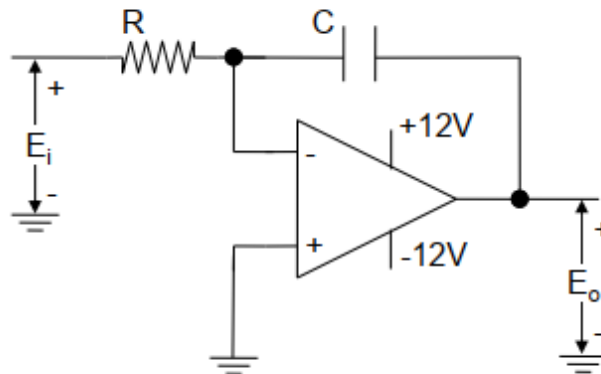


Figure OA-8. Integrating Op-Amp Circuit

Note that a differentiating circuit can be easily formed by swapping R and C in the circuit above. The input/output equation becomes

$$E_o = (-RC) \frac{dE_i}{dt}$$

The use of differentiators is generally discouraged, since they tend to amplify any noise present in the input signal. Nevertheless, they are found in some specialized applications.

Voir les vidéos suivantes sur les amplificateurs

Amplifier : <https://youtu.be/R4Ewbu4Br4M>

Op Amps:

<https://youtu.be/XRQe9VzGmKc>

<https://youtu.be/HjjMIQyrI3E>

<https://youtu.be/fgb-rrRtEAY?list=RDCMUCdhGKS28LbzxebigA1A2rDg>;

<https://youtu.be/ClZxDHTHR6g?list=RDCMUCdhGKS28LbzxebigA1A2rDg>

Audio Amplifier Circuit With Bass Boost and Volume Control

https://youtu.be/MvTCROpv_jw

10 FONCTIONS MATHÉMATIQUES

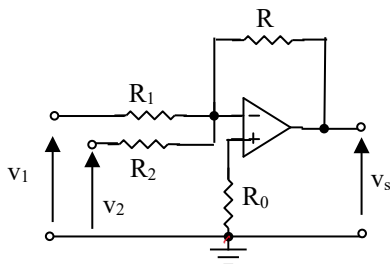
10.1 Introduction

Le développement des moyens de calcul modernes a été possible grâce à l'existence de dispositifs électroniques réalisant les différentes fonctions mathématiques de base.

- les premiers calculateurs effectuaient le traitement de grandeurs électriques analogiques ; actuellement les calculateurs sont essentiellement réalisés par des dispositifs utilisant des grandeurs numériques.
- l'un des premiers circuits intervenant dans les calculateurs analogiques a été l'amplificateur opérationnel. Il reste un des composants très utilisés dans de nombreux domaines de l'électronique. Il permettra naturellement de réaliser bon nombre de fonctions.

Nous traiterons dans ce chapitre des fonctions mathématiques et de leurs réalisations à partir de grandeurs électriques analogiques.

10.2 Addition

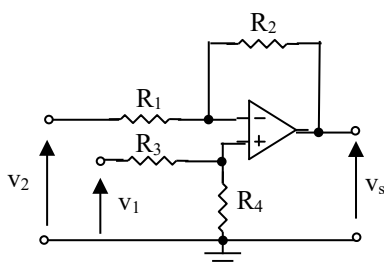


$$v_s = -R \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} \right)$$

Figure 10. 1

Si on choisit $R = R_1 = R_2$ on obtient un additionneur inverseur tel que $v_s = -(v_1 + v_2)$.

10.3 Soustraction



$$v_s = \frac{R_4(R_1 + R_2)}{R_1(R_3 + R_4)} v_1 - \frac{R_2}{R_1} v_2$$

Figure 10. 2

On a une amplification de puissance lorsque : $\frac{R_4(R_1 + R_2)}{R_1(R_3 + R_4)} = \frac{R_2}{R_1}$ soit $\frac{R_2}{R_1} = \frac{R_4}{R_3} = A_d$ et $v_s = A_d(v_1 - v_2)$.

On obtient un soustracteur dans le cas où $R_1 = R_2 = R_3 = R_4$. et $v_s = v_1 - v_2$.

10.4 Multiplication

La multiplication peut être réalisée à l'aide d'amplificateurs logarithmiques et exponentiels selon le schéma de la figure 10.3.

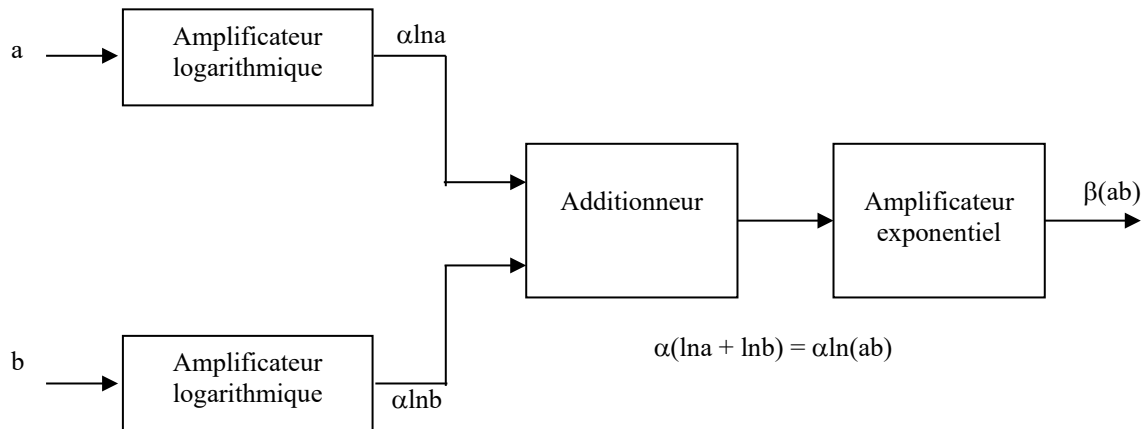
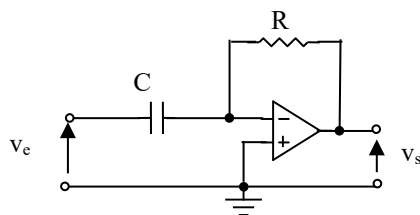


Figure 10. 3

Il existe des circuits intégrés réalisant la fonction multiplication. Exemple le multiplieur de précision AD 534. (voir caractéristique en annexe).

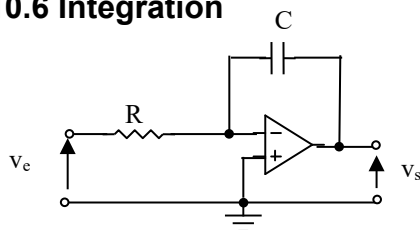
10.5 Dérivation



$$v_s = -RC \frac{dv_e}{dt}$$

Figure 10. 4

10.6 Intégration



$$v_s = -\frac{1}{RC} \int_0^t v_e dt \text{ en supposant } v_s(0) = 0.$$

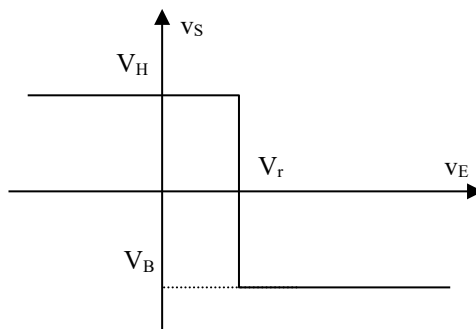
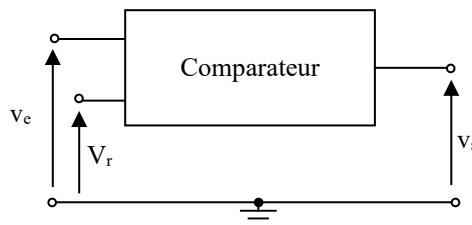
Figure 10. 5

Voir la vidéo : <https://youtu.be/kbVqTMv8HMg>

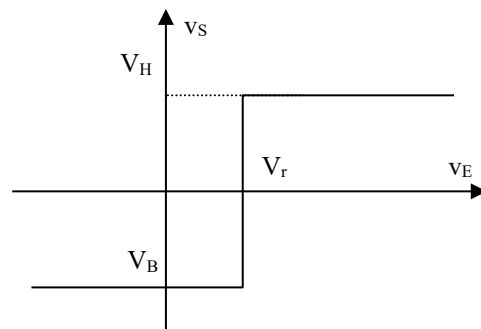
11 FONCTIONS EN COMMUTATION

11.1 Comparaison

Un comparateur est un circuit dont la tension de sortie ne peut prendre que deux valeurs, la présence de l'un de ces deux niveaux indiquant si la tension d'entrée est inférieure ou supérieure à une tension de référence V_r . La caractéristique correspondante peut être celle de la figure 11.1.a (comparateur inverseur) ou celle de la figure 11.1.b (comparateur non-inverseur).



11.1.a Caractéristique d'un comparateur inverseur



11.1.b : Caractéristique d'un comparateur non-inverseur

Figure 11. 1 : Synoptique et caractéristiques d'un système réalisant la fonction comparaison.

Les qualités essentielles d'un comparateur sont la précision et la rapidité. Les amplificateurs opérationnels peuvent être utilisés comme comparateurs, uniquement quand la rapidité demandée n'est pas importante. Pour des signaux rapides il est indispensable d'utiliser des circuits intégrés comparateurs type LM311.

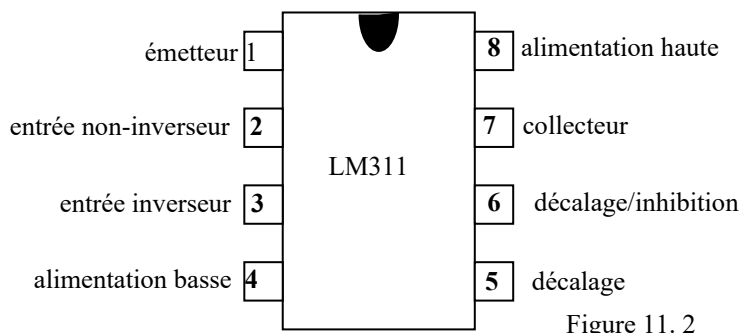
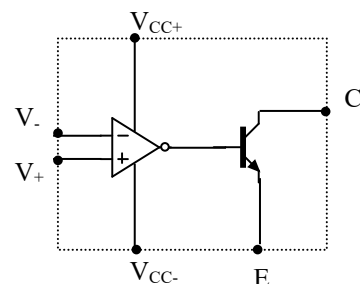


Figure 11. 2



Dans le même boîtier sont intégrés un comparateur et un transistor de sortie. L'émetteur et le collecteur du transistor de sortie sont accessibles, ce qui autorise de connecter la charge à la masse, l'alimentation négative ou à l'alimentation positive selon les montages.

Le circuit intégré possède des bornes prévues pour la compensation du décalage (figure 11.3).

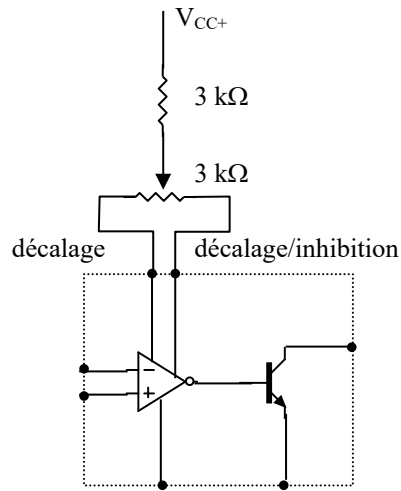


Figure 11. 3

L'une de ces bornes est également une entrée d'inhibition. Le circuit permettant de bloquer le comparateur par un signal logique est représenté figure 11.4. Le montage fonctionne normalement lorsque le transistor T est bloqué (signal logique TTL à l'état bas), mais la sortie reste à l'état haut quelles que soient les tensions d'entrée si le transistor T est saturé (signal logique à l'état haut). Le boîtier DIL à 8 broches est indiqué à la figure 11.2. (Voir un catalogue pour les spécifications).

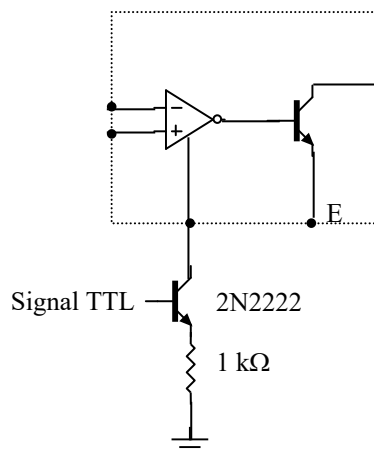


Figure 11. 4

Tous les montages suivants à amplificateur se réalise aussi avec le LM311.

11.1.1 Comparateur à amplificateur opérationnel



Figure 11. 5 : Non-inverseur

- si $v_e - V_r > 0$ soit $v_e > V_r$ alors $v_s = +V_{CC}$
- et si $v_e - V_r < 0$ soit $v_e < V_r$ alors $v_s = -V_{CC}$

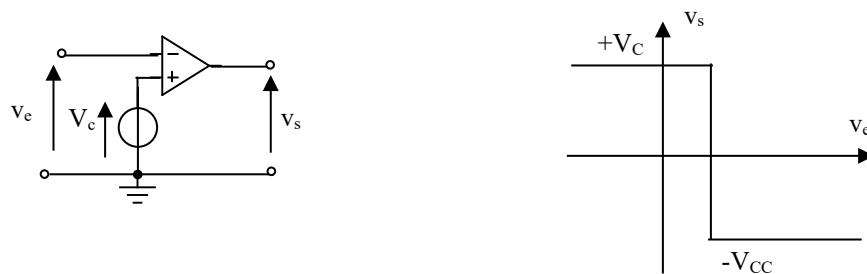


Figure 11. 6 : Inverseur

- si $v_e - V_c > 0$ soit $v_e > V_c$ alors $v_s = -V_{CC}$
- et si $v_e - V_c < 0$ soit $v_e < V_c$ alors $v_s = +V_{CC}$

Voir la vidéo : <https://youtu.be/aDm2YQQetxA>

11.1.2 Comparateur à hystérésis ou trigger de Schmitt

Un comparateur à hystérésis est un circuit dont la sortie peut prendre deux états en fonction de la grandeur relative de l'entrée et de son évolution par rapport à deux seuils de tension V_c^+ et V_c^- .

On considère le schéma de la figure 11.7.

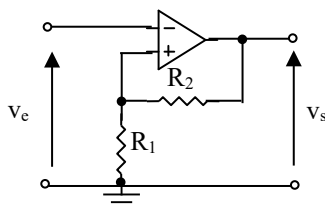


Figure 11. 7

L'amplificateur est considéré parfait et les deux valeurs de saturation sont $+V_{CC}$ et $-V_{CC}$. Les deux tensions de seuil de comparaison sont :

$$V_c^+ = +V_{CC} \frac{R_1}{R_1 + R_2} \text{ et } V_c^- = -V_{CC} \frac{R_1}{R_1 + R_2}$$

La caractéristique de transfert traduit l'état de la sortie compte tenu des conditions de fonctionnement. Elle ressemble à un cycle d'hystérésis d'où le nom du comparateur.

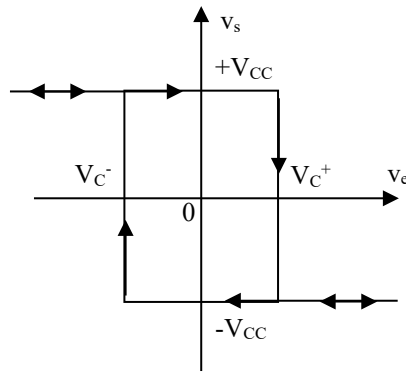


Figure 11. 8 : Caractéristique de transfert du comparateur à hystérésis inverseur.

Voir la vidéo : <https://youtu.be/F3GaTp6SXJI> (comparateur à hystérésis inverseur)

Voir la vidéo : <https://youtu.be/nQmFJgCoE-0> (comparateur à hystérésis non-inverseur)

Voir la vidéo : <https://youtu.be/mmTi1b2TMjs> (Oscillateur de signaux Carré-Triangle à deux ampli-op)

12 GENERATION DE SIGNAUX CARRÉS

12.1 Exemple de circuits astables à amplificateur opérationnel

On associe un circuit trigger de Schmitt inverseur (précédemment étudié) avec un circuit RC.

Les tensions de seuil sont :

$$V_c^+ = +V_{CC} \frac{R_1}{R_1 + R_2} \text{ et } V_c^- = -V_{CC} \frac{R_1}{R_1 + R_2} \text{ ou encore :}$$

$$V_c^+ = +\beta V_{CC} \text{ et } V_c^- = -\beta V_{CC}$$

$$\text{Avec } \beta = \frac{R_1}{R_1 + R_2}$$

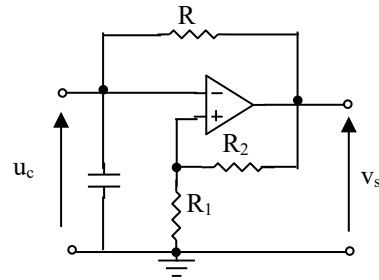


Figure 12. 1

A chaque basculement de la sortie v_s on a une charge ou une décharge du condensateur avec une constante de temps $\tau = RC$.

(Voir cours de physique) : La formule fondamentale de charge et de décharge applicable à tout circuit RC est :

$$u_c(t) = E_0 e^{-\frac{t}{\tau}} + E \left(1 - e^{-\frac{t}{\tau}}\right)$$

- avec $u_c(t)$ la tension instantanée aux bornes du condensateur
- E_0 la tension initiale entre les bornes du condensateur
- E la tension finale entre les bornes du condensateur
- τ la constante de temps RC.

La tension de sortie v_s est en forme de créneaux comme l'indique la figure 12.2.

Voir la vidéo pour les détails de calculs : <https://youtu.be/jAnxw9yAa1Q>

On démontre que la période $T = 2 RC \ln \frac{1+\beta}{1-\beta}$

Avec $\ln$ désignant le logarithme de base e et $\beta = \frac{R_1}{R_1 + R_2}$ le taux de réaction.

Application numérique :

On donne : $R = 1 \text{ k}\Omega$; $C = 0,1 \text{ }\mu\text{F}$; $R_1 = 18 \text{ k}\Omega$; $R_2 = 2 \text{ k}\Omega$.

Vérifier que $T = 589 \text{ }\mu\text{s}$ et que la fréquence est $f = 1,7 \text{ kHz}$.

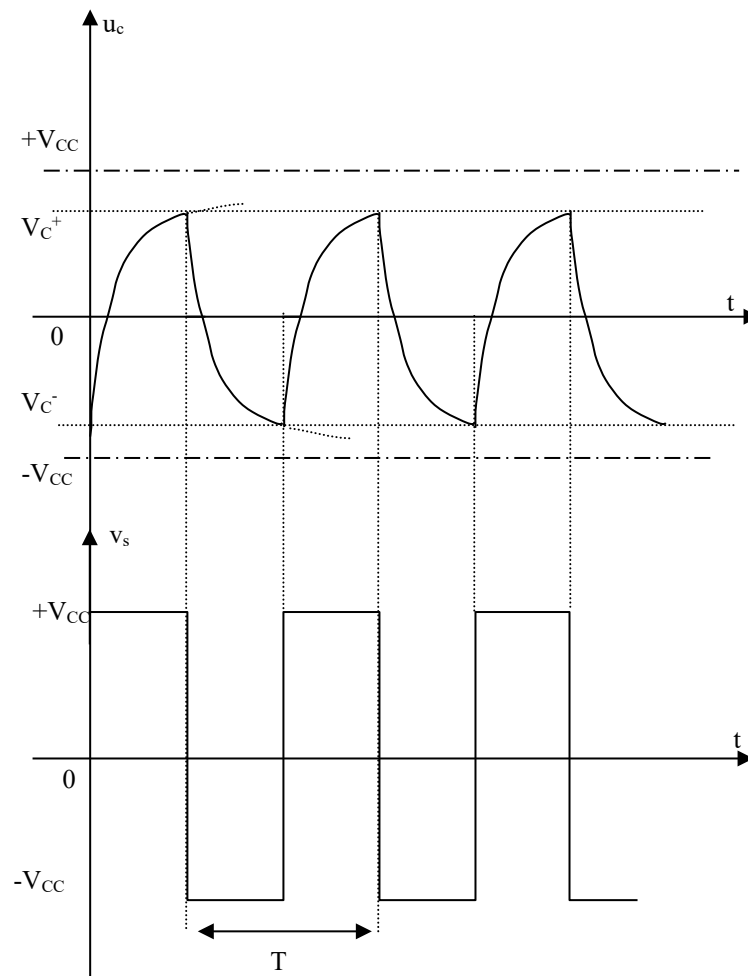


Figure 12. 2: Chronogrammes des tensions du circuit astable.

12.2 Le Temporisateur(Timer)

12.2.1 Présentation

Un temporisateur est un circuit dont la tension de sortie ne peut prendre que deux valeurs, l'une correspondant à un état stable, l'autre à un état instable obtenu pendant une durée déterminée à partir d'un signal de déclenchement appliqué à l'entrée.

Généralement sous forme de circuit intégré il comprend les composants actifs nécessaires à la commutation, mais il faut lui adjoindre des composants passifs externes (une résistance et un condensateur) pour fixer la durée souhaitée.

Exemple de circuit intégré : NE 555

Selon les fabricants on le trouve aussi sous les noms suivants : LM555, RC 555, MC 1455 dans la technologie bipolaire et ICL 7555, TLC 555 dans la technologie CMOS. La version courante est en boîtier DIL (dual in line) à 8 broches.

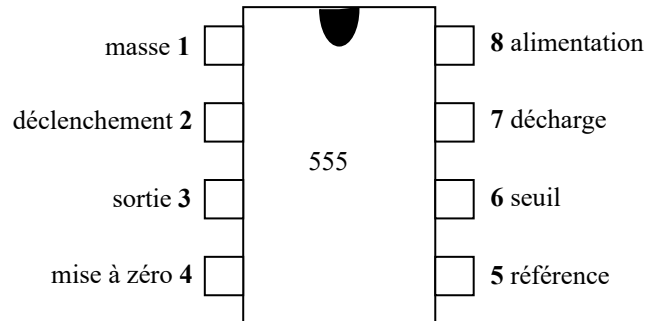


Figure 12. 3: Brochage du CI 555 vue de dessus.

Fonctionnement

Le fonctionnement des divers montages s'explique aisément en utilisant le schéma fonctionnel de la figure 12.4. Le circuit se compose de deux comparateurs, d'une bascule, d'un étage de sortie et d'un transistor de décharge. Le comparateur 1 appelé comparateur de temporisation, a une tension de référence fixée à $\frac{2}{3}V_{CC}$ par le diviseur formé des trois résistances identiques r branchées entre la masse et l'alimentation (chaque résistance vaut 5 k Ω).

Le comparateur 2 appelé comparateur de déclenchement (trigger) et sa tension de référence fixée à $\frac{1}{3}V_{CC}$ par le même diviseur de trois résistances. L'entrée du comparateur 1 est nommée seuil (Threshold). La tension de référence de ce même comparateur est accessible : c'est la borne appelée référence ou tension de commande (control voltage). On peut aussi utiliser cette entrée pour modifier la tension de référence du comparateur 2 à l'aide d'un circuit extérieur. L'entrée du comparateur 2 est appelé déclenchement : c'est elle qui reçoit le signal de départ de la temporisation dans l'application de base du circuit intégré. La sortie du comparateur 1 attaque la bascule sur son entrée R (reset : mise à zéro) tandis que la sortie du comparateur 2 est connectée à l'entrée S (set : mise à un). Il existe également une mise à zéro accessible de l'extérieur et prioritaire sur les autres entrées de la bascule. Cette commande est active à l'état bas. Lorsqu'on n'utilise pas la possibilité de mise à zéro externe il faut inhiber cette entrée en la reliant à l'alimentation. La sortie Q de la bascule est reliée à l'entrée d'un amplificateur (buffer) qui permet de délivrer un courant assez élevé à la sortie du circuit intégré : il peut atteindre 200 mA (bipolaire) et 100 mA (CMOS).

La sortie complémentée $\overline{Q}$ commande en commutation le transistor interne T qui permet de décharger le condensateur externe. Le collecteur de T est accessible sur la borne nommée décharge (discharge).

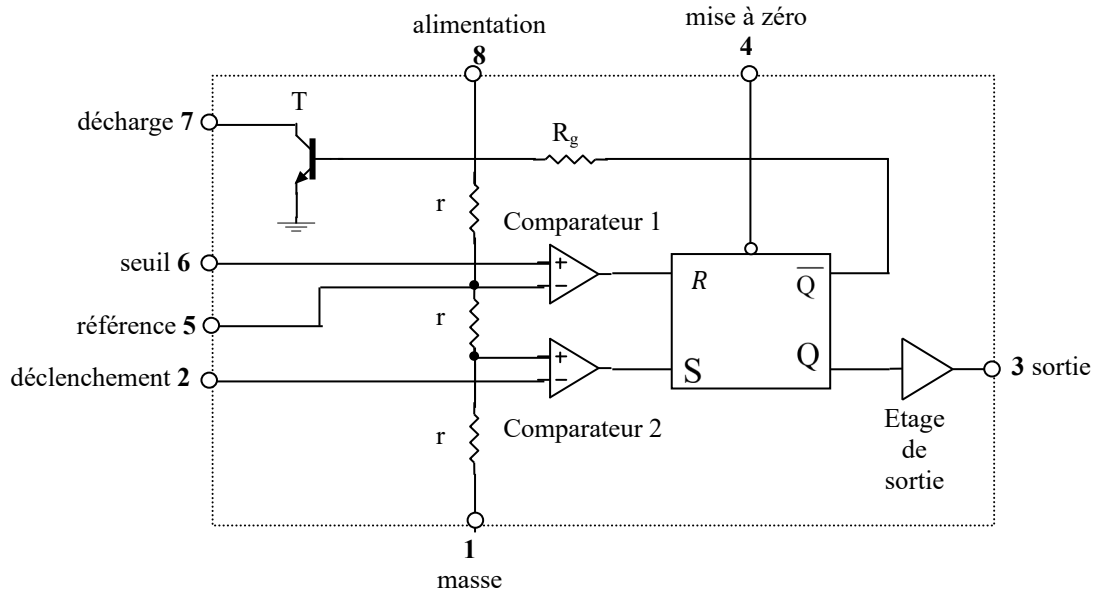


Figure 12. 4

12.2.2 Applications

Monostable

Un circuit monostable possède deux états, l'un stable et l'autre instable. Il passe de l'état stable à l'état instable sous l'effet d'une impulsion appliquée à son entrée et revient spontanément à l'état stable après un temps déterminé d'appelé durée du monostable.

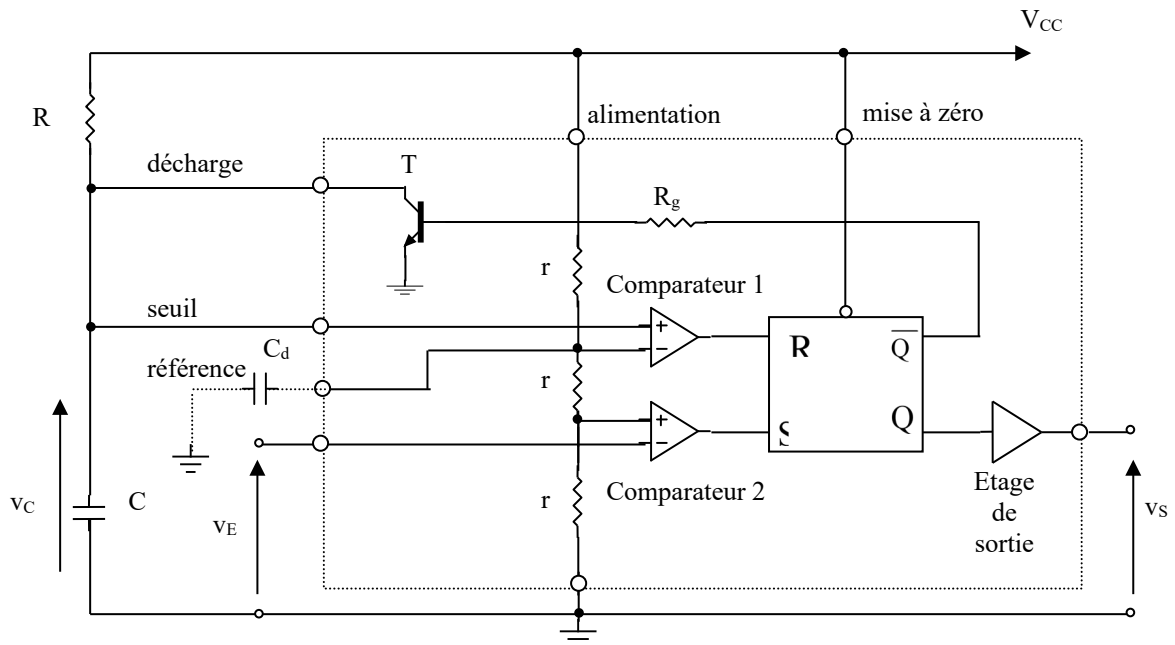


Figure 12. 5 : Schéma développé du monostable.

Le condensateur $C_d \approx 0,01 \mu\text{F}$ entre la référence et la masse permet d'éviter les modifications des tensions de référence des comparateurs (découplage).

Pour étudier le monostable, il faut d'abord déterminer quel est son état stable. Si v_S est à l'état haut V_H , le transistor T est bloqué et le condensateur se charge à travers R. Quand la tension v_C aux bornes du condensateur atteint le seuil $\frac{2}{3}V_{CC}$ du comparateur de temporisation, celui-ci bascule et remet la sortie Q du bistable à zéro. Le transistor T devient conducteur et décharge le condensateur C. La bascule reste alors dans cet état. L'état stable est donc l'état bas. : $v_S = V_B$.

Pour déclencher le monostable, il faut faire basculer le comparateur de déclenchement. Pour cela il faut appliquer à l'entrée une impulsion vers le bas partant de V_{CC} et atteignant 0. (ou tout au moins un niveau inférieur à $\frac{1}{3}V_{CC}$).

A l'application de l'impulsion à l'entrée, le comparateur de déclenchement bascule, le bistable passe à 1 et le transistor T se bloque ($\overline{Q} = 0$). Le condensateur C se charge ensuite exponentiellement vers V_{CC} avec la constante de temps $\tau = RC$. Quand la tension v_C aux bornes du condensateur atteint le seuil $\frac{2}{3}V_{CC}$, le bistable rebasculé, le transistor T entre en conduction et décharge le condensateur C presque instantanément.

Pendant la durée de la temporisation on a $v_C(t) = V_{CC}(1 - e^{-\frac{t}{\tau}})$. La durée de la temporisation se termine à l'instant où $v_C = \frac{2}{3}V_{CC}$. On en déduit que $d = RC \cdot \text{Log}(3)$.

On choisit généralement $1\text{k}\Omega < R < 100\text{k}\Omega$ et $1\text{nF} < C < 100\text{ }\mu\text{F}$ ce qui donne une durée de temporisation entre $1\text{ }\mu\text{s}$ et 1h. Toutefois la réalisation devient délicate au-delà de quelques dizaines de minutes.

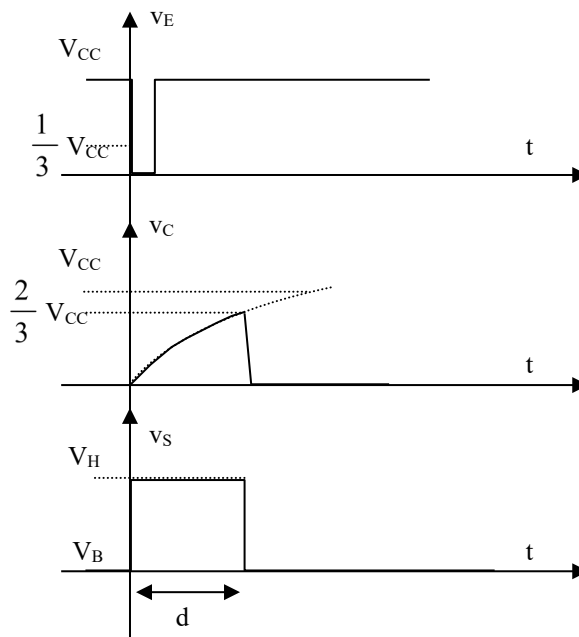


Figure 12. 6 : Chronogramme du monostable.

Les principales applications des monostables sont d'une part la temporisation et d'autre part la mise en forme d'impulsions. On trouve généralement ces circuits dans les générateurs d'impulsions.

Remarque : Pour assurer un retour spontané à l'état stable il est nécessaire que la durée de l'impulsion de déclenchement soit inférieure à d . Si cette condition n'est pas respectée le monostable ne fonctionne pas correctement. On lui assure un fonctionnement correct, pour n'importe quelle largeur d'impulsion de commande, en ajoutant au montage précédent un circuit de déclenchement composé d'un dérivateur (ρ , γ) et d'une diode D d'écrêtage. On choisit (ρ , γ) tels que l'impulsion obtenue à l'entrée v soit brève devant d .

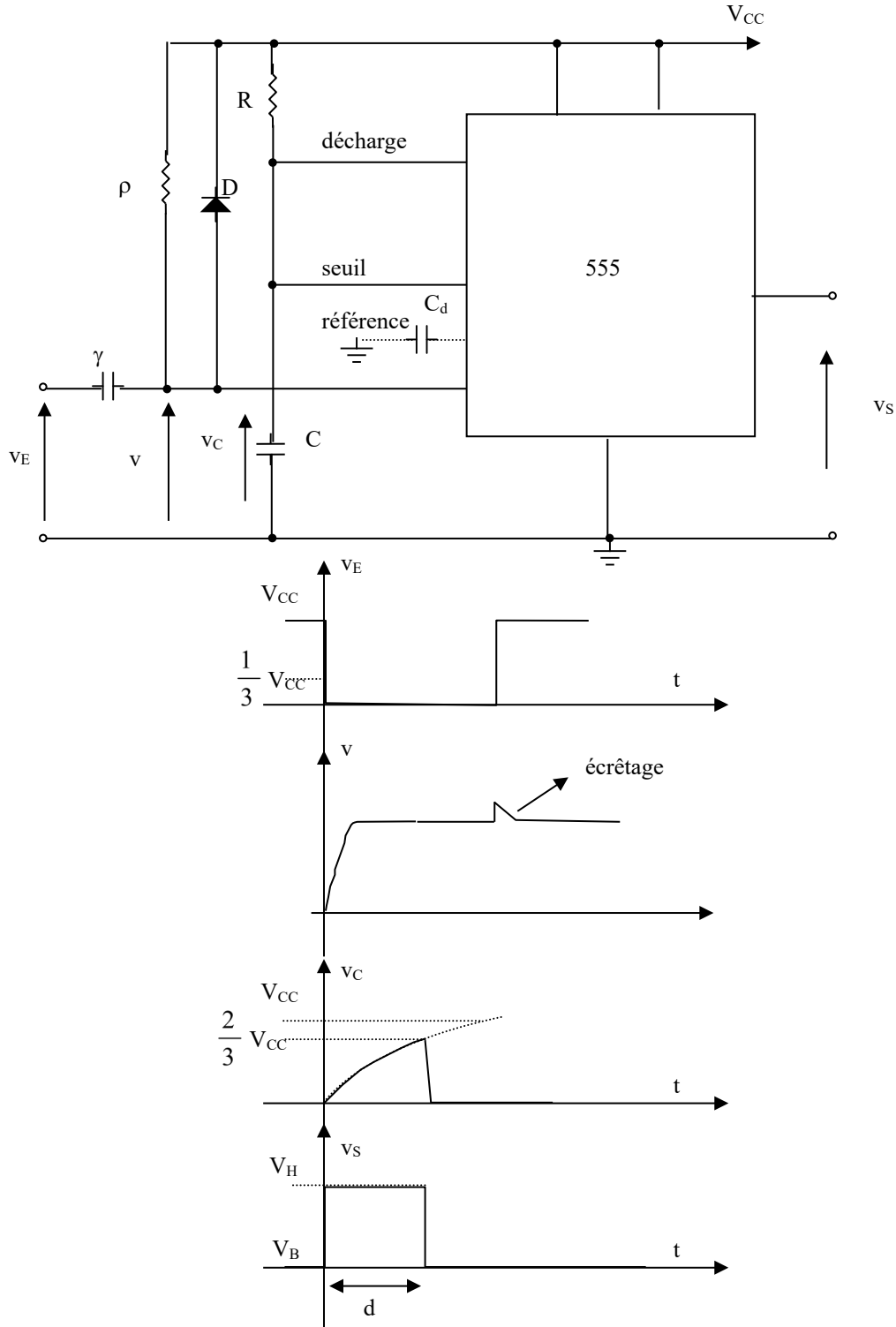


Figure 12. 7 : Chronogramme du monostable avec circuit de déclenchement.

12.2.3 Astable

Un circuit astable est un montage qui passe spontanément d'un état quasi-stable à un autre état quasi-stable puis revient à l'état initial, de façon périodique. C'est en fait un générateur de signaux rectangulaires. Un schéma d'astable est représenté à la figure 12.8.

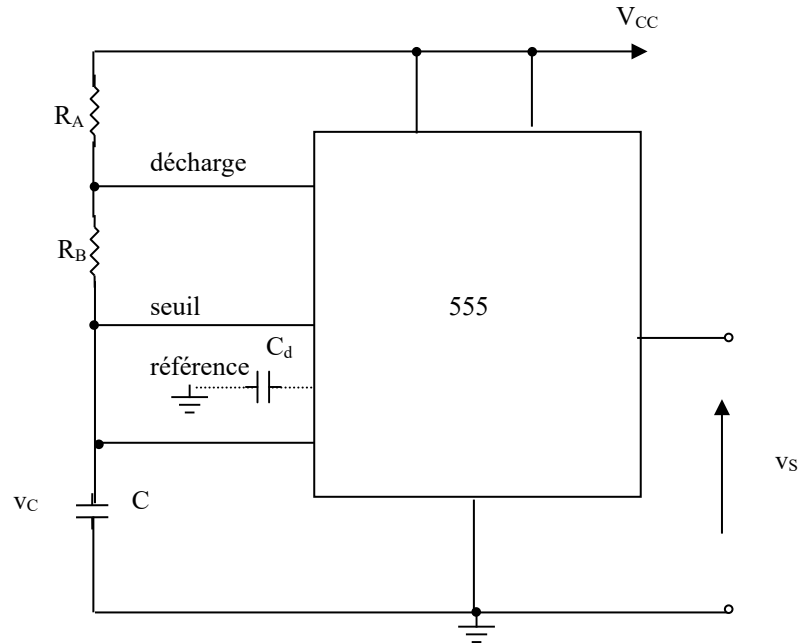


Figure 12. 8

Le circuit intégré joue le rôle de détecteur des seuils $\frac{1}{3}V_{CC}$, $\frac{2}{3}V_{CC}$. A l'instant initial le condensateur C est initialement déchargé, on a $v_C = 0$; la sortie $v_S = V_H$ et le transistor T est bloqué. A la mise sous tension le condensateur C se charge à travers les $R_A + R_B$. La tension de charge évolue exponentiellement avec la constante de temps $\tau = (R_A + R_B)C$.

Lorsque la tension v_C atteint $\frac{2}{3}V_{CC}$, le comparateur 1 bascule et la sortie passe à l'état bas. Le transistor T entre en conduction pour la décharge du condensateur C à travers la résistance R_B . La tension v_C décroît exponentiellement avec une constante de temps $\tau' = R_B C$. Lorsque v_C atteint la valeur $\frac{1}{3}V_{CC}$, le comparateur 2 bascule et la sortie passe à l'état à haut. Le transistor se bloque ($\overline{Q} = 0$) et le condensateur se charge de nouveau à travers $R_A + R_B$.

Régime transitoire

L'évolution de la tension est donnée par : $v_C(t) = V_{CC}(1 - e^{-\frac{t}{\tau}})$.

La durée t_0 est déterminée par : $\frac{2}{3}V_{CC} = V_{CC}(1 - e^{-\frac{t}{\tau}})$. On trouve $t_0 = (R_A + R_B)\text{Log}3$.

Régime permanent

A partir de t_0 le fonctionnement devient périodique. $v_C(t) = \frac{2}{3} V_{CC} e^{-\frac{t}{\tau}}$ en prenant le début de cette phase comme origine des temps.

La durée de cette phase de décharge est donnée par : $\frac{1}{3} V_{CC} = \frac{2}{3} V_{CC} e^{-\frac{t}{\tau}}$. On trouve $t_1 = R_B \text{ Log}2$.

Pendant la phase de charge en prenant le début de cette phase comme la nouvelle origine

$$v_C(t) = V_{CC} - \frac{2}{3} V_{CC} e^{-\frac{t}{\tau}}.$$

La durée de cette phase est donnée par : $\frac{2}{3} V_{CC} = V_{CC} - \frac{2}{3} V_{CC} e^{-\frac{t}{\tau}}$. On trouve $t_2 = (R_A + R_B) \text{ Log}2$.

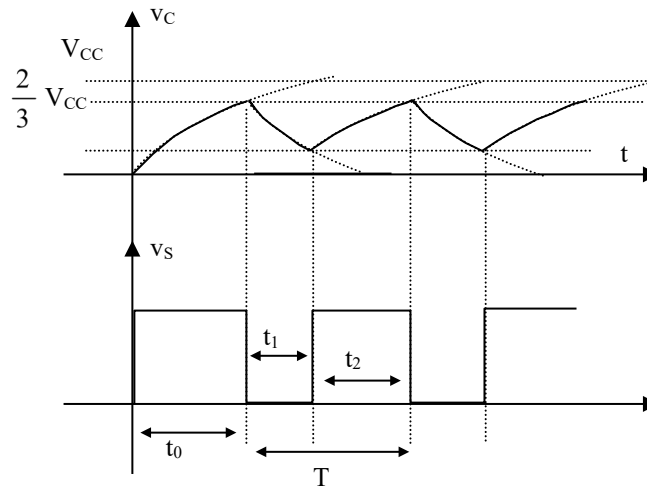


Figure 12. 9 :

12.2.4 Générateur de rampes

Dans les montages qui précèdent la charge du condensateur C est exponentielle. Pour obtenir une rampe linéaire il suffit de s'assurer que cette charge se fait à courant constant. On remplace alors la résistance de charge R par un générateur de courant réalisé avec un transistor PNP (figure 12.10).

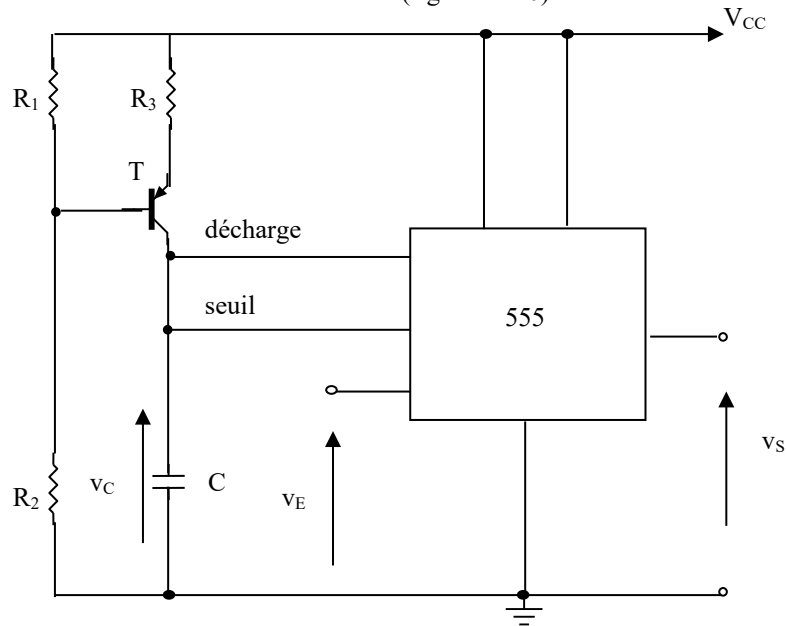


Figure 12. 10:

La figure 12.11 donne les chronogrammes du générateur de rampes. La rampe est disponible aux bornes du condensateur C.

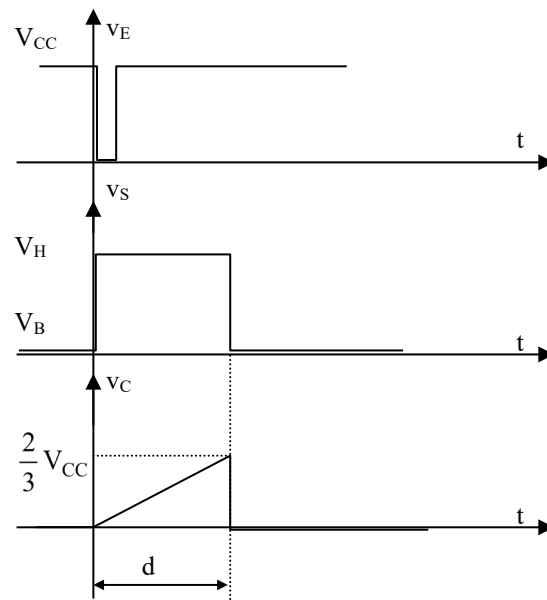


Figure 12. 11 : Chronogrammes du générateur de rampes

13 CONVERSION NUMERIQUE-ANALOGIQUE CNA

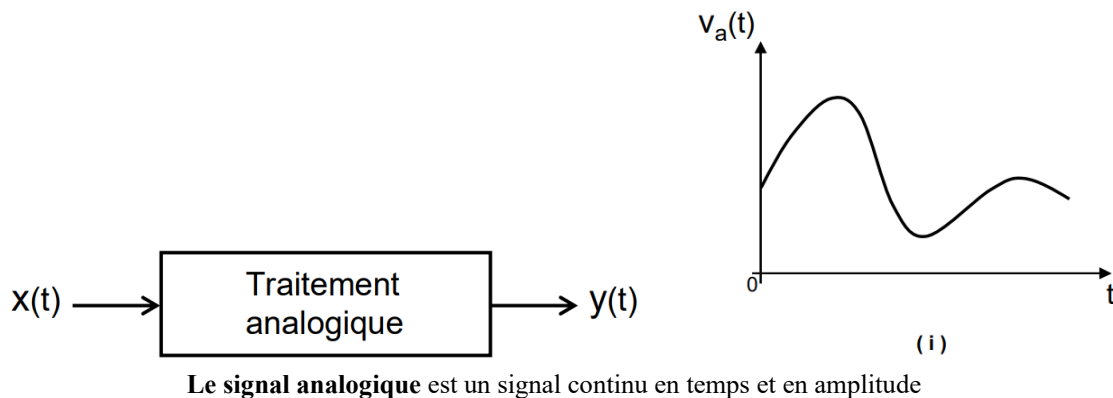
13.1 Conversion

13.1.1 Représentation d'une grandeur physique

La valeur numérique d'une grandeur physique peut être représentée soit de manière analogique, soit de manière numérique.

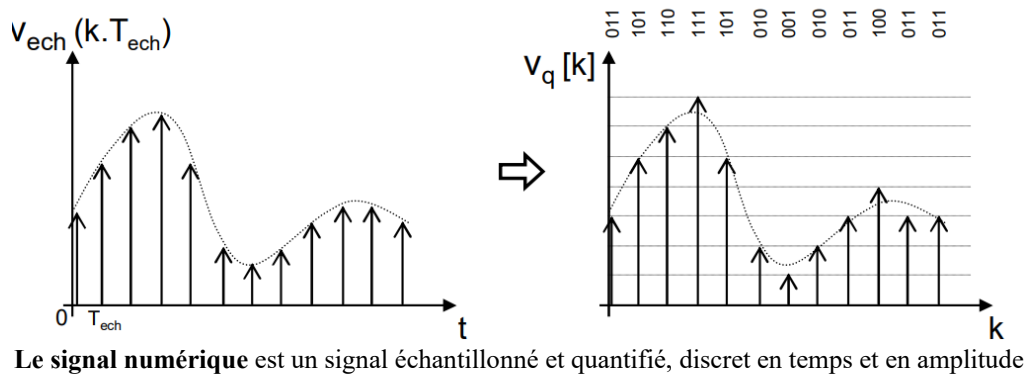
13.1.2 Représentation analogique

Prenons l'exemple du compte-tours d'une voiture. La rotation de l'aiguille au cours du temps se fait de façon continue : à la vitesse de rotation N correspond un angle de rotation θ de l'aiguille qui lui est proportionnel. Cela caractérise la représentation analogique d'une grandeur.



13.1.3 Représentation numérique

Prenons une montre à aiguilles à quartz et observons la rotation de la trotteuse (l'aiguille des secondes) : sa progression au cours du temps se fait de façon discontinue : à la durée correspond l'angle de rotation qui ne lui est plus proportionnel ; chaque tour d'aiguille se fait par sauts : 60 sauts par tour pour l'aiguille indiquent les secondes. Cela caractérise la représentation numérique d'une grandeur.



13.1.4 Systèmes

13.1.4.1 Systèmes analogiques

La plupart des grandeurs qui doivent être mesurées (intensités, tension, température, pression, vitesse, ...) sont des grandeurs analogiques. Les systèmes analogiques couramment utilisés sont les oscilloscopes analogiques, les ampèremètres et voltmètres analogiques (progressivement remplacés par des appareils numériques), les récepteurs radiophoniques, les magnétophones,

13.1.4.2 Systèmes numériques

Dans ces systèmes les grandeurs physiques évoluent de manière discontinue. C'est le cas dans les ordinateurs, les calculatrices, les multimètres numériques, les machines-outils à commande numérique.

Les principaux avantages des systèmes numériques sont :

- facilité de programmation,
- plus grande précision et de rapidité que les systèmes analogiques,
- possibilité de mémorisation,
- plus faible sensibilité aux perturbations que les systèmes analogiques.

13.1.4.3 Systèmes hybrides

En réalité beaucoup de systèmes sont hybrides. Exemple le voltmètre numérique. Il capte une grandeur analogique, la tension, et affiche un nombre.

13.2 Conversion numérique-analogique (CNA)

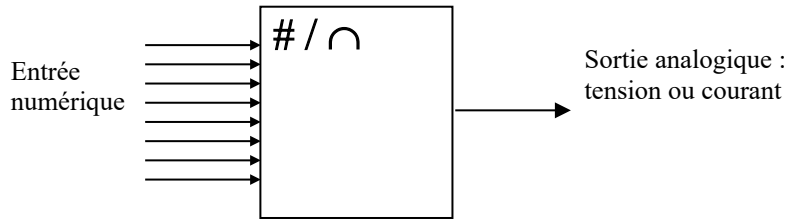


Figure 13. 1

13.2.1 Convertisseur numérique-analogique CNA.

La conversion numérique-analogique réalise la transformation d'un signal numérique, généralement représenté en binaire naturel ou en décimal codé binaire (DCB), en une tension ou un courant. La figure 13.1 est la représentation symbolique du convertisseur qui réalise cette opération. Lorsque le dispositif reçoit une information sous forme de mot de n bits $N = (a_1, a_2, \dots, a_n)$ à l'entrée il la transforme en un signal analogique :

$$v_s = a_1 \cdot \frac{V_r}{2} + a_2 \cdot \frac{V_r}{2^2} + a_3 \cdot \frac{V_r}{2^3} + \dots + a_n \cdot \frac{V_r}{2^n}$$

V_r est une tension de référence appliquée au convertisseur et qui fixe l'échelle des tensions de sortie. La caractéristique de transfert est donnée par courbe $v_s(N)$. C'est une courbe en escalier qui s'appuie sur une droite. Cette droite est l'enveloppe de la caractéristique idéale. Les caractéristiques essentielles d'un CNA sont résumées dans le tableau ci-dessous.

Tableau 13. 1

	Définition	Notation	Exemple
E N T R E E	Nombre d'éléments binaire	n	8
	Nombre de points	$N_{pe} = 2^n$	256
	Nombre maximal	$N_{pe} - 1$	255
	Résolution	$\Re = [N_{pe}]^{-1} = \frac{1}{2^n}$	$\frac{1}{256}$
S O U T I E	Tension pleine échelle	U_{pe}	10 V
	Résolution	$S_0 = \Re \cdot U_{pe}$	39 mV
	Tension maximale	$S_0 \cdot (N_{pe} - 1)$	9,96 V

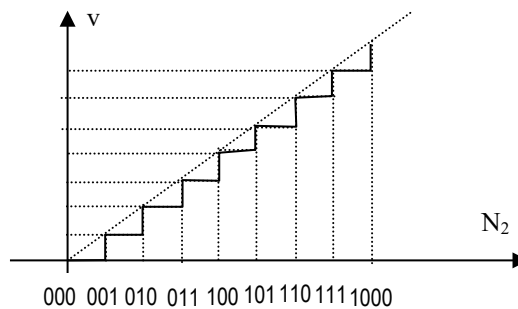
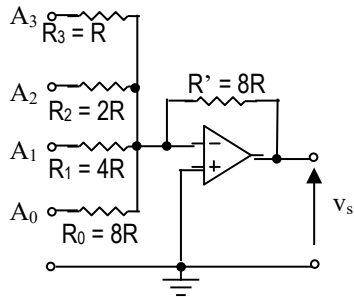


Figure 13. 2

13.2.1.1 Exemples de réalisation

13.2.1.1.1 Echelle de résistances pondérées



A chaque bit d'un nombre binaire N de n bits, on fait correspondre une tension continue dont la valeur est 0 ou E selon que ce bit a lui-même pour valeur 0 ou 1. On effectue ensuite une somme pondérée des n tensions associées à N , en affectant à chaque tension le poids du bit correspondant au sein du nombre N . Le montage sommateur inverseur de la figure 13.3 permet de réaliser un tel dispositif en choisissant les résistances $R_n = 2^n \cdot R$.

Lorsque $N = A_3A_2A_1A_0$ la sortie du CNA indique $v_s = -(2^3 \cdot A_3 + 2^2 \cdot A_2 + 2^1 \cdot A_1 + 2^0 \cdot A_0) \cdot E$; ainsi la tension de sortie v_s est donc proportionnelle au nombre N .

Figure 13. 3 : Echelle de résistances pondérées

13.2.1.1.2 Réseau R-2R en échelle 4 bits

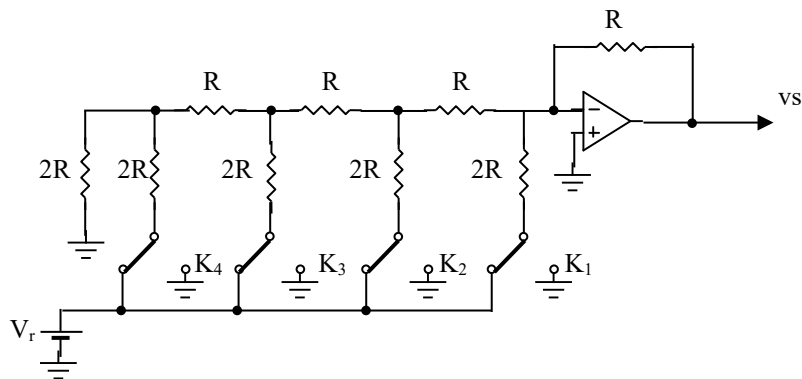


Figure 13. 4 : CNA à réseau R-2R en échelle.

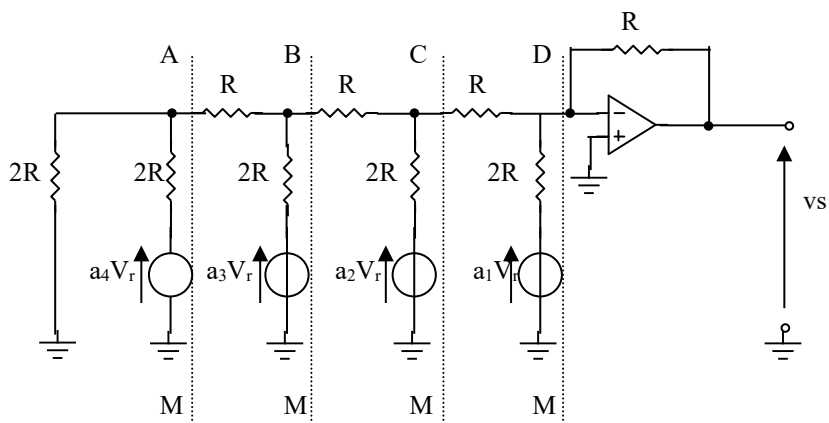


Figure 13. 5 : Schéma équivalent de la figure 13.4.

On détermine le modèle de Thévenin vu à gauche des points A et M.

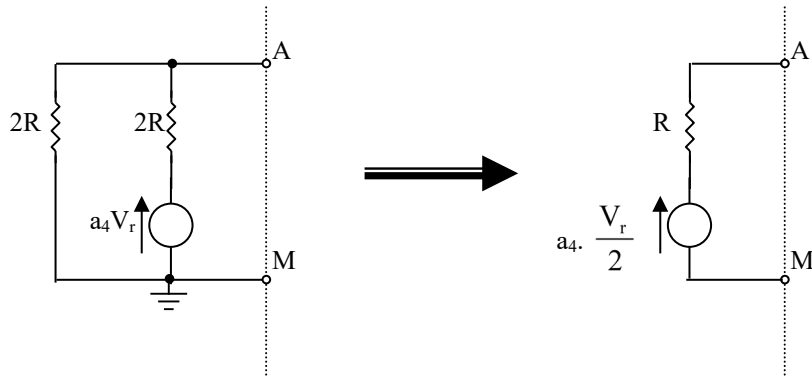


Figure 13. 6 : Modèle de Thévenin vu des bornes AM.

On détermine ensuite le modèle de Thévenin du dipôle vu des bornes BM.

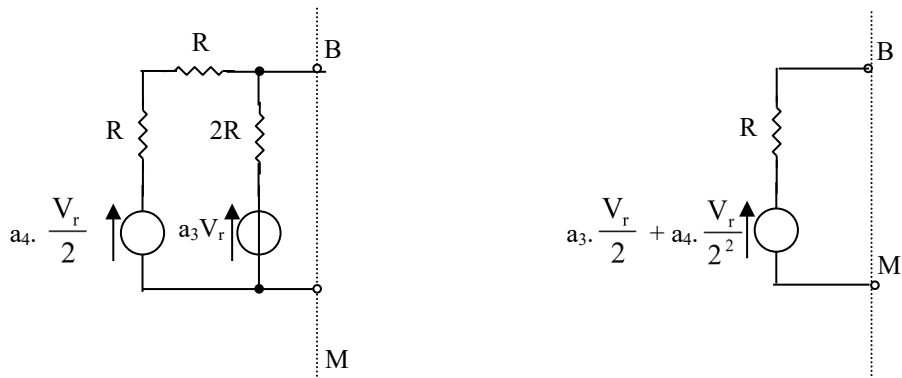


Figure 13. 7 : Modèle de Thévenin vu des bornes BM.

De la même façon on trouve le modèle de Thévenin vu des bornes CM puis des bornes DM. On obtient :

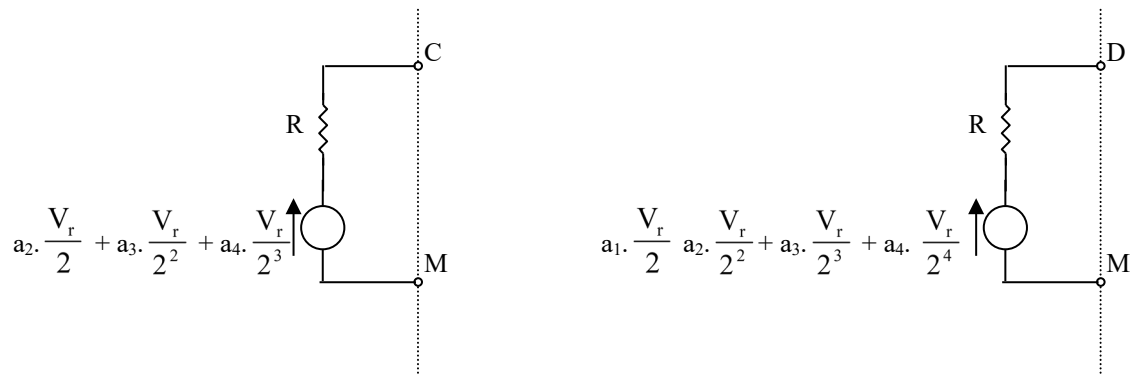
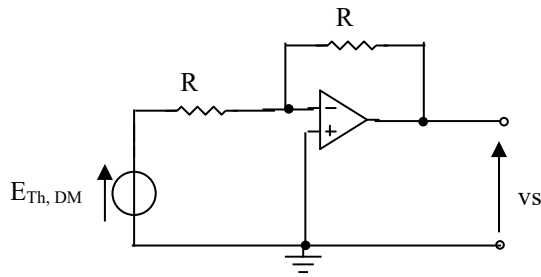


Figure 13. 8

Il est alors possible de déterminer la tension de sortie à l'aide du schéma de la figure 13.9.



$$\text{Avec } E_{Th, DM} = a_1 \cdot \frac{V_r}{2} + a_2 \cdot \frac{V_r}{2^2} + a_3 \cdot \frac{V_r}{2^3} + a_4 \cdot \frac{V_r}{2^4}$$

$$R_{Th, DM} = R$$

Figure 13. 9: Schéma équivalent final pour le calcul de v_s

Le schéma de la figure 13.9 permet de calculer $v_s = - \left(\frac{a_1}{2} + \frac{a_2}{4} + \frac{a_3}{8} + \frac{a_4}{16} \right) V_r$. Le montage étudié est donc un CNA à 4 bits. Si on désire avoir des tensions de sortie positives, il suffit de prendre V_r négative.

14 CONVERSION ANALOGIQUE NUMERIQUE CAN

La conversion analogique-numérique réalise la transformation d'une tension ou d'un courant en signal numérique (figure 14.1) généralement représenté avec le code binaire naturel ou le code décimal codé binaire (DCB).

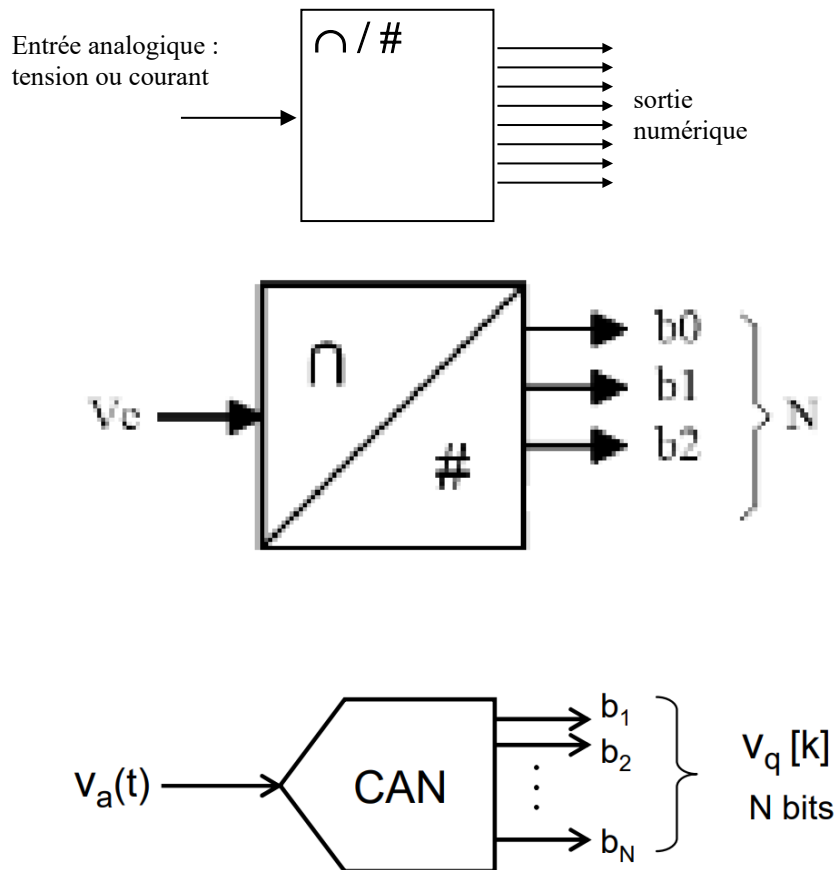
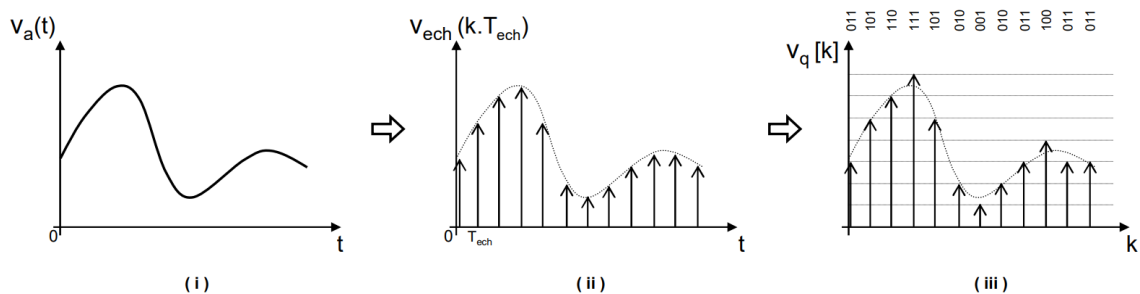


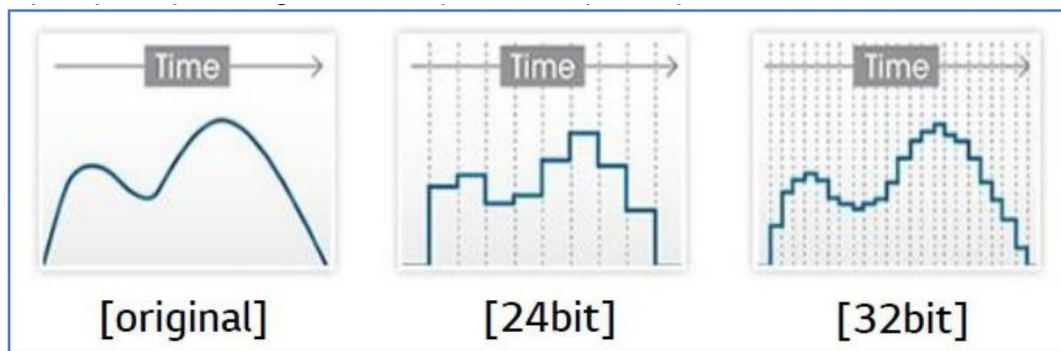
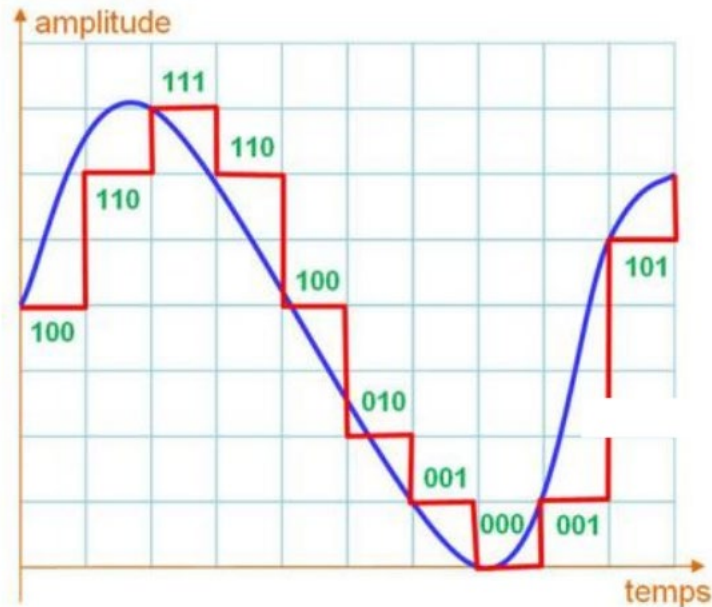
Figure 14. 1



Un signal analogique, $V_a(t)$ continu en temps et en amplitude (i) est échantillonné à une période d'échantillonnage constante T_{ech} . On obtient alors un signal échantillonné $V_{ech}(k.T_{ech})$ discret en temps et continu en amplitude (ii). Ce dernier est ensuite quantifié, on obtient alors un signal numérique $V_q[k]$ discret en temps et en amplitude (iii). La quantification est liée à la résolution du CAN (son nombre de bits) ; dans l'exemple précédent $V_q[k]$ peut prendre huit amplitudes différentes (soit 2^3 , 3 étant le nombre de bits du CAN). La figure ci-dessus.(iii) présente également le code numérique sur trois bits (en code binaire naturel) associé à $V_q[k]$ en fonction du temps.

Caractéristiques des convertisseurs analogique - numérique idéaux.

On ne s'intéressera dans le cadre de ce cours qu'aux seuls CAN à quantification uniforme.



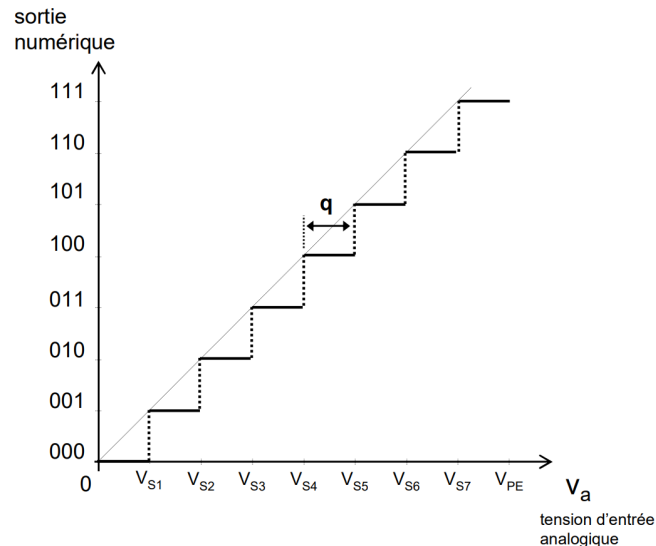
Caractéristique de transfert.

Le pas de quantification et la précision d'un CAN dépendent du nombre de bits en sortie, appelé résolution. Pour un CAN à N bits, le nombre d'états possibles en sortie est 2^N , ce qui permet d'exprimer des signaux numériques de 0 à 2^N-1 en code binaire naturel.

Un CAN est caractérisé également par la plage de variation acceptable de la tension analogique d'entrée, appelée Pleine Echelle (FS pour Full Scale en anglais) et que nous noterons V_{PE} .

La pleine échelle est divisée en autant de plages d'égale dimension (cas de la quantification uniforme) qu'il y a d'états possibles de la sortie numérique. Chaque plage est associée à un code numérique représentant la tension analogique d'entrée.

La figure II.6 représente la caractéristique de transfert idéale (sans défaut) en escalier d'un CAN à 3 bits.



Caractéristique de transfert idéale d'un CAN à quantification linéaire par défaut.

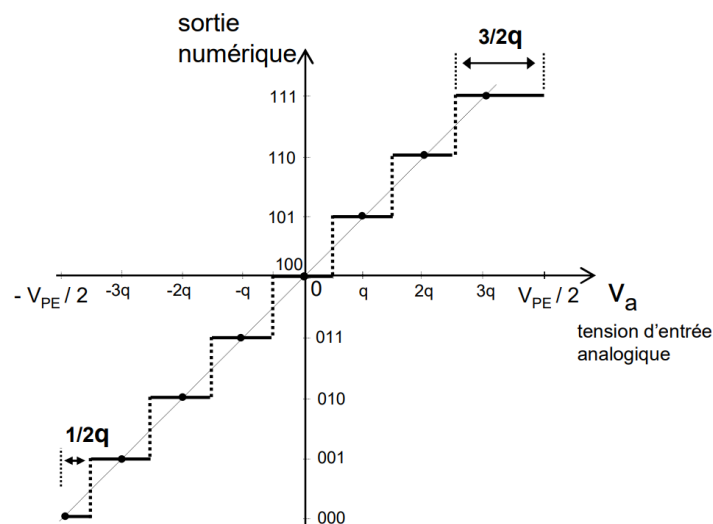
On définit le quantum, ou LSB (pour Least Significant Bit, le bit de poids faible) comme étant la dimension de ces plages. On le note q et l'obtient par :

$$q = \frac{V_{PE}}{2^N} \quad (\text{il y a bien } 2^N \text{ "marches" à "l'escalier"}).$$

Les tensions de seuil V_{Sk} , correspondant aux transitions entre les codes de sortie, sont telles que : $V_{Sk} = k.q$ $k \in \{1, \dots, 7\}$ ce qui correspond à une quantification linéaire par défaut. Sur la figure précédente est également portée en pointillé la droite de transfert idéale ; elle correspond à un CAN de résolution infinie (un tel CAN n'existe pas).

CAN bipolaire.

Les caractéristiques précédentes sont celles de CAN unipolaires dont la tension analogique d'entrée est positive. Bien souvent, un même CAN peut être configuré également en mode bipolaire de façon à accepter une tension analogique d'entrée négative ou positive (la plage de variation est alors symétrique entre $-\frac{1}{2}V_{PE}$ et $+\frac{1}{2}V_{PE}$). La figure ci-dessous présente la caractéristique de transfert correspondante.



Caractéristique de transfert d'un CAN bipolaire

14.1 Exemple de réalisation

On étudie le principe des convertisseurs à approximations successives (figure 14.2). Les différents bits de la décomposition sont déterminés l'un après l'autre :

$$v = \left(\frac{a_1}{2} + \frac{a_2}{2^2} + \frac{a_3}{2^3} + \dots + \frac{a_n}{2^n} \right) V_r.$$

On compare d'abord v_s (signal à convertir) à $V_1 = \frac{V_r}{2}$

$$\begin{cases} \text{Si } v < V_1 \text{ alors } a_1 = 0 \\ \text{Si } v \geq V_1 \text{ alors } a_1 = 1 \end{cases}$$

on compare ensuite v_s à $V_2 = a_1 \frac{V_r}{2} + \frac{V_r}{4}$

$$\begin{cases} \text{Si } v < V_2 \text{ alors } a_2 = 0 \\ \text{Si } v \geq V_2 \text{ alors } a_2 = 1 \end{cases}$$

On continue en essayant successivement $\frac{V_r}{8}, \frac{V_r}{16}, \dots$

Après la dernière comparaison à $\frac{V_r}{2^n}$, on peut dire que l'erreur est inférieure à $\frac{V_r}{2^n}$.

On peut réaliser une telle conversion à l'aide d'un microprocesseur comme l'indique la figure 14.2.

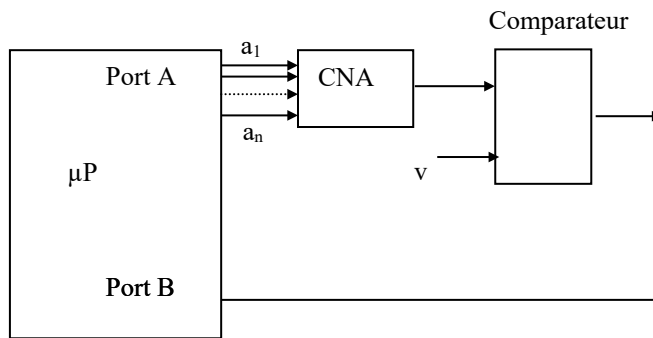


Figure 14. 2

Le microprocesseur se charge de commander les différentes comparaisons, les seuils du comparateur étant créés par un CNA. Après opération, le résultat est disponible sur le port A du microprocesseur.

Représentation temporelle et représentation fréquentielle

Série de Fourier

Tout signal $v(t)$, périodique de période $T = \frac{1}{f}$, peut se transformer en un signal périodique $v(\theta)$ de période 2π en faisant le changement de variable $\theta = 2\pi f.t$

Tout signal périodique $v(\theta)$ de période 2π décomposer en une somme de :

- un terme constant V_{moy} : valeur moyenne de $v(\theta)$
- une infinité de fonctions sinusoïdales de θ , de fréquences multiples de celle de $v(\theta)$: $f, 2f, 3f, \dots, nf, \dots$

soit : $v(\theta) = V_{\text{moy}} + \sum_{n=1}^{+\infty} [a_n \cos(n\theta) + b_n \sin(n\theta)]$ avec :

$$a_n = \frac{1}{\pi} \int_{\theta_0}^{\theta_0+2\pi} v(\theta) \cos(n\theta) d\theta \quad \text{et} \quad b_n = \frac{1}{\pi} \int_{\theta_0}^{\theta_0+2\pi} v(\theta) \sin(n\theta) d\theta$$

La somme des termes de même fréquence que $v(\theta)$ donne le signal que l'on appelle le fondamental :

$V_1 = a_1 \cos(\theta) + b_1 \sin(\theta)$ expression qui peut se mettre sous la forme : $F_1 = V_{1\text{max}} \sin(\theta + \varphi_1)$ avec φ_1 la phase.

Les autres termes sinusoïdaux $F_n = V_{n\text{max}} \sin(n\theta + \varphi_n)$ sont appelés des harmoniques de rang n (n étant le coefficient multiplicateur).

Remarque :

- Si $v(\theta)$ est une fonction paire alors tous les coefficients b_n sont nuls
- Si par contre $v(\theta)$ est impaire alors tous les coefficients a_n sont nuls.

Représentation fréquentielle – Spectres

Compte tenu de ce qui précède il est possible de représenter autrement la fonction périodique $v(\theta)$; c'est la représentation fréquentielle ou encore spectre du signal.

La représentation spectrale comprend :

- un diagramme des amplitudes des harmoniques de la décomposition en série de Fourier en fonction de la fréquence : c'est le spectre d'amplitude,
- un diagramme des phases des harmoniques de la décomposition en série de Fourier en fonction de la fréquence : c'est le spectre de phase.

Bibliographie

GORGOL Jean-Luc, LOMBART Michel, MAYE Pierre, *Cours d'électronique*, EYROLLES

BRETON Raymond, *Les bases de l'électronique*, EYROLLES

MAYE Pierre, *Les circuits intégrés analogiques*, EYROLLES

LETOCHA, *Circuits intégrés linéaires*, Mc Graw Hill

DEMAYE R., GAGNE C., *Alimentations électroniques Théorie et Pratique*, EDITIONS RADIO

MORNAND J., *Technologie d'électronique*, DUNOD

HATCH John J., *Electronics for Technicians*, MACGRAW-HILL

MALVINO Albert Paul, *Principes d'électronique*, EDISCIENCE

HAMBLEY Allan R. *Electrical Engineering Principles & Applications* Prentice Hall

Exercices et Problèmes

Network Analysis

***P2.23.** Find the values of i_1 and i_2 in Figure P2.23.

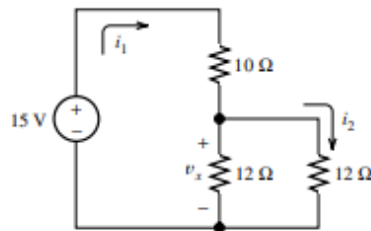


Figure P2.23

***P2.24.** Find the values of i_1 and i_2 in Figure P2.24. Find the power for each element in the circuit, and state whether each is absorbing or delivering energy. Verify that the total power absorbed equals the total power delivered.

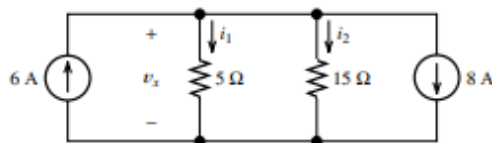


Figure P2.24

***P2.25.** Find the values of v and i in Figure P2.25.

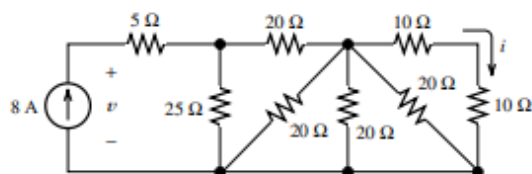


Figure P2.25

***P2.26.** Find the voltages v_1 and v_2 for the circuit shown in Figure P2.26 by combining resistances in series and parallel.

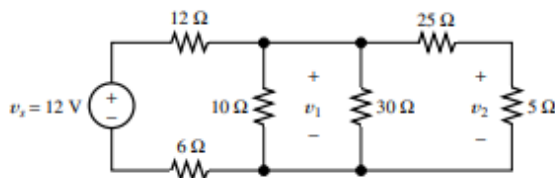


Figure P2.26

P2.27. Consider the circuit shown in Figure P2.26. Suppose that the value of v_s is adjusted until $v_1 = 10$ V. Determine the new values for v_2 and v_s . (Hint: Start at the location of v_2 and compute currents and voltages, moving to the right and left.)

P2.28. Find the values of v_s , v_1 , and i_2 in Figure P2.28.

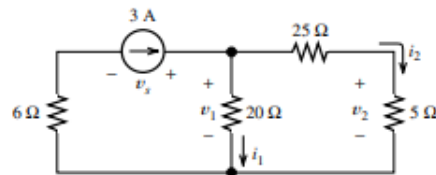


Figure P2.28

P2.29. Determine the values of i_1 and i_2 in Figure P2.29.

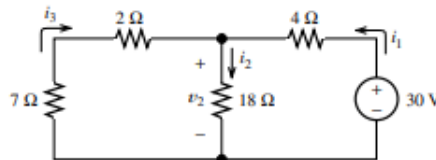


Figure P2.29

P2.30. Find the voltage v and the currents i_1 and i_2 for the circuit shown in Figure P2.30.

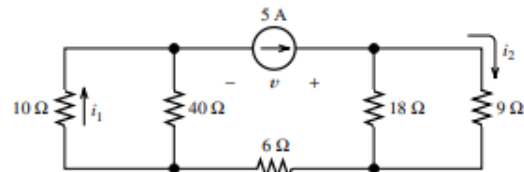


Figure P2.30

P2.31. Solve for the values of i_1 , i_2 , and the powers for the sources in Figure P2.31. Is the current source absorbing energy or delivering it? Is the voltage source absorbing energy or delivering it? Check to see that power is conserved in the circuit.

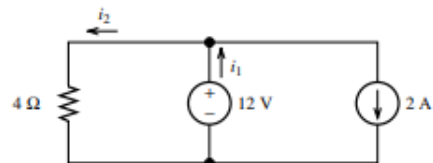


Figure P2.31

P2.32. Consider the circuit shown in Figure P2.32. With the switch open, we have $v_2 = 10$ V. On the other hand, with the switch closed, we have $v_2 = 8$ V. Determine the values of R_2 and R_L .

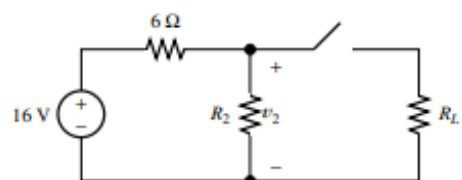
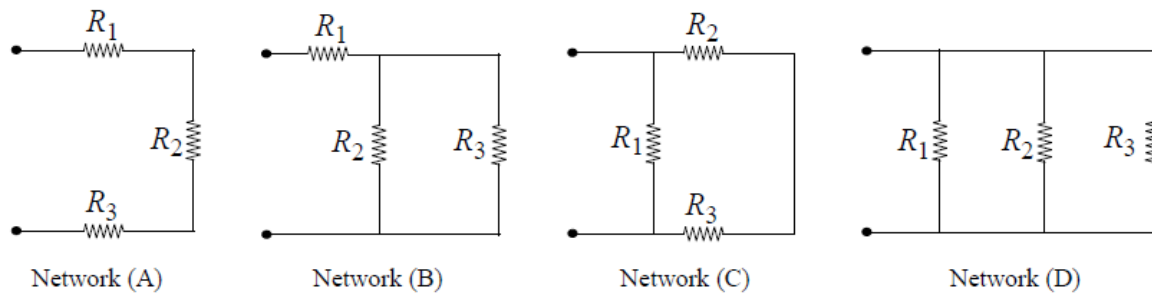
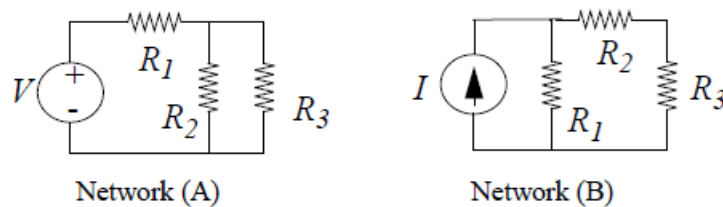


Figure P2.32
Dr Akpe AGBOSSOU

Exercise 1 NA

1.1 Determine the resistance of each network shown below as viewed from its port.

1.2 For both networks shown below, find the voltage across each resistor. (Hint: make use of the results of question 2.1.)

**Exercise 2NA**

Find the equivalent resistance between terminals a and b in Figure 1.

$$R_1 = 1\Omega ; R_2 = 2\Omega ; R_3 = 4\Omega \text{ and } R_4 = 3\Omega.$$

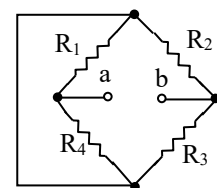
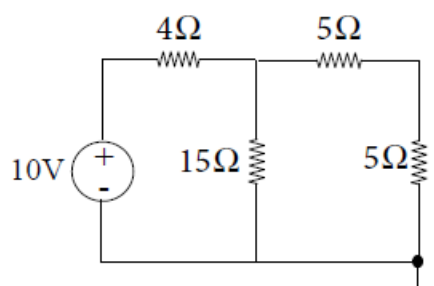


Figure 5

Exercise 3NA

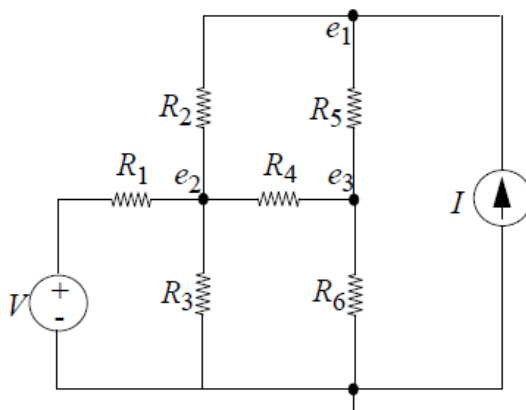
Determine the power consumed by the 15 Ω resistor in the network shown below. (Hint: use the series/parallel simplification method)

Exercise 4NA

Following the node method, develop a set of simultaneous equations for the network shown below that can be used to solve for the three unknown node voltages. Express these equations in the form :

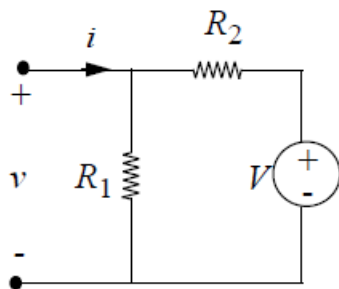
$$G \begin{bmatrix} e_1 \\ e_2 \\ e_3 \end{bmatrix} = S$$

where G is a 3×3 matrix of conductance terms and S is a 3×1 vector of terms involving the sources. *You need not solve the set of equations for the node voltages.*

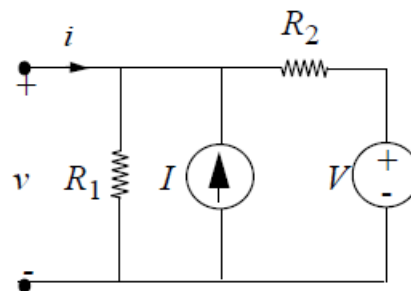


Exercise 5NA

Find the Thevenin and Norton equivalents of the following networks, and graph their i - v relations as viewed from their ports. (Hint: use superposition for Network B.)



Network (A)



Network (B)

Exercise 6NA

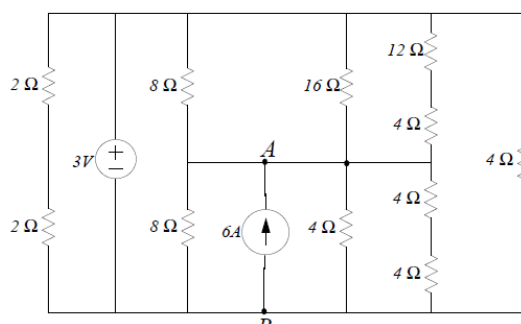


Figure A

(A) Determine the values of R_1 , R_2 and R_3 so that the entire circuit in the Figure A is equivalent to the simpler circuit shown Figure B for the purpose of creating the Norton equivalent of the above circuit when viewed from its port labeled A-B.

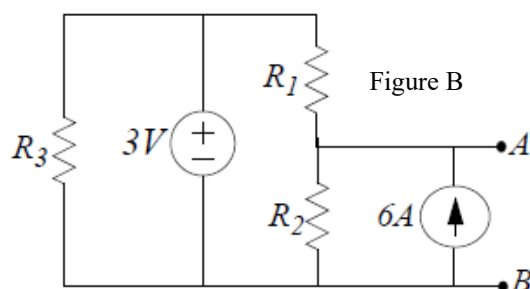
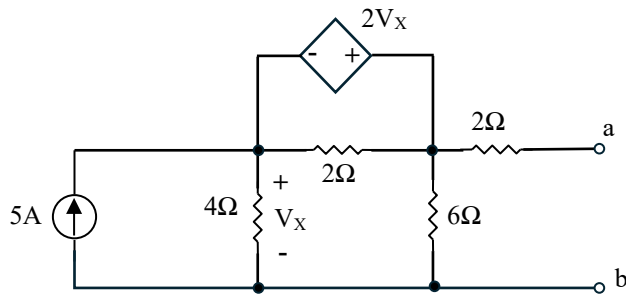


Figure B

(B) Assuming $R_1 = R_2 = R_3 = 8\Omega$ in the circuit in Part (A), draw the Norton equivalent of the circuit when viewed from its A-B port. Note that these may not be the values you obtained in Part (A). (Be sure to specify element values, units and polarities.)

(email : komiagbossou24@gmail.com)

Exercise 8NA

Find the Thevenin equivalent circuit at terminals a-b. (Please note that you have voltage dependent source in the circuit.)

Exercises on Diode

diodes idéales et diodes réelles

Exercise 1D

What is an ideal diode? Draw its characteristic.

After solving a circuit with ideal diodes, what check is necessary for diodes initially assumed to be on? Off?

Exercise 2D

Find the values of I and V for the circuits of figure 1 assuming that the diodes are ideal.

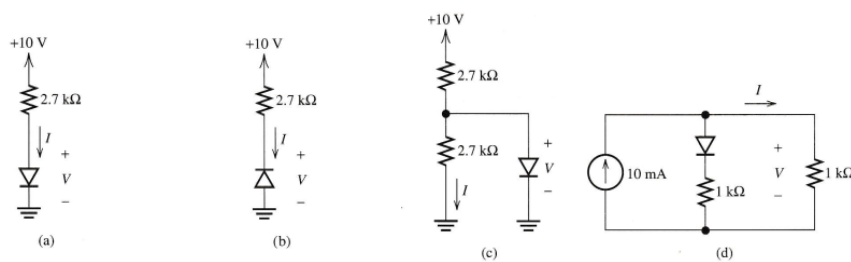


Figure 6

Exercise 3D

Find the values of I and V for the circuits of figure 2 assuming that the diodes are ideal.

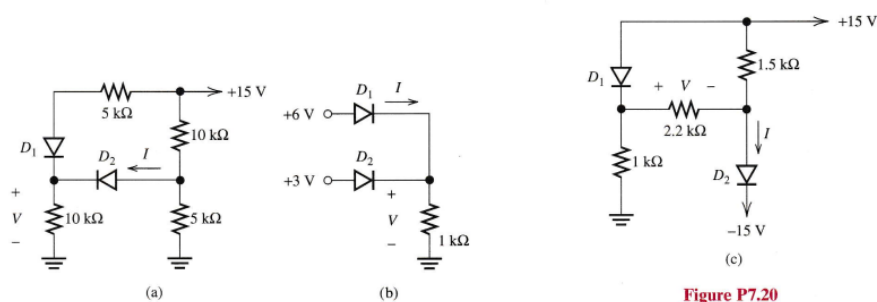


Figure P7.20

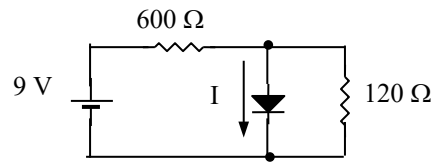
Figure 7

Exercise 4D : diode réelle

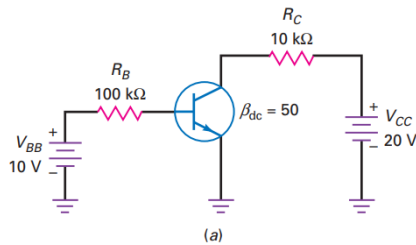
On considère le montage de la figure ci-dessous. La caractéristique $I(V)$ de la diode (considérée réelle) est donnée par le tableau suivant :

I(mA)	1	2	4	5	8
V(V)	0,5	0,55	0,60	0,616	0,65

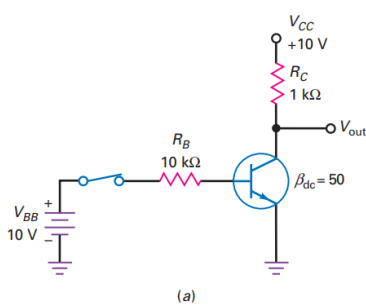
-
- Tracer sur papier millimétré la caractéristique $I(V)$ de la diode,
- Déterminer le courant I dans la diode.



 Transistor en régime continu

Exercise 1BJT

Explain why the transistor is operating in saturation region?

Exercises

- 1- Explain why the transistor is in hard saturation.
- 2- Suppose the base resistance R_B is increased to $1\text{ M}\Omega$. Is the transistor still saturated?
- 3- Suppose the collector resistance R_C is decreased to $5\text{ k}\Omega$. Does the transistor remain in the saturation region?
- 4- The collector supply voltage is decreased to 5 V . What are the two values of the output voltage? If the saturation voltage $V_{CE(\text{sat})}$ is 0.15 V and the collector leakage current I_{CEO} is 50 nA , what are the two values of the output voltage?

Exercise 2BJT

Find state of transistor and its currents /voltages. (Si BJT with $\beta = 100$; $\beta_{\min} = 50$)

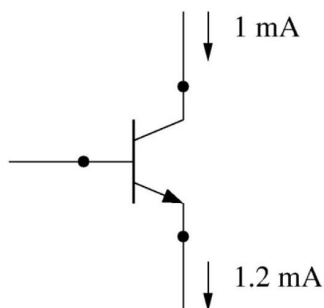
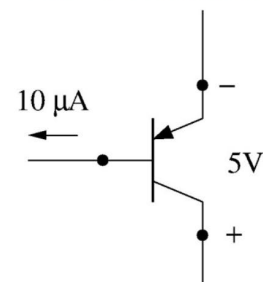
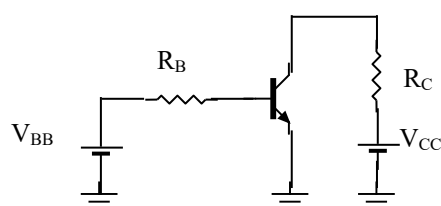
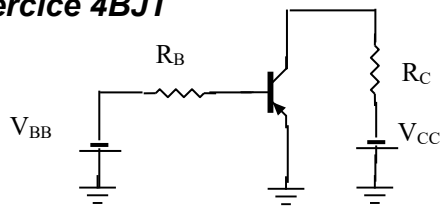
**PNP Transistor****Exercice 3BJT**

Figure1

On donne $V_{BB} = V_{CC} = 10\text{ V}$, $R_B = 1\text{ M}\Omega$, $R_C = 2\text{ k}\Omega$, le gain statique $\beta = 200$. Calculer les tensions aux bornes des résistances et les courants du transistor BJT.

Exercice 4BJT

On donne $V_{BB} = V_{CC} = 10\text{ V}$, $R_B = 850\text{ k}\Omega$, $R_C = 2\text{ k}\Omega$, le gain statique $\beta = 200$. Calculer les tensions aux bornes des résistances et les courants du transistor BJT.

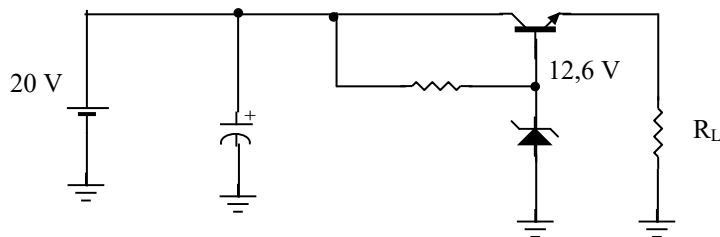
Exercice 5BJT

Figure1

Find the output voltage V_{RL} .

Exercice 6BJT

Analyser le schéma de la figure 1 et dire quelles sont les tensions à la base de Q_1 et à la base de Q_2 .
Que vaut la tension de sortie si le transistor Q_2 est ouvert (défectueux) ?
On suppose R_5 infinie. Que vaut la tension de sortie ?

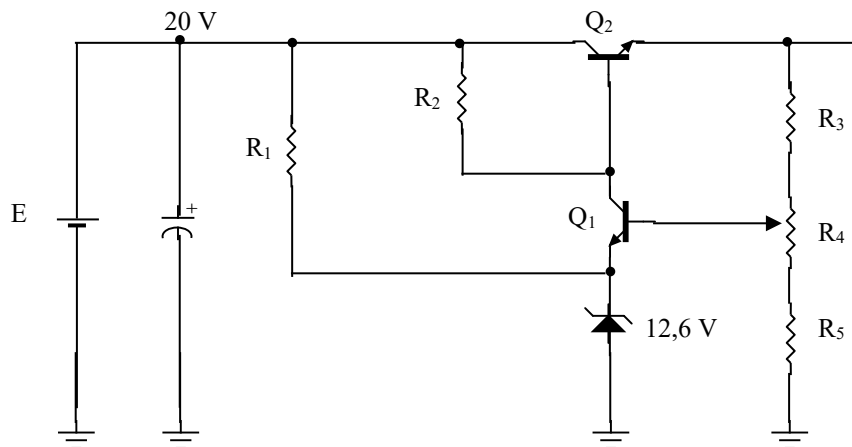


Figure1

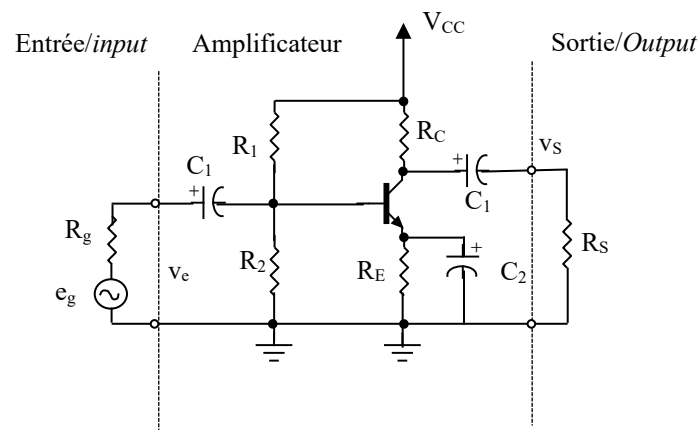
Transistor applications en amplificateurs

Problème 1BJT

On considère le montage de la figure 1. Que vaut la tension aux bornes de la charge.

On considère l'étage amplificateur à transistor BJT ci-dessous.

On donne : $V_{CC} = 24 \text{ V}$; $R_g = 600 \Omega$; $C_1 = C_2 = 1 \mu\text{F}$; $R_1 = 130 \text{ k}\Omega$; $R_2 = 30 \text{ k}\Omega$; $R_C = 8 \text{ k}\Omega$; $R_E = 3 \text{ k}\Omega$; $R_s = 12 \text{ k}\Omega$;



$e_g = 12 \text{ V}$ (crête à crête/peak to peak). Le gain statique en courant du transistor BJT $\beta = 150$.

Etude en régime continu (DC analysis)

Déterminer les paramètres du point de fonctionnement Q du transistor en régime continu (DC)

Etude en régime variable (AC analysis)

Déterminer les paramètres de cet amplificateur : Gain G_v ; impédance d'entrée Z_{in} ; impédance de sortie Z_s , et la variation crête à crête de v_s lorsque $e_g = 12 \text{ V}$ crête à crête.

Problème 2BJT :

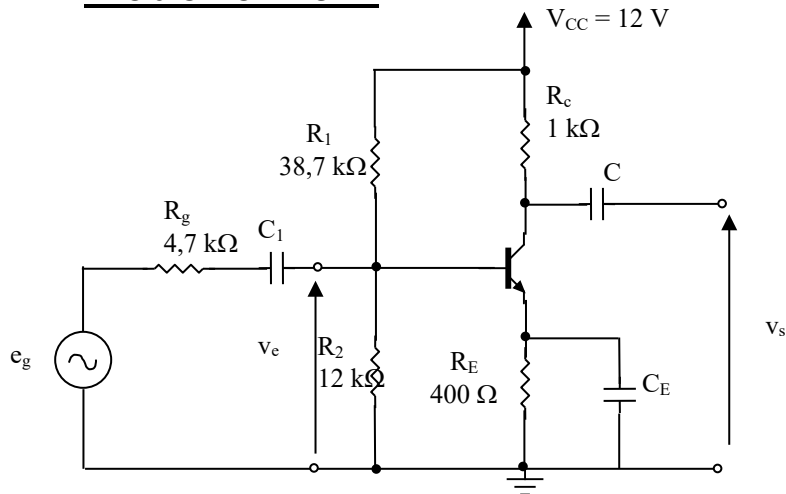


Figure 1.

On considère le montage amplificateur à transistor BJT de la figure 1. Les caractéristiques du transistor utilisé sont représentées à la figure 2. On désire amplifier une tension v_e fournie par un générateur basse tension (BF) de résistance interne R_g .

- 1- Analyser le schéma et dire le rôle des condensateurs C_1 , C et C_E .
- 2- Redessiner à partir du montage de la figure 1, le schéma à considérer pour rechercher le point moyen de fonctionnement.

On donne $\beta = 200$ et on désire avoir $V_{CE} = 5 \text{ V}$.

- Utiliser la méthode de Thévenin pour écrire l'équation de charge du circuit d'entrée du BJT. En déduire le point de fonctionnement sur la caractéristique d'entrée.
- Placer également le point de fonctionnement sur la caractéristique de sortie en précisant les valeurs de I_{CE} et V_{CE} du BJT.

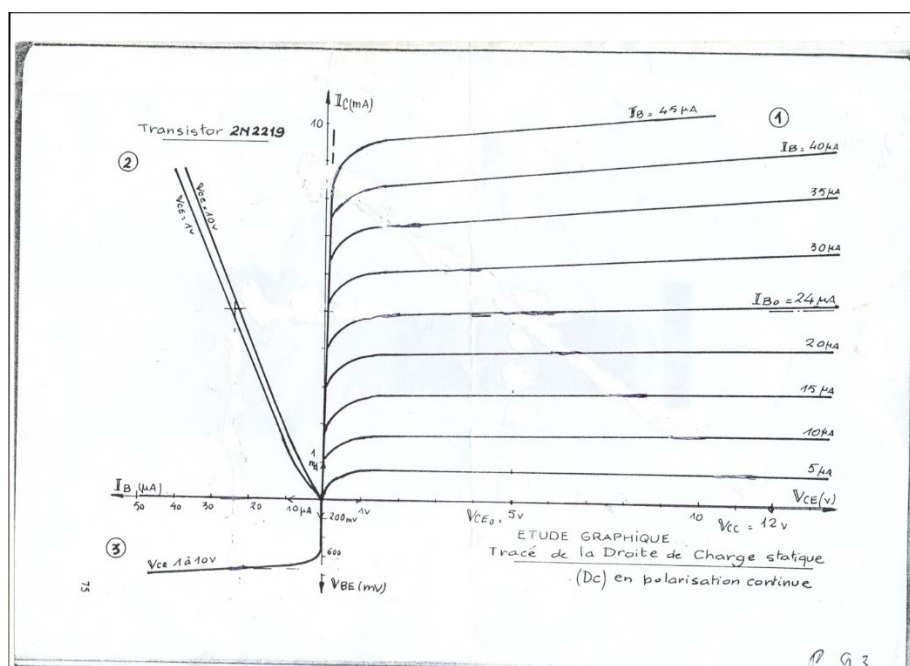
3- Calcul des paramètres hybrides.

A l'aide des caractéristiques du BJT déterminer les autres paramètres hybrides du transistor pour lequel $h_{12} = 0$.

4- Etude en régime variable

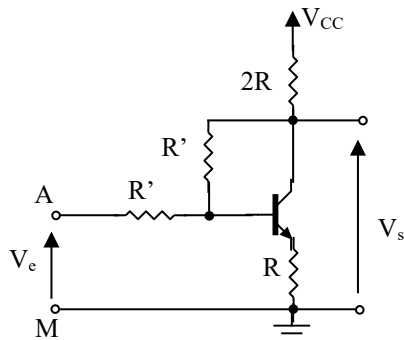
Redessiner le montage à considérer pour l'étude de l'amplificateur en régime petits signaux.

- Calculer le gain en tension $G_V = \frac{V_s}{V_e}$,
- Calculer l'impédance d'entrée Z_e de l'amplificateur
- Calculer l'impédance de sortie Z_s de l'amplificateur.



Problème 3BGT:

Etude d'un montage à contre réaction



Le schéma du montage est donné ci-contre. La résistance d'alimentation du collecteur est le double de celle de l'émetteur.

La base est alimentée par deux résistances égales. L'entrée du montage est entre A et M (V_e). la sortie du montage est entre C et M (V_s). Les caractéristiques du transistor sont fournies en annexe.

On supposera que les paramètres h_{12} et h_{22} sont rigoureusement nuls et on lira les courants collecteurs sur les caractéristiques de sorties (pratiquement horizontales à l'abscisse 1 V).

Par contre on tiendra compte de la courbure des caractéristiques dans le domaine des V_{CE} faibles. Dans certains cas le courant de base est négligeable, dans d'autres non, on y prêtera donc attention.

Ne pas oublier de joindre le graphique à votre copie d'examen.

Recherche du point moyen de fonctionnement.

1- La borne A est "en l'air" (n'est connectée à aucune source).

On donne $R = 100 \Omega$ et $V_{CC} = 3 \text{ V}$. On désire avoir $I_C = 4 \text{ mA}$.

- Déduire graphiquement les valeurs I_B , I_E , et V_{BE} du transistor. Trouver une autre expression de V_{BE} en fonction des autres éléments du montage. En déduire la valeur de R' pour que le courant I_C soit égal à 4 mA.
- Dessiner soigneusement le schéma en indiquant toutes les tensions (par rapport à la masse et tous les courants (avec leur sens).

2- Déterminer les paramètres h autour du point moyen de fonctionnement.

Etude du montage en petits signaux.

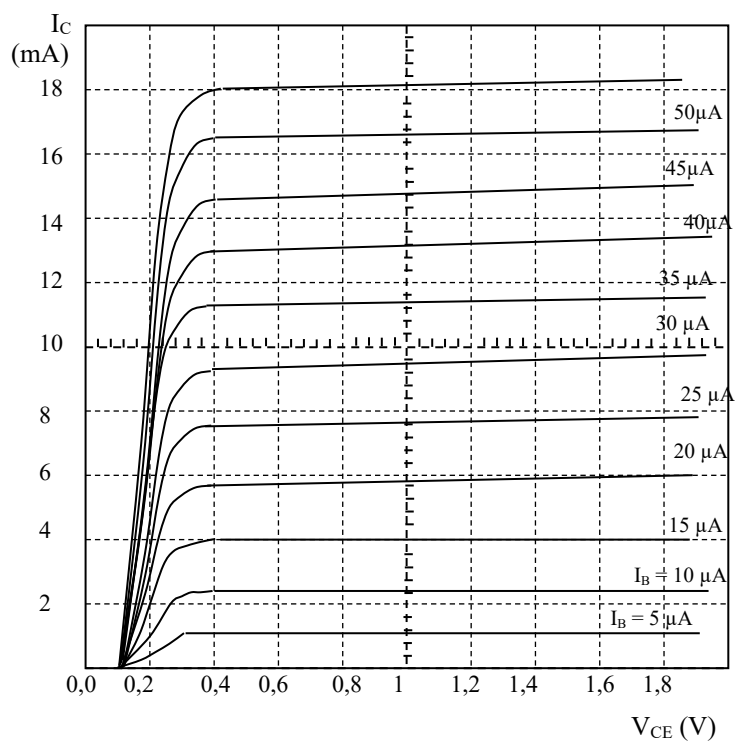
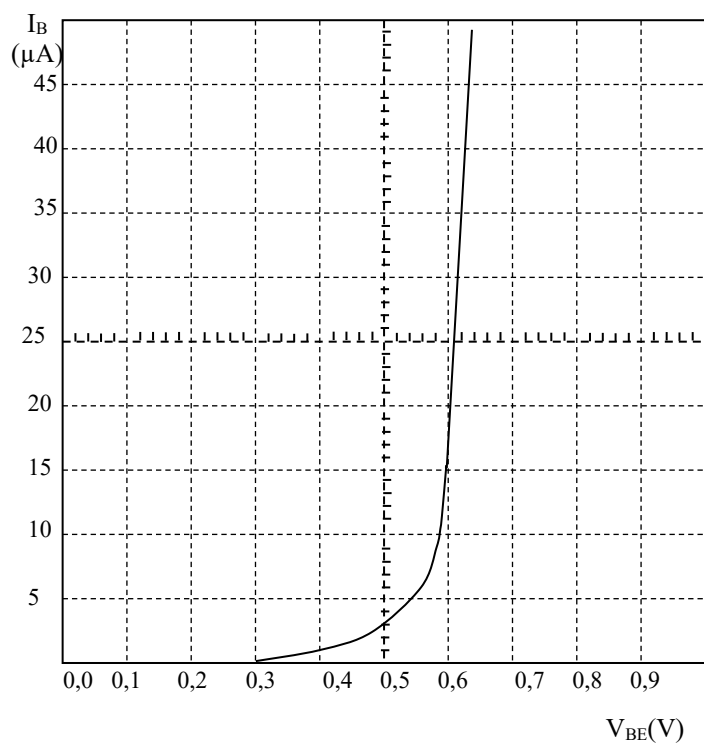
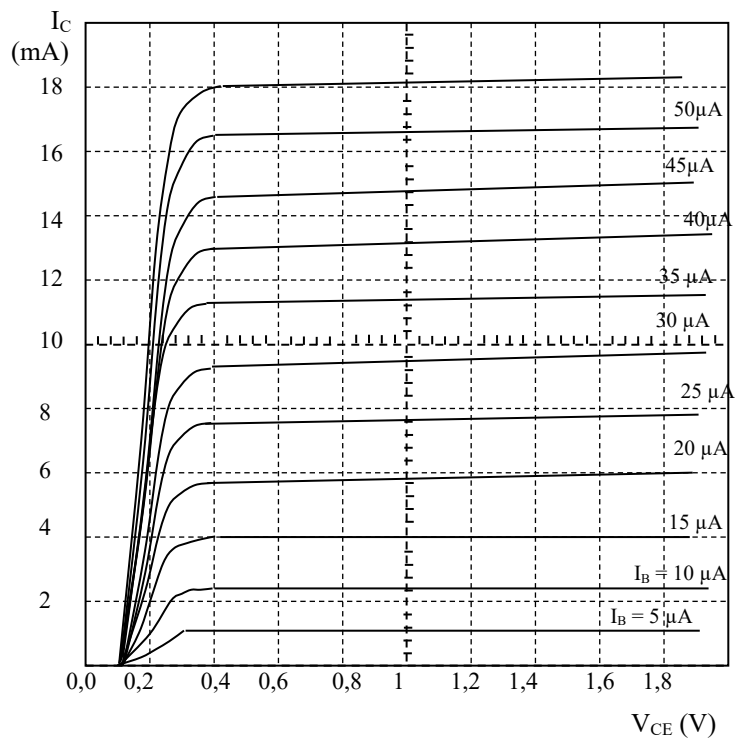
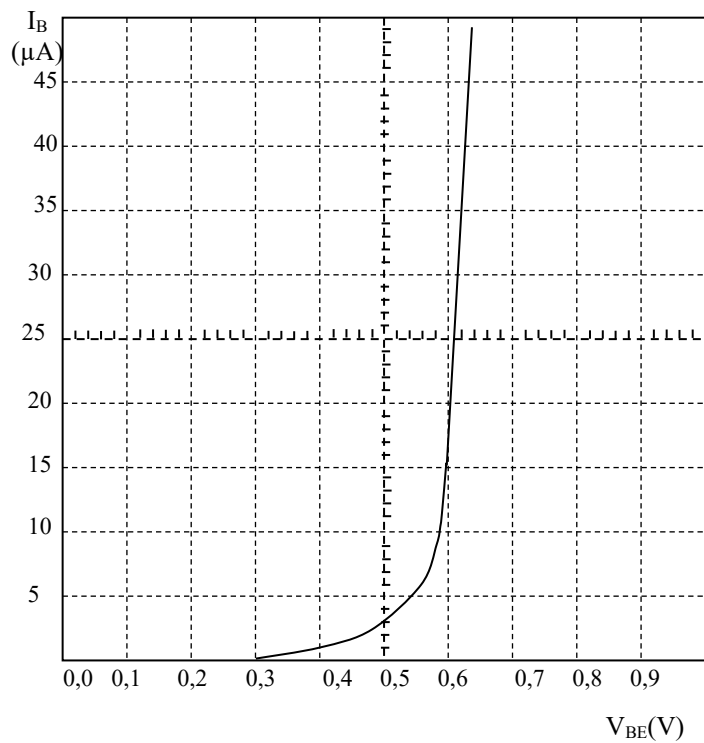
3- Dessiner le schéma équivalent aux variations. En l'examinant attentivement, rechercher le nombre de nœuds et de branches. En déduire la méthode la plus simple de mise en équations et compte tenu de la recherche de V_s , choisir logiquement les inconnues. On attache du prix à l'exposé clair de la méthode correcte.

Trouver l'expression littérale du gain en tension du montage $G_v = \frac{V_s}{V_e}$.

Afin que la correction soit aisée on développera complètement le numérateur et le dénominateur.

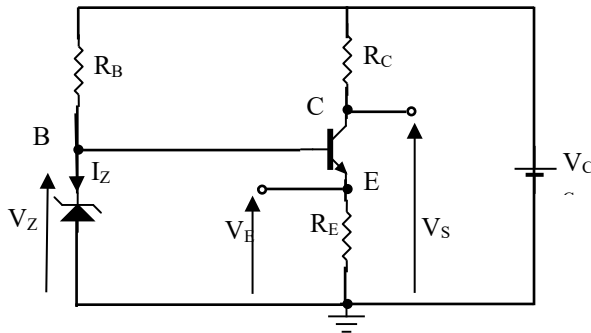
Application numérique.

Nom du candidat :



Problème 4BJT

Etude statique (DC analysis)



On considère le circuit suivant où la diode Zener est supposée idéale. Elle maintient par conséquent entre ses bornes une tension constante $V_Z = 5,6 \text{ V}$ quel que soit le courant I_Z .

Le transistor bipolaire est caractérisé par :

$$\beta = 200 ; V_{BE} = 0,6 \text{ V.}$$

On donne $R_B = 500 \Omega$; $R_E = 400 \Omega$; $R_C = 100 \Omega$

$$V_{CC} = 12 \text{ V.}$$

1. Calculer le courant I_C et montrer qu'il est indépendant de R_C
2. Calculer alors le courant I_Z .
3. Calculer la tension V_{CE} .

Etude dynamique (AC analysis)

On se propose de déterminer la résistance de sortie r_s du montage en tant que source de courant (R_C jouant le rôle de la charge).

Les paramètres hybrides en émetteur commun du transistor sont : $h_{11} = 1,8 \text{ k}\Omega$; $h_{21} = \beta = 200$;

$$h_{12} = 0 ; \rho = \frac{1}{h_{22}} = 40 \text{ k}\Omega.$$

1. Donner le schéma équivalent à ce montage à vide (R_C débranchée) en régime petits signaux en basse fréquence. On y fera figurer toutes les grandeurs utiles.
2. Déterminer la résistance d'entrée r_o . Application numérique.
3. Déterminer la résistance de sortie r_s . Application numérique.
4. Comparer r_s à R_C et montrer que l'on a bien une source de courant vis-à-vis de la résistance R_C .
5. Calculer le gain en tension à vide $A_v = \frac{V_s}{V_e}$.

Problème 5BJT

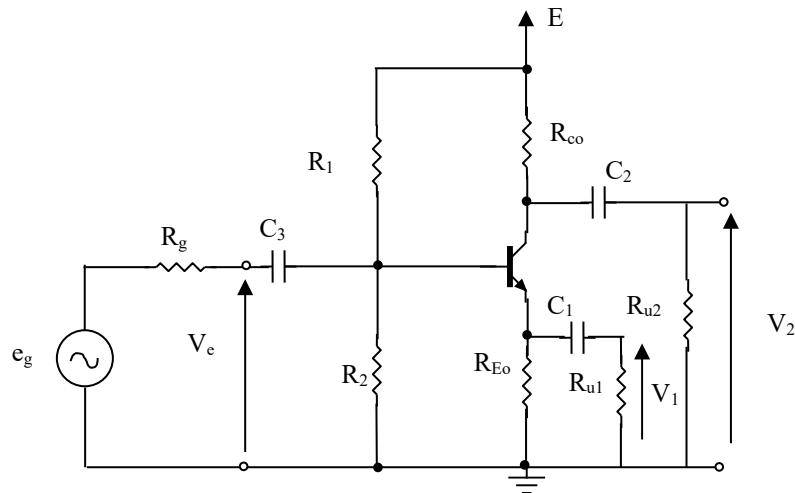
Dans le montage ci-dessous les condensateurs C_1 , C_2 , C_3 sont des court-circuits pour les fréquences utilisées. On

a : $h_{11} = 1,5 \text{ k}\Omega$; $h_{12} = 0$; $h_{21} = 50$; $h_{22} = 25 \mu\text{S}$; (On désignera $h_{21} = \beta$ et $h_{22} = \frac{1}{\rho}$).

1 Etablir le schéma équivalent aux paramètres hybrides de ce montage. On notera $R_B = R_1 // R_2$; $R_C = R_{c0} // R_{u2}$; $R_E = R_{E0} // R_{u1}$.

2 V_e est la tension d'entrée. On définit deux tensions de sortie V_1 et V_2 .

2.1 Calculer les deux amplificateurs en tension : $A_1 = \frac{V_1}{V_e}$ et $A_2 = \frac{V_2}{V_e}$



2.2 Quelle relation doit – il exister entre h_{12} , h_{22} , R_C , et R_E pour que $|A_1| = |A_2|$.

Que devient – elle lorsque $h_{21} \gg 1$?

2.3 Calculer $A'_1 = \lim_{h_{22} \rightarrow 0} A_1$ et $A'_2 = \lim_{h_{22} \rightarrow 0} A_2$.

Que devient la relation en b ci-dessus dans ce cas ? (on admet que $h_{21} \gg 1$).

2.4 Application numérique. Calculer A'_1 et A'_2 .

On donne : $R_g = 1 \text{ k}\Omega$; $R_1 = 100 \text{ k}\Omega$; $R_2 = 20 \text{ k}\Omega$; $R_{Co} = R_{Eo} = 500 \Omega$; $R_{u1} = R_{u2} = 10 \text{ k}\Omega$.

3 Calculer

3.1 l'impédance d'entrée Z_e .

3.2 les impédances de sortie Z_{S1} et Z_{S2} lorsque $h_{22} = 0$.

Problème 6BJT

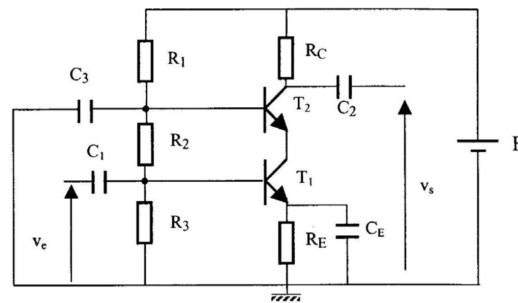


Figure 8

On considère l'amplificateur représenté par la figure 1. Les deux transistors sont identiques et sont polarisés au même point de fonctionnement en régime continu (ou point de repos) Q. Pour chacun des transistors le point de fonctionnement Q est tel que : $V_{CE} = 4\text{ V}$; $V_{BE} = 0,7\text{ V}$; $I_C = 1\text{ mA}$ et $I_B = 10\text{ }\mu\text{A}$. De plus $E = 12\text{ V}$; $R_C = 3R_E$ et $R_3 = 18\text{ k}\Omega$.

Etude en régime continu (DC Analysis)

1. Redessiner le schéma à considérer en y faisant figurer tous les courants. On adoptera les notations I_{B1} , I_{C1} , et I_{E1} pour le transistor T_1 et I_{B2} , I_{C2} et I_{E2} pour le transistor T_2 . I_1 , I_2 et I_3 désignent respectivement les courants dans les résistances R_1 , R_2 et R_3 .
2. Ecrire la relation liant I_2 , I_3 et I_{B1} .
3. Ecrire la relation liant I_3 , I_{B2} , I_{B1} et I_1 .
4. Ecrire la relation liant I_{B2} , I_{E2} , et I_{C2} .
5. Ecrire la relation liant I_{C2} , I_{E1} , I_{B1} , I_{B2} .
6. Quelle relation y a-t-il entre I_{E2} et I_{C1} ?
7. En désignant par I_{C2} le courant dans R_C , et en négligeant 1 devant β , montrer que le courant $I_{C1} \approx I_C = 1\text{ mA}$.
8. De même montrer que $I_{E1} \approx I_C$.
9. En appliquant judicieusement une loi des mailles, calculer la résistance $R_C + R_E$. En déduire R_E , puis R_C .
10. Calculer I_3 et en déduire I_2 et I_1 .
11. En appliquant judicieusement une loi des mailles, calculer la tension aux bornes de R_1 et en déduire R_1 .
12. En appliquant judicieusement une loi des mailles, calculer la tension aux bornes de R_2 et en déduire R_2 .
13. Redessiner le schéma complet en régime continu en y indiquant la valeur de chaque courant de branche et du potentiel de chaque point du circuit par rapport à la masse.

Etude en régime variable (AC Analysis)

Les transistors T_1 et T_2 considérés comme identiques, sont représentés par leur modèle hybride avec les paramètres suivants : $h_{11} = 1,2\text{ k}\Omega$; $h_{12} = h_{22} = 0$; $h_{21} = \beta = 100$.

1. Dessiner le schéma équivalent de l'amplificateur en régime variable en y faisant figurer toutes les grandeurs utiles.
2. Déterminer la résistance d'entrée Z_{e2} du transistor T_2 vue de T_1 et l'amplification en tension $A_{v2} = \frac{v_s}{v_{e2}}$ de l'étage de sortie T_2 .

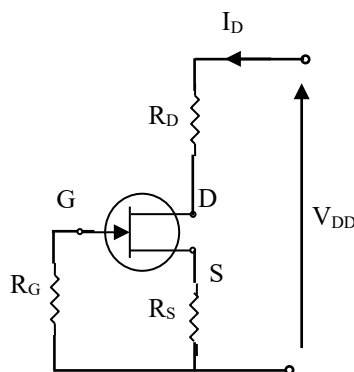
3. Déterminer l'amplification en tension $A_{v1} = \frac{v_{e2}}{v_e}$ et la résistance d'entrée de Z_{e1} de l'étage d'entrée T_1 chargée par T_2 .
4. En déduire l'amplification en tension totale $A_v = \frac{v_s}{v_e}$.

Autres transistors

Exercice 1JFET

On considère le circuit électrique décrit par la figure ci-dessous.

1. A quel type de transistor dans ce montage ?
2. Déterminer l'expression de la résistance R_S en fonction de la tension V_{GS} .
3. Ce transistor a une tension de grille de repos $V_{GS0} = \frac{V_{GSoff}}{4}$. Quelle erreur fait-on en admettant que l'on a dans ce $I_D \approx \frac{I_{DSS}}{2}$?
Déduire l'expression de la résistance R_S .
4. On donne : $V_{GSoff} = -4 \text{ V}$; $I_{DSS} = 10 \text{ mA}$. Déterminer, en plus de R_S , la valeur de R_D pour que la différence de potentiel à ses bornes soit de 10 V. Que vaut alors V_{DS} si $V_{DD} = 21 \text{ V}$?

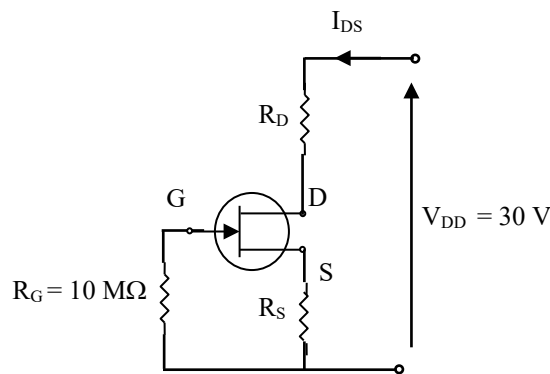


Exercice 2JFET

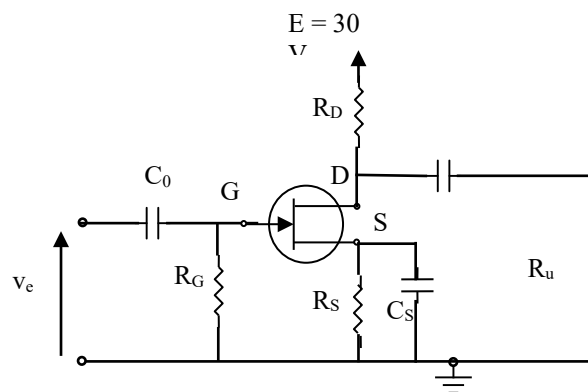
Considérons un transistor à effet de champ à jonction (canal N) ayant une tension V_{DS} qui est comprise entre 4 V et 20 V. La caractéristique de transfert est donnée par la relation suivante :

$$I_{DS} = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

1. Tracer la caractéristique de transfert sachant que $I_{DSS} = 20 \text{ mA}$ et $V_{GSoff} = -V_P = -8 \text{ V}$.
La tangente à la courbe $I_{DS} = f(V_{GS})$ au point $I_{DS} = I_{DSS}$ coupe l'axe des tensions V_{GS} en un point P. Déterminer les coordonnées du point P.
2. Calculer les résistances R_D et R_S , figure xxx, pour avoir $V_{DS} = 10 \text{ V}$ et $V_{GS} = -3 \text{ V}$.
3. On choisit $R_D = 2,7 \text{ k}\Omega$ et $R_S = 820 \Omega$. Calculer I_{DS} , V_{GS} et V_{DS} .



4. Tracer la droite de charge statique du transistor dans le circuit de la figure XX et placer le point de repos P_0 .
5. On peut considérer que tous les condensateurs se comportent comme des courts-circuits aux fréquences utilisées. Tracer la droite de charge dynamique pour le montage amplificateur ci-dessous.



Exercice 3JFET

On se propose d'étudier un étage amplificateur à transistor à effet de champ dont le schéma est donné par la figure XX

On donne :

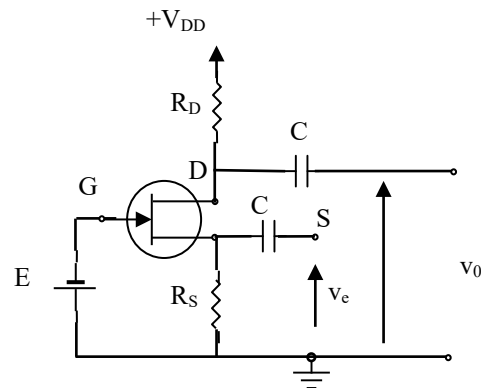
$V_{DD} = 12 \text{ V}$; $I_{DSS} = 4 \text{ mA}$; $V_P = -V_{Goff} = -4 \text{ V}$; $R_S = 1 \text{ k}\Omega$; $r_{ds} = 50 \text{ k}\Omega$.

1. Calculer la valeur de la résistance R_D pour avoir $V_{DS} = \frac{V_{DD}}{2}$. (On prendra $E = 0$).
2. Quelles seront les nouvelles valeurs de V_{DS} et I_{DS} pour $E = -1 \text{ V}$?
3. Donner le schéma équivalent du montage en régime dynamique. On supposera que les condensateurs se comportent comme des courts-circuits aux fréquences de travail.

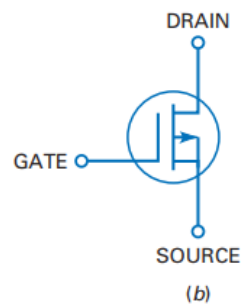
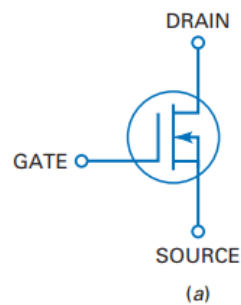
4. Déterminer :

*L'amplification en tension du montage

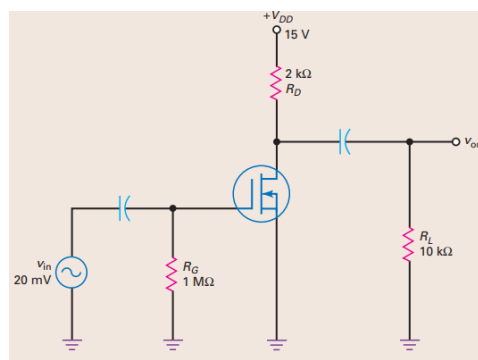
**L'impédance d'entrée ainsi que l'impédance de sortie du montage

**Exercise 1 MOSFET**

A D-MOSFET (Depletion Mode MOSFET) has the values $V_{GS(off)} = -3\text{ V}$ and $I_{DSS} = 6\text{ mA}$. What will the drain current equal when V_{GS} equals -1 V ; -2 V ; 0 V ; and $+2\text{ V}$?

**Exercise 2 MOSFET**

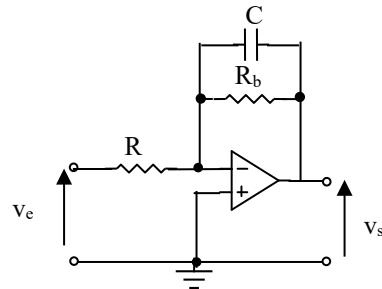
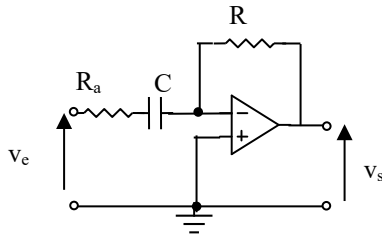
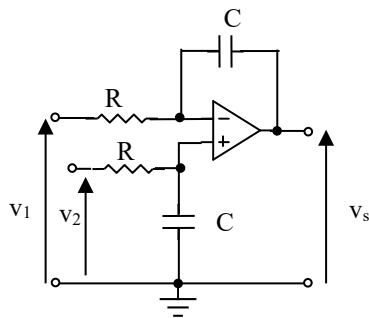
The D-MOSFET amplifier shown in fig XX has $V_{GS(off)} = -2\text{ V}$; $I_{DSS} = 4\text{ mA}$ and $g_{m0} = 2000\mu\text{S}$. What is the circuit's output voltage?



Applications des amplificateurs opérationnels

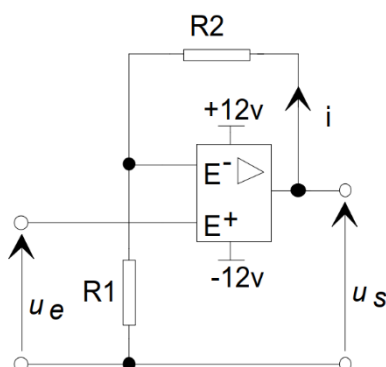
Exercice 1 OpAmp)

Calculer les fonctions de transfert $T_a(p)$ et $T_b(p)$ des montages suivants en régime sinusoïdal de pulsation ω avec $p = j\omega$. Les amplificateurs opérationnels sont supposés parfaits.

**Exercice 2 OpAmp**

On désire calculer la fonction de transfert $T(p)$ du montage suivant en régime sinusoïdal de pulsation ω avec $p = j\omega$. L'amplificateur opérationnel est supposé parfait.

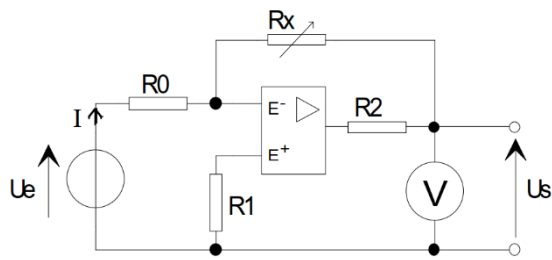
Calculer V_+ (notation complexe), en fonction de V_2 , R , et C .
Ecrire la relation complexe liant R , C , V_1 , V_s et V_- .
En déduire $T(p)$. Expression dans laquelle on fera apparaître la différence $(V_1 - V_2)$. Quelle fonction réalise alors ce montage ?

Exercice 3 OpAmp

On considère le montage amplificateur suivant :

1. Sans faire de calculs, cet amplificateur est-il inverseur ou non inverseur et pourquoi ?
2. u_e est un signal sinusoïdal d'amplitude 0,8 V. On désire pour u_s un signal d'amplitude de 5 V. Calculer l'amplification en tension A_v .
3. Calculer le gain en tension G_v .
4. Calculer les résistances R_1 et R_2 afin que le courant efficace i soit de 0,1 mA.

Exercice 4 OpAmp

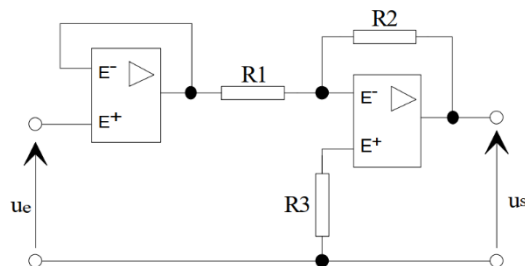


Dans le montage considéré, l'amplificateur opérationnel est supposé idéal : résistance d'entrée infinie (courant d'entrée nul) et amplification différentielle en boucle ouverte infinie (tension différentielle nulle).

Le voltmètre en sortie est utilisé sur le calibre 1 V continu. On donne $U_e = 1 \text{ V}$ et $R_0 = 10 \text{ k}\Omega$.

1. Exprimer en fonction de U_e et R_0 l'intensité de courant I circulant dans la résistance R_0 .
2. Exprimer en fonction de U_e , R_0 et R_x la tension U_s aux bornes du voltmètre
3. Tracer la courbe représentative $U_s = f(R_x)$. Echelles : $1 \text{ k}\Omega/\text{cm}$; $0,1 \text{ V/cm}$.
4. Déduire de la question précédente la valeur maximale de la résistance R_x

Exercice 5 OpAmp



Dans le montage qui suit, u_e est un signal sinusoïdal d'amplitude $0,5 \text{ V}$ et u_s un signal d'amplitude 6 V . Les amplificateurs opérationnels sont considérés comme parfaits.

1. Calculer l'amplification en tension A_v du dispositif
2. Calculer le gain en tension G_v .
3. Calculer la valeur de R_2 pour $R_1 = 2 \text{ k}\Omega$.
4. Représenter sur un même graphe u_e et u_s .
5. La résistance R_3 sert à compenser les écarts entre les courants d'entrée dans l'amplificateur opérationnel. Pour ce montage on démontre que $R_3 = R_1 // R_2$. Calculer alors R_3 .

Problème 6 OpAmp

Les parties 1, 2, 3, 4 sont indépendantes.

On va étudier une méthode de mesure, utilisée dans les systèmes d'instrumentation, qui permet la détermination de l'amplitude et de la phase d'un signal issu d'un capteur.

Ici elle est appliquée à la mesure d'une impédance de module Z et d'argument φ : celle-ci étant alimentée par une source de courant sinusoïdal d'intensité imposée, $i = I\sqrt{2} \sin \omega t$, la tension aux bornes de l'impédance s'écrit : $U\sqrt{2} \sin(\omega t + \varphi)$.

La méthode proposée permet la détermination de U et φ .

Schéma synoptique

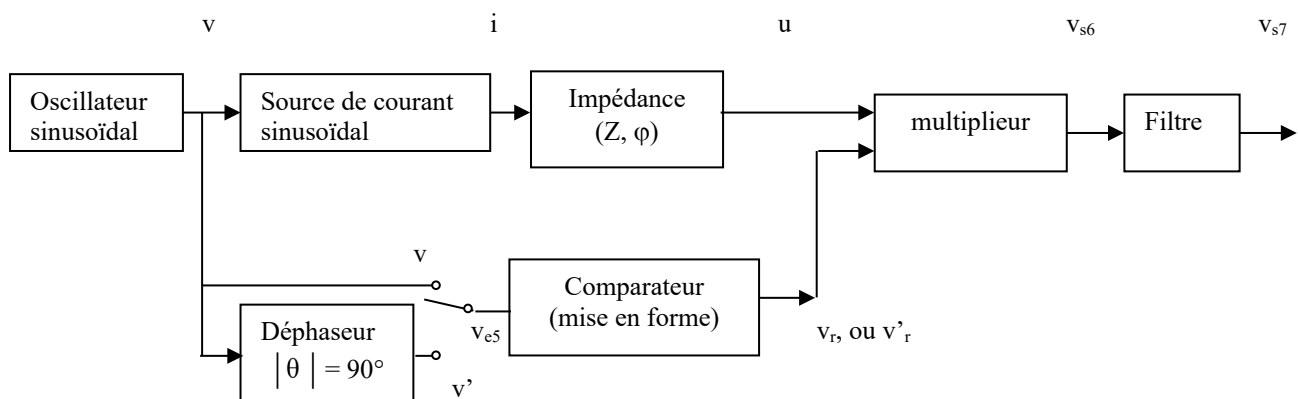


Figure1

Tous les circuits intégrés sont supposés idéaux.

Ils sont alimentés sous tensions symétriques ± 15 V.

Leurs tensions de saturation sont : $\pm V_{\text{sat}} = 14$ V. Ils fonctionnent en régime linéaire, sauf le circuit intégré CI_5 qui fonctionne en commutation.

1. Oscillateur sinusoïdal

1.1 Exprimer l'amplification en tension $\underline{A}_{v1} = \frac{V}{V'}$ du montage Figure2.

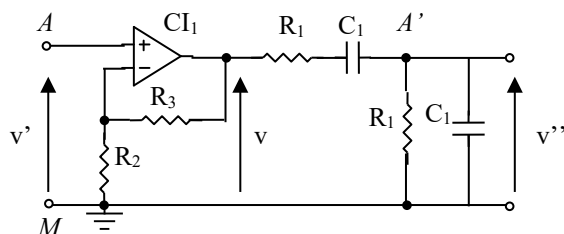


Figure2

1.2 Exprimer la transmittance du quadripôle en pont de

Wien $\underline{B} = \frac{V''}{V}$ en fonction de R_1 , C_1 et ω .

1.3 Afin de réaliser un oscillateur, on relie les bornes A et A'. Pour obtenir des oscillations sinusoïdales, il faut que le produit $\underline{A}_{v1} \cdot \underline{B}$ soit égal à 1. Déduire de cette condition :

- La fréquence des oscillations en fonction de R_1 et C_1 ;
- La relation liant R_2 et R_3 .

1.4 Application numérique : on veut obtenir un signal v sinusoïdal de fréquence $f = 1$ kHz. On choisit $C_1 = 10$ nF, $R_3 = 4,7$ kΩ.

Calculer R_1 et R_2 .

Pour la suite, on prendra v de la forme $v = V\sqrt{2} \sin \omega t$ avec $V = 2$ volts et $f = 1$ kHz. Un étage suiveur est intercalé entre l'oscillateur et le montage figure 3 réalisant la source de courant.

2. Source de courant sinusoïdal (figure3)

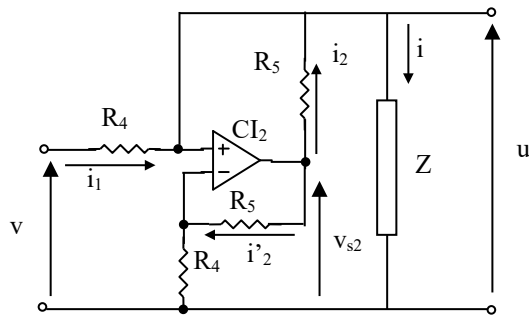


Figure3

2.1 Etablir la relation $\underline{V}_{s2} = \left(1 + \frac{R_5}{R_4}\right) \underline{U}$

2.2 Exprimer $\underline{I}_2$, $\underline{I}'_2$, et $\underline{I}_1$ en fonction de $\underline{U}$, $\underline{V}$, R_4 .

2.3 Exprimer $\underline{I}$ en fonction de $\underline{V}$ et R_4 . En déduire que le montage est équivalent à une source de courant sinusoïdal d'intensité i (commandée par v)

de la forme $i = I\sqrt{2} \sin \omega t$.

On veut avoir $I = 0,4$ mA, calculer R_4 .

La mesure de l'impédance (Z , ϕ) est obtenue en exploitant la tension $\underline{U} = \underline{Z} \underline{I}$ à ses bornes.

3. Déphaseur figure 5

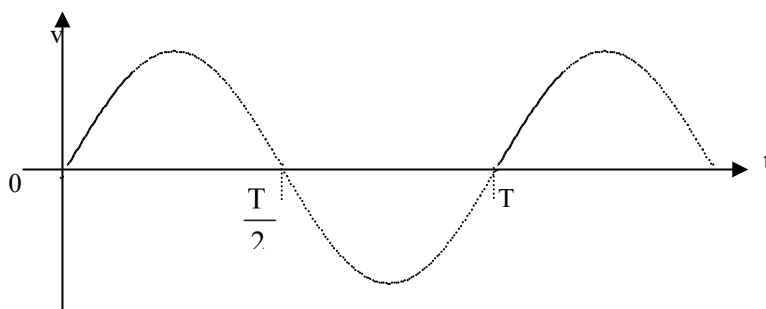


Figure4

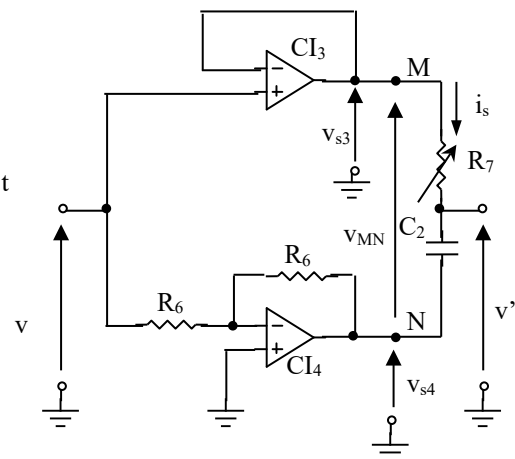


Figure5

3.1 Exprimer $\underline{V}_{MN}$, en fonction de $\underline{V}$.

3.2 Exprimer $\frac{\underline{V}'}{\underline{V}}$ en fonction de R_7 , C_2 et ω .

3.3 La tension v' est de la forme : $V' \sqrt{2} \sin (\omega t + \theta)$.

On veut réaliser $\theta = -\frac{\pi}{2}$. Pour $C_2 = 220$ nF, à la fréquence $f = 1$ kHz, calculer R_7 .

3.4 Sachant que v est représentée sur le graphe de la figure 4, tracer $v'(t)$.

4. Compérateur (figure6)

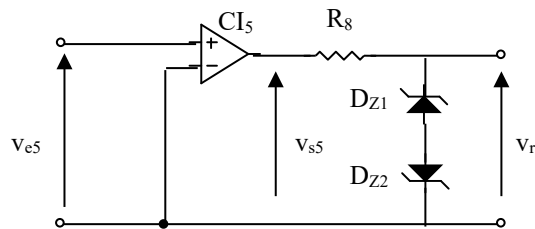


Figure6

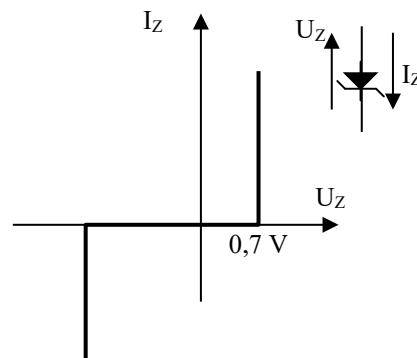


Figure7

La tension d'entrée v_{e5} du CI_5 est soit v , soit v' .

La caractéristique idéalisée des diodes Zener est donnée par la figure 7.

4.1 Pour $v_{e5} = v$, expliquer le fonctionnement du circuit.

4.2 Représenter, sur une période, les courbes :

$v_r(t)$ pour $v_{e5} = v$ et $v'_r(t)$ pour $v_{e5} = v'$. Préciser les valeurs particulières des tensions v_r et v'_r .

5. Multiplieur (figure8)

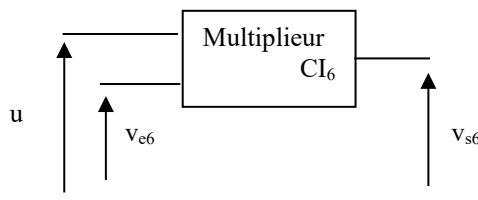


Figure8

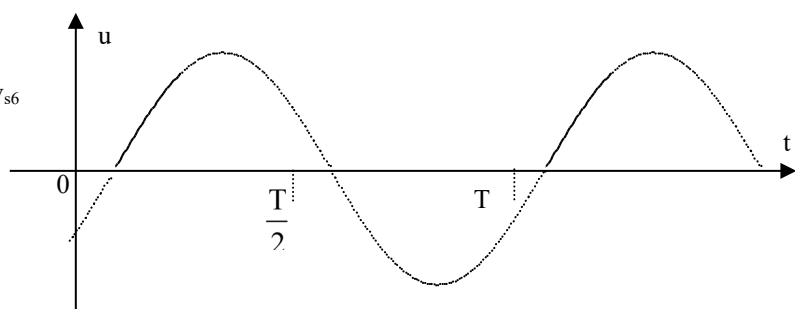


Figure9

Le multiplieur (circuit intégré CI_6) réalise la fonction : $v_{s6} = \frac{v_{e6} \cdot u}{V_0}$ avec $V_0 = 5$ volts, constante du multiplieur.

La tension $u(t) = U \sqrt{2} \sin(\omega t + \varphi)$ est représentée par la figure 9.

5.1 Pour $v_{e6} = v_r$, tracer la tension $v_{s6}(t)$.

5.2 Pour $v_{e6} = v'_r$, tracer la nouvelle tension de sortie notée $v'_{s6}(t)$.

5.3 Quelle est la période T_6 de v_{s6} et de v'_{s6} ?

5.4 Les valeurs moyennes $\langle v_{s6} \rangle$ et $\langle v'_{s6} \rangle$ sont égales à :

$$\langle v_{s6} \rangle = \frac{2U\sqrt{2}}{\pi} \cos \varphi \text{ et } \langle v'_{s6} \rangle = \frac{-2U\sqrt{2}}{\pi} \sin \varphi .$$

Si l'impédance inconnue est une résistance, donner l'allure de ces tensions $v_{s6}(t)$ et $v'_{s6}(t)$ puis préciser leurs valeurs moyennes.

6. Filtre (figure 10)

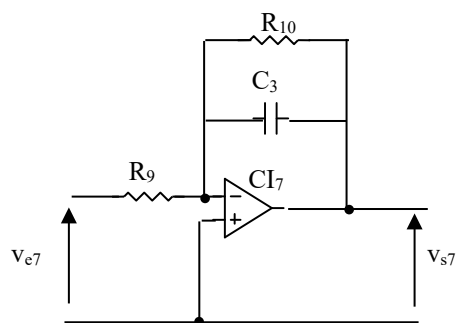


Figure10

6.1 Déterminer l'amplification $\underline{A}_{v7} = \frac{V_{s7}}{V_{e7}}$ de ce filtre, en fonction de R_9 , R_{10} , C_3 et ω , lorsque celui-ci est alimenté sous une tension v_{e7} sinusoïdale.

6.2 Préciser la nature du filtre, le module de son amplification maximale A_m et sa fréquence de coupure f_c à -3dB . On veut avoir $A_m = 2,5$ et $f_c = 1,6 \text{ Hz}$.

Pour $R_{10} = 100 \text{ k}\Omega$, calculer les valeurs de R_9 et C_3 .

6.3 La tension v_{e7} est la tension de sortie du multiplieur, v_{s6} ou v'_{s6} ; c'est une tension périodique, de fréquence $f_7 = 2 \text{ kHz}$, de forme :

$$v_{e7} = \langle v_{s6} \rangle + V_{s61} \sqrt{2} \sin(\omega_7 t + \alpha_1) + V_{s62} \sqrt{2} \sin(\omega_7 t + \alpha_2) + \dots$$

Donner l'expression littérale de la tension v_{s7} (ou v'_{s7}) à la sortie du filtre.

6.4 Le montage impose que la tension U ne dépasse pas 6 V.

6.4.1 Calculer le module de l'impédance Z_{max} le grand qui puisse être mesuré.

6.4.2 Justifier le choix $A_m = 2,5$.

7 Détermination d'une impédance

7.1 Montrer, à l'aide des résultats des questions 5 et 6, que les tensions de sorties obtenues quand on utilise v , puis v' comme signal de référence peuvent s'écrire :

$$v_{s7} = -\alpha Z \cos \varphi$$

$$v'_{s7} = -\alpha Z \sin \varphi \text{ avec } \alpha = 0,9.10^{-3} \text{ A}$$

7.2 Dédurre Z et $\tan \varphi$ des relations ci-dessus, en fonction de v_{s7} et v'_{s7} .

7.3 Application numérique : $v_{s7} = -3,75 \text{ V}$ et $v'_{s7} = -1,80 \text{ V}$. Calculer Z et φ .

Problème 7 OpAmp

Etude d'un amplificateur de différence

On considère le montage de la figure 1. On donne $R_1 = 10 \text{ k}\Omega$, $R_2 = 22 \text{ k}\Omega$, $R = 10 \text{ k}\Omega$, $R' = 470 \text{ k}\Omega$. Les amplificateurs sont supposés parfaits.

- 11 Exprimer $u_{s1} - u_{s2}$ en fonction de R' , R et i .
- 12 Exprimer u en fonction de u_1 et u_2
- 13 Quel courant traverse la résistance R ?
- 14 Dédire de ce qui précède $u_{s1} - u_{s2}$ en fonction de $u_1 - u_2$.
- 1.5 Exprimer u_s en fonction de u_{s1} et u_{s2} puis en fonction de $u_1 - u_2$.
- 16 Calculer l'amplification de différence A_d telle que $u_s = A_d(u_1 - u_2)$. Application numérique.

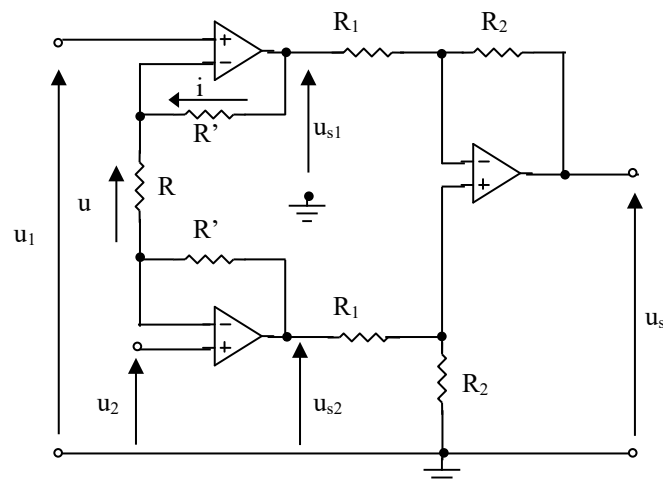
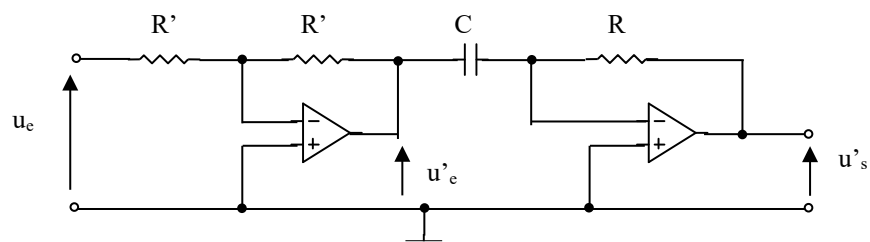


Figure 1

Exercice 8 OpAmp

On considère le montage ci-dessous. Les amplificateurs opérationnels sont supposés parfaits (impédance d'entrée Z_e infinie, impédance de sortie Z_s nulle, gain G infini).

- 2.1 Exprimer u'_e en fonction de u_e .
- 2.2 Exprimer u_s en fonction de u'_e .
- 2.3 En déduire une relation simple entre u_s et u_e . Quelle est la fonction réalisée par ce montage à amplificateurs opérationnels ?



Exercice 9 OpAmp

Le montage de la figure ci-dessous comporte les composants suivants : $R_1 = 5,0 \text{ k}\Omega$, $R_2 = 2,0 \text{ k}\Omega$, $R = 10 \text{ k}\Omega$. Il est alimenté sous des tensions symétriques (+ 15 V, - 15 V) et la valeur absolue de la tension de sortie ne peut dépasser 14 V.

Calculer les intensités i_1 , i_2 et i_o et la tension de sortie v_s dans chacun des cas suivants :

1. Régime linéaire : $v_1 = 2,0 \text{ V}$ et $v_2 = -1,0 \text{ V}$.
2. Régime non linéaire : $v_1 = 2,0 \text{ V}$ et $v_2 = 3,0 \text{ V}$.

